



Комитет по делам
изобретений и открытий
при Совете Министров
СССР

О П И С А Н И Е ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

369575

Зависимое от авт. свидетельства № —

Заявлено 09.III.1971 (№ 1624571/18-24)

с присоединением заявки № —

Приоритет —

Опубликовано 08.II.1973. Бюллетень № 10

Дата опубликования описания 14.V.1973

М. Кл. G 06f 15/36

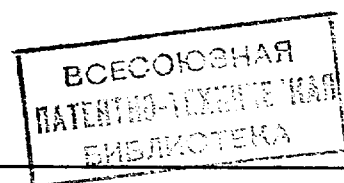
УДК 681.3:519.2(088.8)

Автор
изобретения

Г. В. Римский

Заявитель

Минский радиотехнический институт



ЦИФРОВОЙ ВЫЧИСЛИТЕЛЬ ЗАКОНОВ РАСПРЕДЕЛЕНИЯ ВЕРОЯТНОСТЕЙ

1

Изобретение относится к устройствам вычислительной техники и предназначено для использования в специализированных вычислительных машинах.

Известное устройство для вычисления законов распределения вероятностей, содержащее запоминающее устройство, сумматор, схему управления, счетчики и логические схемы, не обеспечивает нахождение функций распределения вероятностей в реальном масштабе времени, что является существенным недостатком при определении основных статистических характеристик динамических объектов в процессе их нормальной эксплуатации.

Целью настоящего изобретения является, во-первых, повышение эффективности работы специализированных цифровых вычислительных машин путем вычисления на них законов распределения вероятностей, во-вторых, ускорение анализа работы динамических систем за счет проведения вычислений в реальном масштабе времени и получения результатов непосредственно в процессе поступления входной информации о системе и, в-третьих, увеличение точности вычислений без существенного увеличения количества оборотов.

Эта цель достигается тем, что вычислитель содержит промежуточное запоминающее ус-

2

ройство, два дешифратора, управляющий триггер, переключатель, третью и четвертую сборки, второй, третий, четвертый и пятый вентили и генератор импульсов, выход которого соединен с одним из неподвижных контактов переключателя, другой неподвижный контакт которого подключен к шине номеров ординат случайного процесса, которая соединена с первым входом третьей сборки, ко второму входу которой подключен четвертый выход схемы управления нахождением плотности распределения вероятностей, пятый выход которой соединен с первым входом четвертой сборки, ко второму входу которой подключен третий выход схемы управления нахождением функции распределения вероятностей, четвертый выход которой соединен с нулевым входом управляющего триггера, к единичному входу которого подключен выход второй сборки; единичный выход управляющего триггера соединен с первым входом второго вентиля, ко второму входу которого подключен выход первого дешифратора, нулевой выход управляющего триггера соединен с первым входом третьего вентиля, ко второму входу которого подключен выход второго дешифратора, вход которого соединен с выходом счетчика зон, ко входу первого дешифратора подключен выход счетчика зон; выходы второго и третьего

вентилей соединены соответственно с первым и вторым входами промежуточного запоминающего устройства, к третьему входу которого подключен выход четвертой сборки, а к четвертому — выход первого вентиля; выход промежуточного запоминающего устройства соединен со вторым входом сумматора; выход третьей сборки подключен ко второму входу буферного запоминающего устройства; подвижный контакт переключателя подключен к первым входам четвертого и пятого вентилях, вторые входы которых соединены с шинами задания операций, а выходы соответственно — со входами схемы управления нахождением плотности распределения вероятности и функции распределения вероятностей.

На чертеже представлена схема цифрового вычислителя законов распределения, содержащая устройства для ускоренного вычисления функции распределения вероятностей и функции плотности распределения вероятностей.

Цифровой вычислитель содержит буферное запоминающее устройство (БЗУ) 1, счетчик зон 2 с дешифраторами 3 и 4, промежуточное ЗУ 5, сумматор 6, схему 7 управления нахождением плотности распределения вероятностей, схему 8 управления нахождением функции распределения вероятностей, управляющий триггер 9, задающий генератор импульсов 10, переключатель 11 с неподвижными клеммами 12, 13 и подвижной клеммой 14, вентили 15—19, сборки 20—23, шину 24 номеров ординат исследуемого случайного процесса, шину 25 ординат исследуемого случайного процесса, шины 26, 27 задания операций.

Цифровой вычислитель законов распределения работает следующим образом.

Перед началом работы устанавливается операция вычисления функции $f(x)$ плотности распределения вероятностей, благодаря чему по шине 27 на вентиль 18 подается единичный сигнал. Переключатель 11 может быть замкнут на клемму 13, если вычисление функции $f(x)$ необходимо производить в процессе поступления исходной информации, или на клемму 12, если исходный процесс целесообразно сначала записать в буферное запоминающее устройство, после чего произвести вычисление.

Исходная информация в виде двоичных параллельных кодов, т. е. после квантования случайной функции по времени и по уровню поступает, по шине 25 в буферное запоминающее устройство. Одновременно с кодом числа по шине 24 проходит сигнал, который через сборку 20 поступает также в буферное запоминающее устройство.

Для того, чтобы определить функцию плотности распределения вероятностей на исследуемом участке реализации функции $x(t)$ необходимо подсчитать количество ординат $\Delta x, 2\Delta x, \dots, k\Delta x,$

где Δx — шаг квантования по уровню. Для этого коды всех ординат $x(t_i)$ последовательно подаются из буферного запоминающего устройства 1 на счетчик зон 2, для чего сигналом или задающего генератора импульсов 10 или с шины 27, прошедшим вентиль 18 и схему управления 7, производится опрос БЗУ 1. Код счетчика 2 дешифрируется и служит адресом, по которому выбирается из промежуточного запоминающего устройства 5 ячейка, где хранится ранее подсчитанное число ординат, имевших ту же величину, что и данная ордината. Это осуществляется путем подачи сигнала с выхода схемы сборки 22 на шину считывания запоминающего устройства 5. На вход сборки 22 сигнал поступает со схемы управления 7. Данное число ординат записывается на сумматор 6, затем к этому числу прибавляется единица путем подачи сигнала на счетный вход младшего разряда сумматора со схемы управления 7 и полученное число записывается обратно в запоминающее устройство 5 в ту же ячейку. После обработки последней ординаты $x(t)$ осуществляется нормирование, т. е. подсчитанные числа $f_j(t)$ делятся на общее число ординат на всей реализации (на чертеже не показано ввиду использования стандартных схем).

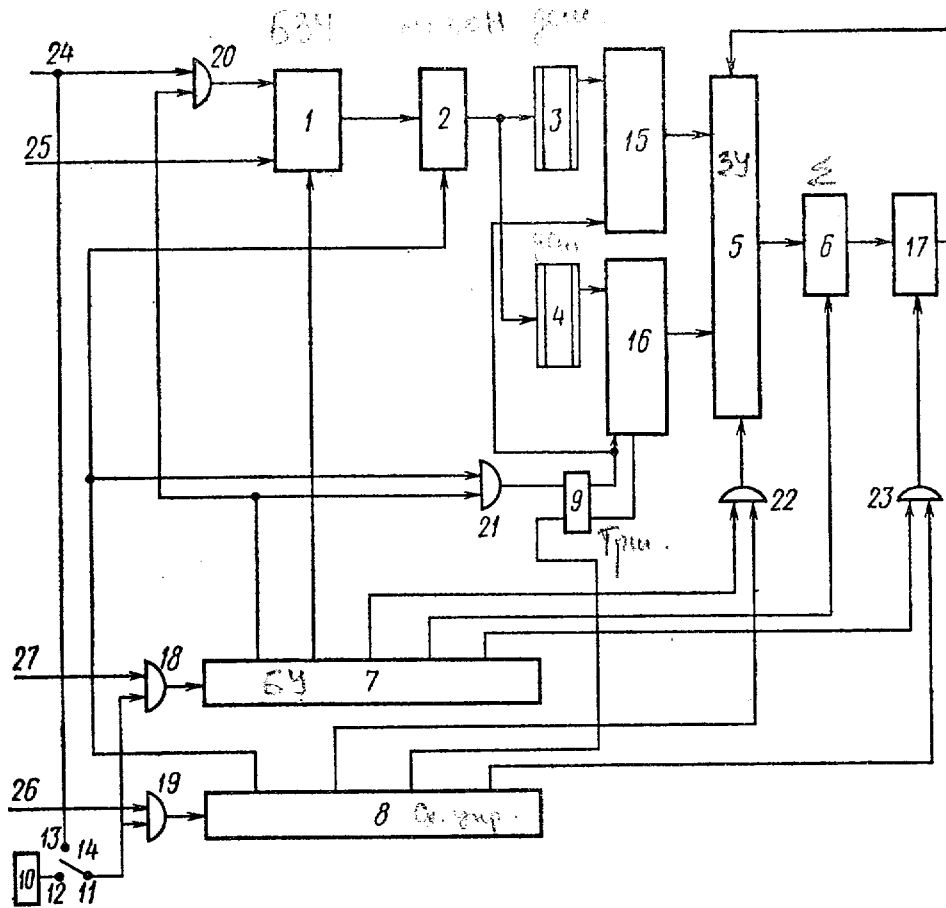
Для нахождения функции распределения вероятностей $F(x)$ ординаты $f_j(x)$ с номерами от единицы до рассматриваемого значения суммируются. Вычисление $F(x)$ начинается открыванием вентиля 19 сигналом с шины 26 (переключатель 11 при этом должен быть замкнут на клемму 12, вентиль 18 должен быть закрыт). Импульсы от задающего генератора 10 поступают через вентиль 19 на счетный вход счетчика зон 2 и подсчитываются на нем, в результате на счетчике последовательно устанавливаются числа 1, 2, ..., k (если $\Delta x=1$; в общем случае необходимо устанавливать числа $\Delta x, 2\Delta x, \dots, k\Delta x$). Эти числа дешифрируются дешифратором 3, и значения $f_j(x)$, соответствующие данным адресам, выводятся из запоминающего устройства 5 на сумматор 6 и суммируются в нем, для чего сигнал с выхода схемы управления 8 через сборку 22 поступает на счетную шину запоминающего устройства 5. После каждой операции суммирования осуществляется запись результата в запоминающее устройство 5 по адресу, который задается тем же счетчиком зон 2, но через дешифратор 4, т. е. в другой матрице запоминающего устройства 5. Переключение управления дешифраторами осуществляется с помощью триггера управления 9 путем подачи сигналов на его единичный вход через сборку 21 от генератора импульсов без задержки, а на нулевой вход — после задержки схемой управления 8.

Предмет изобретения

Цифровой вычислитель законов распределения вероятностей, содержащий буферное

запоминающее устройство, к первому входу которого подключена шина ординат случайного процесса, а выход соединен с первым входом счетчика зон, сумматор, к первому входу которого подключен первый выход схемы управления нахождением плотности распределения вероятностей, второй выход которой соединен с первым входом буферного запоминающего устройства, а третий — с первым входом первой сборки, ко второму входу которой подключен первый выход схемы управления нахождением функции распределения вероятностей, второй выход которой соединен со вторым входом счетчика зон и с первым входом второй сборки, ко второму входу которой подключен четвертый выход схемы управления нахождением плотности распределения вероятностей, и первый вентиль, первый вход которого соединен с выходом первой сборки, а второй — с выходом сумматора, отличающийся тем, что, с целью увеличения быстродействия вычислителя и расширения области его применения, вычислитель содержит промежуточное запоминающее устройство, два дешифратора, управляющий триггер, переключатель, третью и четвертую сборки, второй, третий, четвертый и пятый вентили и генератор импульсов, выход которого соединен с одним из неподвижных контактов переключателя, другой неподвижный контакт которого подключен к шине номеров ординат случайного процесса, которая соединена с первым входом третьей сборки, ко второму входу которой подключен четвертый выход схемы управления нахождением плотности

распределения вероятностей, пятый выход которой соединен с первым входом четвертой сборки, ко второму входу которой подключен третий выход схемы управления нахождением функции распределения вероятностей, четвертый выход которой соединен с нулевым входом управляющего триггера, к единичному входу которого подключен выход второй сборки, единичный выход управляющего триггера соединен с первым входом второго вентиля, ко второму входу которого подключен выход первого дешифратора, нулевой выход управляющего триггера соединен с первым входом третьего вентиля, ко второму входу которого подключен выход второго дешифратора, вход которого соединен с выходом счетчика зон, ко входу первого дешифратора подключен выход счетчика зон, выходы второго и третьего вентиля соединены соответственно с первым и вторым входами промежуточного запоминающего устройства, к третьему входу которого подключен выход четвертой сборки, а к четвертому — выход первого вентиля, выход промежуточного запоминающего устройства соединен со вторым входом сумматора, выход третьей сборки подключен ко второму входу буферного запоминающего устройства, подвижный контакт переключателя подключен к первым входам четвертого и пятого вентиля, вторые входы которых соединены с шинами задания операций, а выходы соответственно — со входами схемы управления нахождением плотности распределения вероятностей и функции распределения вероятностей.



Составитель С. Громова

Редактор Б. Нанкина

Техред А. Камышникова

Корректор Л. Чуркина

Заказ 1264/7 Изд. № 1326 Тираж 647 Подписное
 ЦНИИПИ Комитета по делам изобретений и открытий при Совете Министров СССР
 Москва, Ж-35, Раушская наб., д. 4/5

Типография, пр. Сапунова, 2