



Государственный комитет  
СССР  
по делам изобретений  
и открытий

# О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 746550

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 03.05.78 (21) 2611536/18-24

(51) М. Кл.<sup>2</sup>

с присоединением заявки № -

G 06 F 15/36

(23) Приоритет -

Опубликовано 07.07.80 Бюллетень № 25

(53) УДК 681.3  
(088.8)

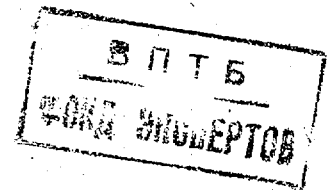
Дата опубликования описания 10.07.80

(72) Авторы  
изобретения

В. Н. Ярмолик и А. В. Станкевич

(71) Заявитель

Минский радиотехнический институт



## (54) ПРЕОБРАЗОВАТЕЛЬ КОД-ВЕРОЯТНОСТЬ

1  
Изобретение относится к вычислительной технике и может быть использовано совместно с генератором рандомизированных псевдослучайных чисел, либо с любым другим генератором, вырабатывающим случайную последовательность двоичных символов в качестве преобразователя код-вероятность для стохастических вычислительных машин, у которых случайное появление импульсов возможно лишь в строго фиксированные моменты времени (такты), а также в качестве устройства для сравнения двоичных чисел.

Известен вероятностный преобразователь с последовательным построением устройства преобразования, содержащий  $n$ -разрядный регистр преобразуемого числа, распределитель импульсов, последовательную схему и логическую схему. Последовательная схема содержит комбинационные элементы и элементы памяти [1].

Недостатком устройства является его низкое быстродействие вследствие того,

2  
что результат преобразования выдается за  $n$ -тактов.

Известно также устройство для сравнения чисел, содержащее дешифратор, входы которого подключены к шинам младших разрядов первого двоичного числа, схема ИЛИ, и инверторы [2].

Недостатками устройства являются его узкое функциональное назначение, так как сравниваемые числа находятся в единичном позиционном и единичном нормальном кодах, а также сложность устройства, так как для преобразования двоичного кода в единичный необходимы дешифраторы.

15  
20  
Наиболее близким по технической сущности к предложенному является вероятностный преобразователь с параллельным выполнением устройства преобразования. Известный вероятностный преобразователь содержит  $n$ -разрядный регистр преобразуемого числа,  $(n-1)$  схему ИЛИ,  $(3n-2)$  схемы И, причем на входы схем И подключены прямой и инверсный

выходы регистра преобразуемого числа и значение разряда псевдослучайного числа и его инверсии. Выходы соответствующих схем И подключены к входам схем ИЛИ. Преобразователь предназначен для сравнения в каждом такте случайного двоичного числа  $X\{x_1, x_2, \dots, x_n\}$ , вырабатываемого генератором случайных чисел, с кодом детерминированного числа  $A\{a_1, a_2, \dots, a_n\}$ . В случае, если  $x < A$  на выходе появляется символ "1", в противном случае - символ "0" [3].

Недостатками известного устройства являются сравнительно малое быстродействие и относительная сложность.

Целью изобретения является повышение быстродействия, а также упрощение устройства.

Цель достигается тем, что в преобразователе код - вероятность, содержащий генератор псевдослучайных чисел,  $(n-1)$  элементов ИЛИ,  $n$ -разрядный регистр преобразуемого числа, выходы которого соединены соответственно с первыми входами  $n$  элементов И, введены  $(n-1)$  элементов НЕ,  $n$  сумматоров по модулю два и  $n$ -входовой элемент ИЛИ, входы которого соединены соответственно с выходами  $n$  элементов И, первые входы сумматоров по модулю два соединены соответственно с выходами  $n$ -разрядного регистра преобразуемого числа, вторые входы сумматоров по модулю два подключены соответственно к выходам генератора псевдослучайных чисел, выход  $i$ -го  $(i=2-n)$  сумматора по модулю два подключен к первому входу  $j$ -го  $(j=1-(n-2))$  элемента ИЛИ, выход которого подключен к второму входу  $(j+1)$ -го элемента ИЛИ, к входу  $(k+1)$ -го  $(k=1-(n-1))$  элемента НЕ и к второму входу  $(i+1)$ -го элемента И, третий вход которого соединен с выходом  $j$ -ого элемента НЕ, выход первого сумматора по модулю два подключен к второму входу первого элемента ИЛИ, к второму входу первого элемента И, входу  $n$ -ого элемента НЕ, выход  $n$ -входовой элемент ИЛИ является выходом преобразователя.

На фиг. 1 приведена структурная схема предлагаемого преобразователя; на фиг. 2 - функциональная схема преобразователя код-вероятность для  $n=3$ .

Преобразователь код-вероятность состоит из  $n$ -разрядного регистра 1, преобразуемого числа,  $n$  сумматоров

2 по модулю два,  $(n-1)$  элементов 3 ИЛИ,  $(n-1)$  элементов 4 НЕ,  $n$  элементов 5 И, одного  $n$ -входового элемента 6 ИЛИ, генератора 7 псевдослучайных чисел.

Регистр 1 представляет собой стандартный  $n$ -разрядный регистр двоичного числа, предназначенный для хранения кода преобразуемого числа. Значение  $i$ -го разряда регистра совместно с  $i$ -ым разрядом псевдослучайного числа подано на  $i$ -ый сумматор 2 по модулю два, выполняющий операцию сложения по модулю два. Выход  $i$ -ого сумматора по модулю два подключен к входу  $(j-1)$  элемента 3 ИЛИ, на другой вход которого подан сигнал с  $(j-2)$  элемента ИЛИ,  $j$ -ый элемент ИЛИ выполняет операцию логического сложения. К входам  $i$ -ого элемента 5 И, выполняющего операцию логического умножения, подключены выходы  $(j-1)$ -го элемента ИЛИ, выход  $(k-1)$ -го элемента 4 НЕ, который осуществляет инверсию выходного сигнала  $(i-2)$ -го элемента ИЛИ, а также на один из входов  $i$ -ого элемента И поступает значение  $i$ -го разряда кода преобразуемого числа из регистра 1. К  $i$ -ому входу  $n$ -входового элемента 6 ИЛИ, формирующего выходной сигнал преобразователя, подключен выход  $j$ -ого элемента И.

Преобразователь работает следующим образом.

В начальный момент на входы сумматоров 2 по модулю два поступают значения разрядов кода преобразуемого числа  $A\{a_1, a_2, \dots, a_n\}$  и значения разрядов псевдослучайного числа с генератора 7  $x\{x_1, x_n\}$ . Затем код, сформированный на выходах сумматоров по модулю два, сравнивается на элементах 3 ИЛИ, с кодом, полученным на выходах предыдущих элементов ИЛИ, выходной сигнал с элементов 3 ИЛИ инвертируется и совместно с неинвертируемым выходным сигналом последующего элемента ИЛИ и значениями разрядов кода преобразуемого числа  $A$  поступает на элемент 5 И, сигнал с выходов элементов И поступает на многовходовой элемент 6 ИЛИ, на выходе которого формируется сигнал  $P$ , являющийся выходным сигналом преобразователя, причем сигнал  $P$  принимает значение "1" при выполнении условия  $A > X$ , и значение "0" при условии  $A \leq X$ .

При конкретной реализации преобразователя во избежание эффекта гонок целе-

сообразно выходную последовательность случайных импульсов стробировать.

Преимущества предлагаемого преобразователя код-вероятность заключаются в повышении быстродействия устройства. При реализации вероятностного преобразователя совместно с генератором рандомизированных псевдослучайных чисел устройство отличается простотой технической реализации и минимальными затратами оборудования. Использование предлагаемого устройства возможно не только как преобразователя код-вероятность, а и как устройства для сравнения двоичных чисел. Реализация устройства на современной элементной базе позволит достигнуть высоких технико-экономических показателей.

#### Ф о р м у л а и з о б р е т е н и я

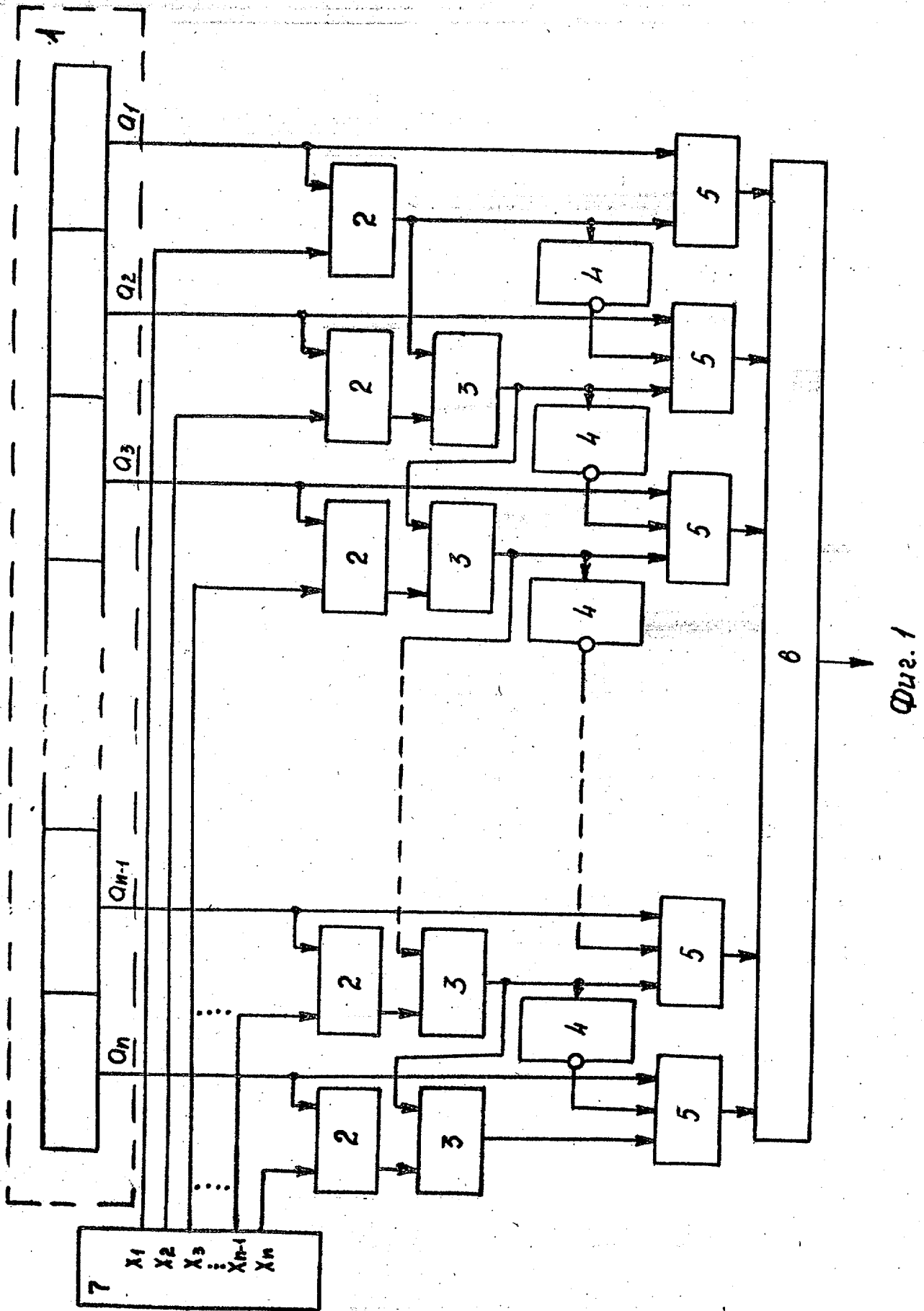
Преобразователь код-вероятность, содержащий генератор псевдослучайных чисел,  $(n-1)$  элементов ИЛИ,  $n$ -разрядный регистр преобразуемого числа, выходы которого соединены соответственно с первыми входами  $n$  элементов И, отличающийся тем, что, с целью увеличения быстродействия, он содержит  $(n-1)$  элементов НЕ,  $n$  сумматоров по модулю два и  $n$ -входовой элемент ИЛИ, входы которого соединены

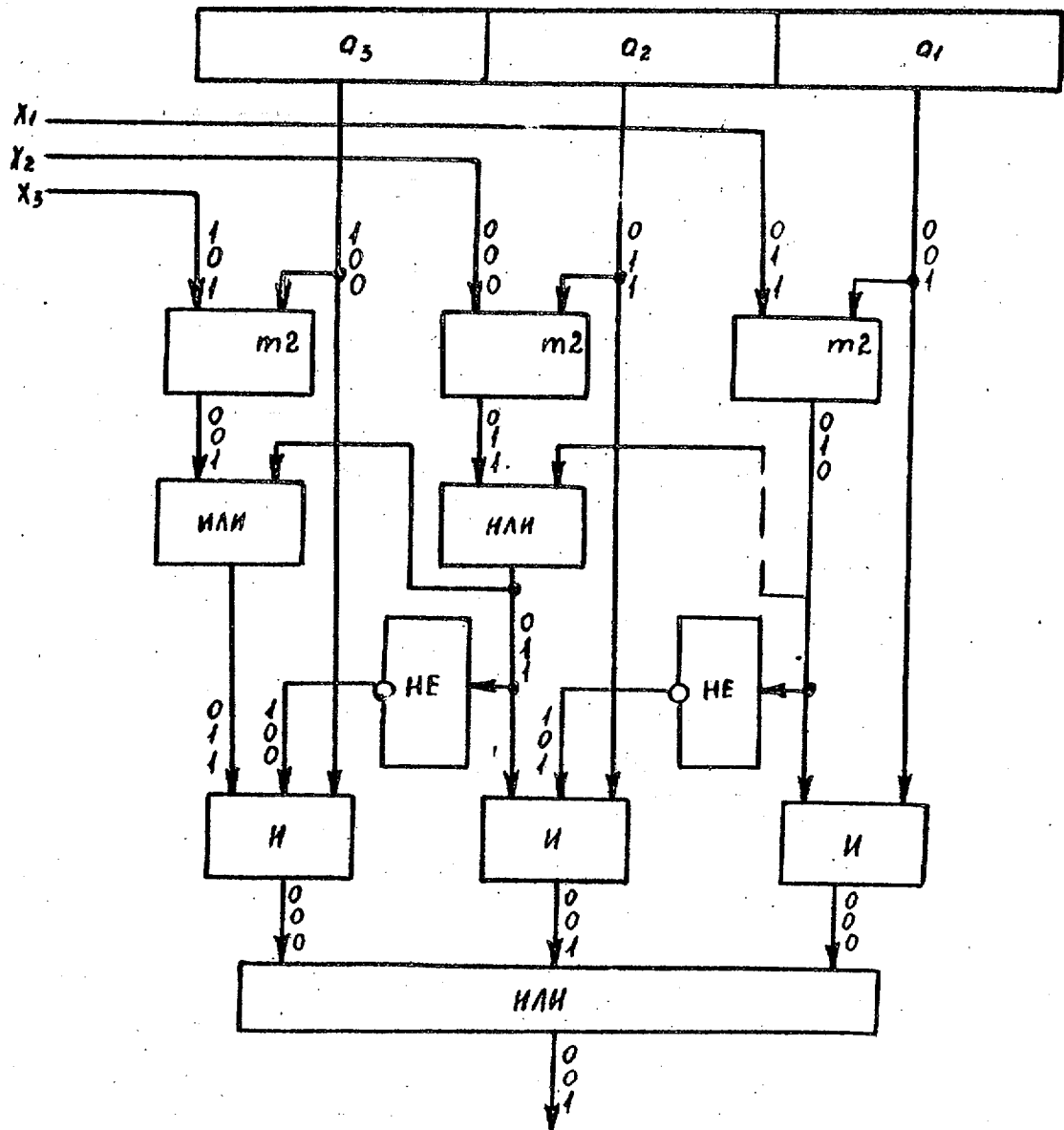
соответственно с выходами  $n$  элементов И, первые входы сумматоров по модулю два соединены соответственно с выходами  $n$ -разрядного регистра преобразуемого числа, вторые входы сумматоров по модулю два подключены соответственно к выходам генератора псевдослучайных чисел, выход  $i$ -го ( $i=2-n$ ) сумматора по модулю два подключен к первому входу  $j$ -го ( $j=1-(n-2)$ ) элемента ИЛИ, выход которого подключен к второму входу  $(j+1)$ -го элемента ИЛИ, к входу  $(k+1)$ -го ( $k=1-(n-1)$ ) элемента НЕ и к второму входу  $(i+1)$ -го элемента И, третий вход которого соединен с выходом  $j$ -ого элемента НЕ, выход первого сумматора по модулю два подключен к второму входу первого элемента ИЛИ, к второму входу первого элемента И, входу  $n$ -ого элемента НЕ, выход  $n$ -входовой элемент ИЛИ является выходом преобразователя.

Источники информации,

принятые во внимание при экспертизе

1. Яковлев В. В. и Федоров Р. Ф. Стохастические вычислительные машины, "Машиностроение", 1974, с. 84.
2. Авторское свидетельство СССР № 443383, кл. G 06 F 7/02, БИ № 34, 1974.
3. Яковлев В. Ф., Федоров Р. Ф. Стохастические вычислительные машины, "Машиностроение", 1974, с. 8.1 (прототип).





Фиг. 2

Составитель Э. Сечина

Редактор М. Недолуженко Техред Ж. Кастелевич Корректор Ю. Макаренко

Заказ 4104/18

Тираж 751

Подписное

ЦНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4