

АРБИТРАЖ ВИРТУАЛЬНЫХ КАНАЛОВ НА ШИНЕ PCI EXPRESS

К. В. Иванов, Н. С. Васяева

Кафедра информационно-вычислительных систем, Поволжский государственный технологический университет

Йошкар-Ола, Республика Марий Эл, Россия

E-mail: ikv1992@yandex.ru, vasjaeva@mail.ru

В данной статье рассмотрены основные принципы коммутации потоков в коммутаторе PCI Express, особое внимание уделено арбитражу виртуальных каналов. Приведено формальное представление алгоритма арбитража виртуальных каналов и форматы соответствующих конфигурационных регистров.

ВВЕДЕНИЕ

На шине PCI Express, в отличие от других компьютерных шин системного уровня, реализуется не арбитраж устройств, претендующих на общую среду передачи, а арбитраж портов, характерный для коммутаторов и маршрутизаторов, применяемых в информационно-вычислительных сетях [2]. Это связано с тем, что система PCI Express представляет собой пакетную сеть звездообразной топологии, распределённую в рамках одной или нескольких вычислительных машин. Одной из частей такой сети является коммутатор.

Основной проблемой любых коммутационных устройств является наличие блокировки буферной памяти коммутатора при большом объёме передаваемых данных и повышенной интенсивности входных потоков, поступающих на его порты. При одновременной попытке нескольких входных портов коммутатора получить доступ к одному выходному порту возникает конфликт, который должен разрешаться при участии арбитра. От эффективной реализации системы арбитража на шине PCI Express зависит производительность всей системы.

Целью данной работы является изучение и формализация алгоритмов арбитража коммутаторов PCI Express, в частности арбитража виртуальных каналов.

I. АРБИТРАЖ НА ШИНЕ PCI EXPRESS

Согласно спецификации протокола PCI Express, арбитраж между входными портами коммутатора может быть реализован через круговую систему или взвешенную круговую систему [1].

Из-за особенностей разбиения передаваемого трафика на виртуальные каналы арбитраж в коммутаторе PCI Express является двухступенчатым. На первом шаге, между пакетами с разных исходящих портов, направленных на один виртуальный канал выходного порта, должна быть установлена очерёдность, прежде чем они будут переданы соответствующим ресурсам виртуального канала в выходном порту. Эта задача

решается арбитром портов, а данный арбитраж называется арбитражем портов.

На втором шаге пакеты из разных виртуальных очередей одного выходного порта также должны быть упорядочены по очерёдности передачи через выходной порт. Данный арбитраж называется арбитражем виртуальных каналов.

Арбитраж виртуальных каналов является наиболее трудоёмким этапом арбитража, поэтому представляет интерес для исследований.

Арбитраж виртуальных каналов может производиться по различным схемам приоритета [1]: статическая, циклическая, взвешенная циклическая. Особенностью арбитража виртуальных каналов является возможность комбинации двух схем приоритетов. Программное обеспечение может настроить виртуальные каналы, разделив их по приоритетам на две группы – нижнюю (LPVC) и верхнюю. Верхняя группа считается группой со статическим приоритетом, при этом нижняя группа рассматривается арбитром только тогда, когда в верхней группе нет пакетов для обработки.

II. ФОРМАЛЬНОЕ ПРЕДСТАВЛЕНИЕ АЛГОРИТМА АРБИТРАЖА ВИРТУАЛЬНЫХ КАНАЛОВ

Параметры, влияющие на работу арбитра, хранятся в особой структуре из регистров, расположенных в конфигурационном пространстве порта коммутатора. Для арбитража используются регистры Port VC Capability 1 (смещение 04h, поля Extended VC Count и Low Priority Extended VC Count), Port VC Capability 1 (смещение 08h, поле VC Arbitration Capability), Port VC Control (смещение 0Ch, поле VC Arbitration Select), VC Resource Control (для VC0 смещение 14h, поля VC ID и VC Enable)[1].

Если в качестве схемы приоритетов выбрана взвешенная циклическая схема, для выполнения процедуры арбитража виртуальных каналов используется специальная таблица. Каждая запись в таблице соответствует фазе (phase), имеет длину 4 бита и содержит VC ID, тем самым определяя, какому виртуальному каналу в данной фазе будет отдано право использования линии передачи. Таблица арбитража виртуальных

III. ЗАКЛЮЧЕНИЕ

каналов заполняется заранее на основании весовых коэффициентов, поставленных в соответствие виртуальным каналам. Отношение весового коэффициента к сумме заданных весовых коэффициентов будет определять, насколько часто будет встречаться в таблице определенный VC ID.

В конечном итоге арбитр циклически обходит все ячейки таблицы и предоставляет доступ к линии передачи тому виртуальному каналу, идентификатор которого записан в последней прочитанной им ячейке. По результатам анализа алгоритма арбитража виртуальных каналов была синтезирована его блок-схемы, которая показана на рис. 4.

Арбитраж портов выполняется аналогичным образом, при этом нужно учитывать, что в нем отсутствует деление на верхнюю и нижнюю группы, а так же есть поддержка взвешенной циклической схемы с временным критерием.

Предложенная формализация алгоритма может быть полезна при разработке структуры коммутатора PCI Express, как его программной, так и аппаратной части. Также полученные результаты явились основой для программной модели протокола арбитража PCI Express.

Описание этой модели и результатов моделирования являются предметом последующих работ авторов. Дальнейших исследований в этой области требуют вопросы разработки аналитической модели системы арбитража для шины PCI Express.

1. PCI Express Base 3.0 Specification [Electronic resource]. — Access mode: <http://www.pcisig.com/specifications/pciexpress/base3>. — Access date: 12.09.2014.
2. Баев, А. А. Решение задачи распараллеливания вычислений при обработке кватернионных сигналов / А. А. Баев, Р. В. Ерусланов, А. А. Роженцов // Вестник Марийского государственного технического университета. Сер.: Радиотехнические и инфокоммуникационные системы. — 2010. — № 3(10). — с. 31-39.

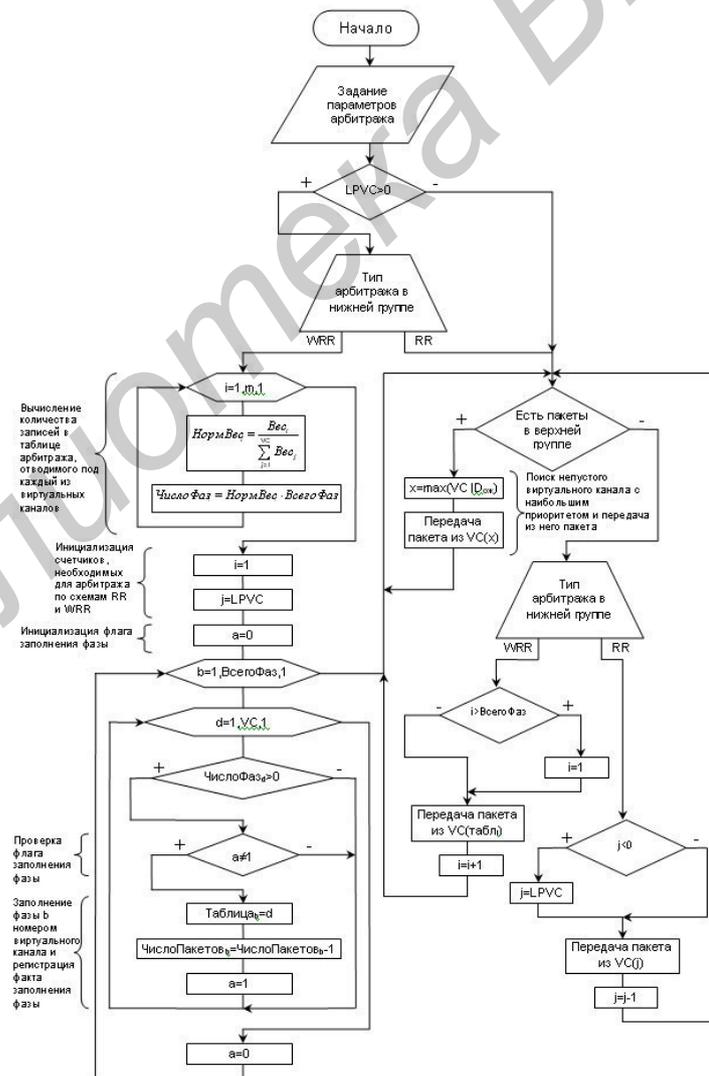


Рис. 1 – Блок-схема алгоритма арбитража виртуальных каналов