

Министерство образования Республики Беларусь  
Учреждение образования  
«Белорусский государственный университет  
информатики и радиоэлектроники»

Кафедра теоретических основ электротехники

**Д. П. Кукин, И. Л. Свито**

***МОДЕЛИРОВАНИЕ ЭЛЕКТРОННЫХ УСТРОЙСТВ***

Лабораторный практикум  
для студентов специальности 1-36 04 02  
«Промышленная электроника»  
всех форм обучения

Минск БГУИР 2012

УДК [621.38+004.4](076.5)  
ББК 32.85я73+32.973.26-018.2я73  
К89

**Р е ц е н з е н т:**  
заведующий кафедрой информатики учреждения образования  
«Минский государственный высший радиотехнический колледж»,  
кандидат технических наук, доцент Ю. А. Скудняков

**Кукин, Д. П.**  
К89 Моделирование электронных устройств : лаб. практикум для студ.  
спец. 1-36 04 02 «Промышленная электроника» всех форм обуч. /  
Д. П. Кукин, И. Л. Свито. – Минск : БГУИР, 2012. – 53 с. : ил.  
ISBN 978-985-488-739-5.

Рассмотрена система сквозного автоматизированного проектирования электронных схем Orcad: Orcad Capture, Orcad Layout. Лабораторный практикум содержит описание четырех лабораторных работ, выполняемых на персональных ЭВМ при помощи программы Orcad, и краткие теоретические сведения.

**УДК [621.38+004.4](076.5)**  
**ББК 32.85я73+32.973.26-018.2я73**

**ISBN 978-985-488-739-5**

© Кукин Д. П., Свито И. Л., 2012  
© УО «Белорусский государственный университет информатики и радиоэлектроники», 2012

## Содержание

1. Общие сведения о программах OrCAD .....	4
2. Общая характеристика программы OrCAD Capture .....	5
2.1. Меню команд и панель инструментов .....	6
2.2. Редактор схем .....	8
3. Общая характеристика программы OrCAD Layout.....	10
3.1. PCB, Components .....	10
3.2. Библиотека компонентов .....	12
3.3. Подготовка данных для Layout Plus.....	14
3.3.1. Подготовка данных для Layout Plus .....	14
3.3.2. Forward Annotating.....	18
3.3.3. Граница платы.....	22
3.4. Ручное размещение компонентов на плате .....	23
3.4.1. Параметры дизайна OrCAD Layout .....	23
3.4.2. Общая идеология расстановки компонентов .....	25
3.5. Разводка платы. ....	26
3.5.1. Настройка параметров .....	26
3.5.2. Manual Fanout.....	29
4. Лабораторный практикум.....	31
4.1. Лабораторная работа №1 .....	31
4.2. Лабораторная работа №2.....	34
4.3. Лабораторная работа №3 .....	37
4.4. Лабораторная работа №4 .....	46

# 1. Общие сведения о программах OrCAD

Среда OrCAD предназначена для проектирования электронных схем, обладает большими функциональными возможностями и является сложной системой. Описать любую сложную систему также непросто. Это усложняет как процесс обучения начинающих, так и межпользовательский обмен. Количество задач, которые возникают или могут возникнуть при ее эксплуатации в режиме моделирования, очень велико. Существуют подробные и большие по объему инструкции по пользованию средой OrCAD.

Среда OrCAD является мощным универсальным современным средством сквозного проектирования электронных систем и обладает широкими возможностями. По функциональным возможностям среда разделяется на две части, обеспечивающие моделирование электронных систем и проектирование печатных плат.

Часть среды, обеспечивающая моделирование, состоит из следующих программ:

- OrCAD Capture – графический редактор, предназначенный для создания моделей электрических схем из моделей элементов;
- OrCAD Capture CIS (Component Information System) – выполняет те же функции, что и OrCAD Capture, однако возможности этой программы расширены за счет того, что справочная информация может находиться через Internet, при этом зарегистрированный пользователь получает доступ к информации приблизительно о 200 тысячах электронных компонентов;
- PSpice Schematics – графический редактор, использовавшийся в среде Design Lab 8.0. Хронологически среда Design Lab 8.0 является предшественницей OrCAD 9.2 и имеет с ней много общего. Возможности графического ввода информации в PSpice Schematics ограничены (по сравнению с OrCAD Capture и OrCAD Capture CIS), однако этот редактор имеет удобства, связанные с редактированием кода моделей, созданием новых моделей с расширенными функциональными характеристиками. В литературных источниках по OrCAD 9.2 и Design Lab 8.0 имеется много полезных примеров, в которых приводятся коды моделей, записанные аналитически на языке PSpice;
- OrCAD PSpice – программа моделирования в среде OrCAD. Эта программа создавалась как самостоятельное средство моделирования и достаточно широко применяется в различных средах моделирования;
- OrCAD Probe – программа, позволяющая осуществлять обработку результатов моделирования в виде осциллограмм;
- OrCAD PSpice Model Editor – программа, предназначенная для создания и редактирования математических моделей электронных элементов;
- OrCAD Stimulus Editor – программа, использующаяся при создании и редактировании моделей источников сигналов;
- OrCAD PSpice Optimizer – программа параметрической оптимизации режимов работы моделей методом наискорейшего спуска;

- PSpice Simulation Manager – программа, обеспечивающая очередность работы со схемами, ожидающими моделирования или находящимися в процессе моделирования. Пользователь имеет возможность приостановить текущее моделирование, запустить анализ другой схемы, а затем вернуться к первой. Возможна расстановка приоритетов в очереди.

## 2. Общая характеристика программы OrCAD Capture

Программа OrCAD Capture предназначена для создания проекта, часть которого может быть задана в виде принципиальной электрической схемы, а другая часть может быть описана на языке высокого уровня VHDL. Кроме того, из оболочки OrCAD Capture запускаются программы моделирования аналоговых, цифровых и смешанных аналого-цифровых устройств PSpice и параметрической оптимизации PSpice Optimizer. В программе OrCAD Capture проекты подразделяются на несколько типов.

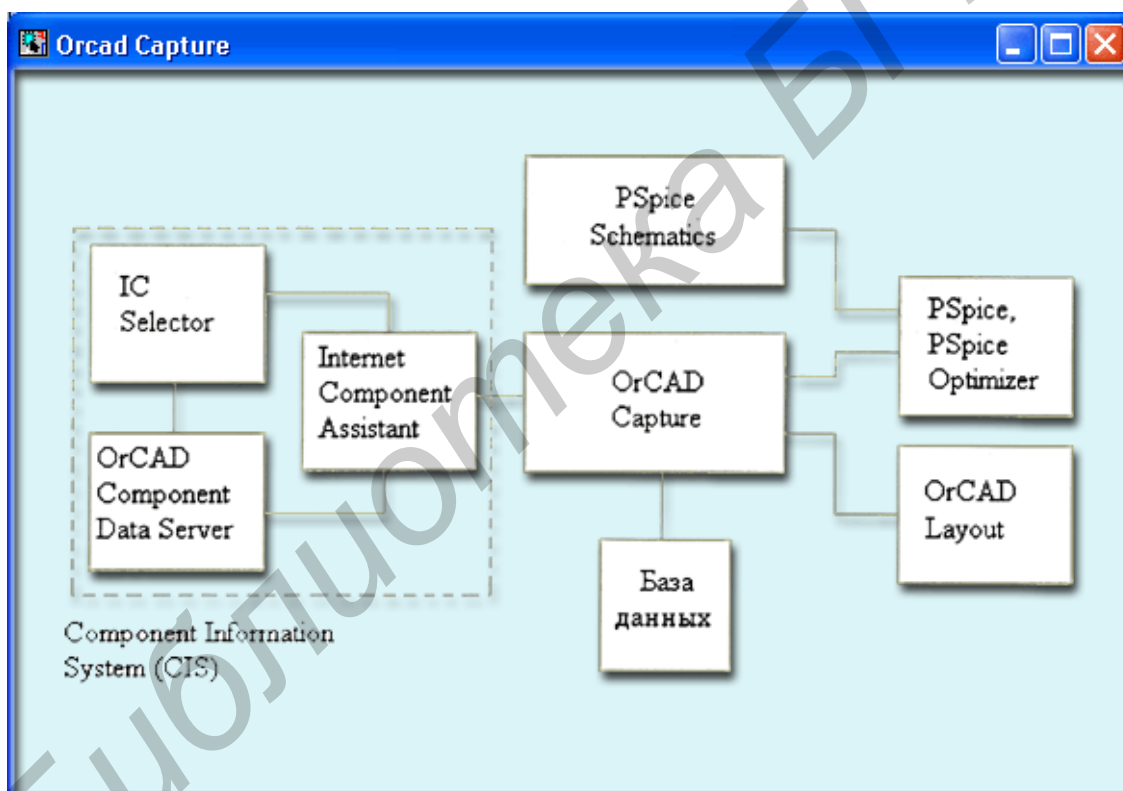


Рис. 2.1

При создании проекта в соответствии с его типом автоматически загружаются необходимые библиотеки компонентов (позднее их перечень можно изменить вручную), при этом для всех специализированных проектов возможна передача информации в программу OrCAD Layout для создания печатных плат (ПП). На рис. 2.1 показана взаимосвязь OrCAD Capture с другими программами системы OrCAD. При создании принципиальных схем проекта необходимая информация отыскивается во встроенной базе данных, которая поставляется вместе с системой и пополняется пользователями. Причем при наличии оп-

ции Component Information Systems (CIS) официальные пользователи получают доступ через Интернет к расширенной базе данных, содержащей сведения примерно о 200 тыс. различных компонентов.

На рис. 2.2 изображен экран программы OrCAD Capture 16.3. В его верхней части расположено меню команд, а ниже – панель инструментов.

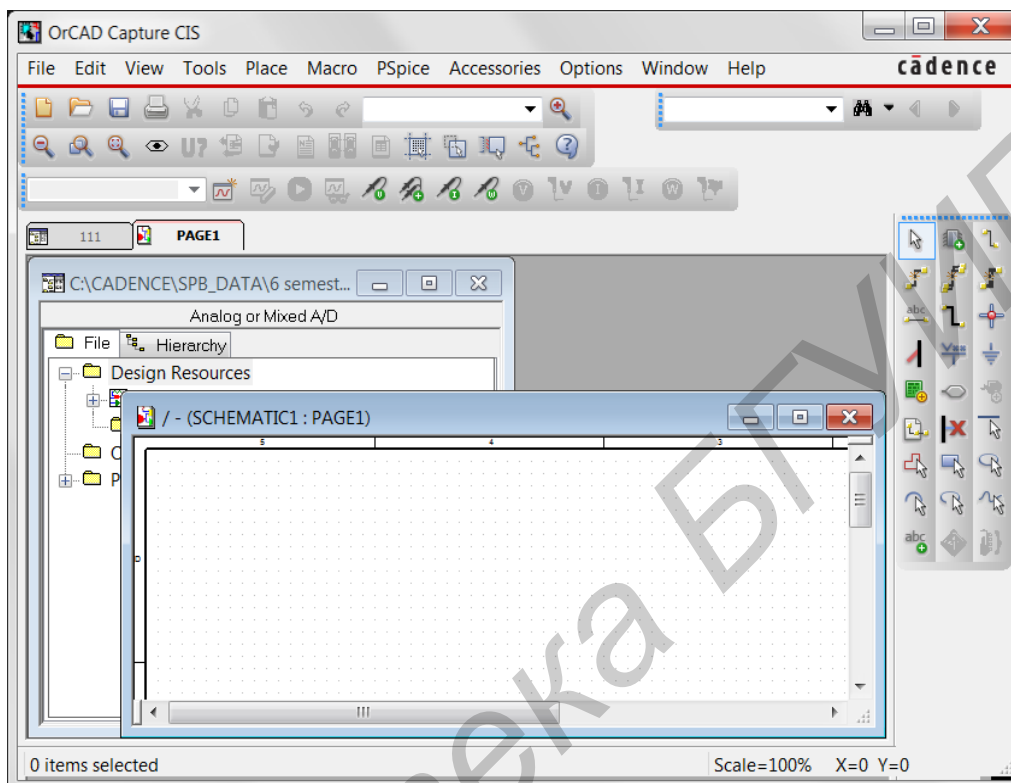


Рис. 2.2

### **2.1. Меню команд и панель инструментов**















Состав пиктограмм панели инструментов зависит от выбранного режима работы и типа текущего проекта, их состав изображен на рис. 2.3 и приведен в табл. 2.1.



Рис. 2.3

Состав меню команд зависит от выбранного режима работы и типа текущего проекта.

Пиктограммы панели инструментов





Пиктограмма	Эквивалентная команда	Описание команды
1	2	3
	<b>New</b>	Создание нового документа
	<b>Open</b>	Открытие существующего документа
	<b>Save</b>	Сохранение внесенных изменений в текущем проекте
	<b>Print</b>	Вывод твердой копии одной или более страниц текущей схемы или изображения символа компонента
	<b>Cut</b>	Удаление выбранного объекта с копированием в буфер обмена
	<b>Copy</b>	Копирование выбранного объекта в буфер обмена
	<b>Paste</b>	Размещение объекта из буфера обмена
	<b>Undo</b>	Отмена результата выполнения одной последней команды
	<b>Redo</b>	Отмена результата выполнения одной последней команды <b>Undo</b>
	<b>Zoom In</b>	Увеличение масштаба изображения
	<b>Zoom Out</b>	Уменьшение масштаба изображения
	<b>Zoom to region</b>	Вывод на весь экран окаймленной части изображения
	<b>Zoom to All</b>	Вывод на экран полного изображения страницы схемы
	<b>Annotate</b>	Назначение позиционных обозначений компонентам выбранной страницы схемы





Пиктограммы панели инструментов режима редактирования схем

Пиктограмма	Эквивалентная команда	Описание команды
1	2	3
	<b>Select</b>	Режим выбора объектов
	<b>Part</b>	Выбор в библиотеке компонента для размещения его символа на схеме
	<b>Wire</b>	Рисование электрических цепей. При нажатии кнопки <b>SHIFT</b> возможен ввод неортогональных цепей
	<b>Net Alias</b>	Размещение псевдонимов (дополнительных имен) цепей и шин
	<b>Bus</b>	Изображение шины (линии групповой связи)
	<b>Junction</b>	Нанесение точки электрического соединения двух цепей
	<b>Bus Entry</b>	Нанесение отводов от шины, расположенных под углом 45°
	<b>Power</b>	Размещение символов выводов источников питания
	<b>Ground</b>	Размещение символов выводов «земли»
	<b>Hierarchical Block</b>	Размещение иерархических блоков
	<b>Hierarchical Port</b>	Размещение портов иерархических блоков
	<b>Hierarchical Pin</b>	Размещение выводов иерархических блоков
	<b>Off-Page Connector</b>	Размещение символов соединителей страниц
	<b>No Connect</b>	Подключение к выводу компонента символа отсутствия соединений
	<b>Line</b>	Рисование линии
	<b>Polyline</b>	Рисование полилинии

1	2	3
	<b>Rectangle</b>	Рисование прямоугольника
	<b>Ellipse</b>	Рисование эллипса /окружности
	<b>Arc</b>	Рисование дуги
	<b>Text</b>	Размещение одной или нескольких строк текста с указанием его размера, цвета, ориентации и шрифта

### 3. Общая характеристика программы OrCAD Layout

#### 3.1. PCB, Components

PCB (Printed Circuit Board), Board, или просто печатная плата, помимо собственно основания из гетинакса или стеклотекстолита состоит из компонентов (Components).

Вот как определяется понятие компонента в справочной системе Layout: «Элемент или часть. Плата состоит из компонентов, установленных на общем основании (поверхности) и соединённых медными дорожками (проводниками)». (An element or a part. PCBs are made up of components affixed to a common surface and connected by copper tracks).

Компоненты могут быть электрическими и неэлектрическими.

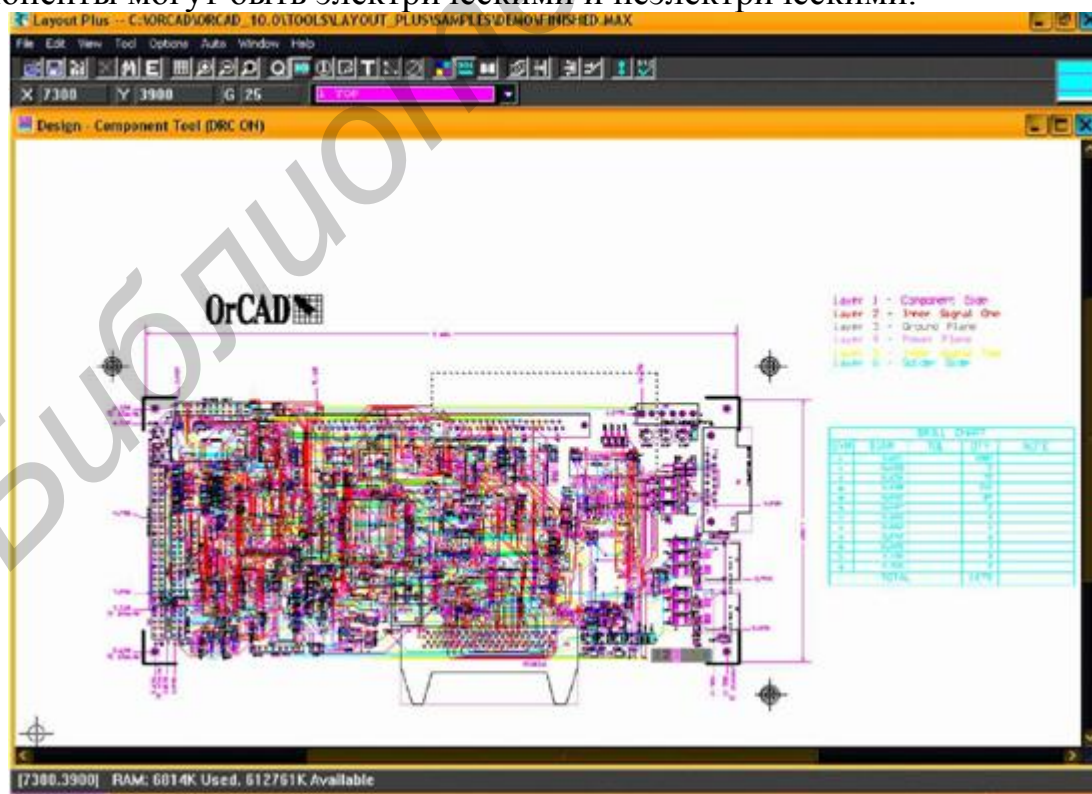


Рис. 3.1

Примером электрических компонентов могут быть радиодетали, установленные на плате. Это микросхемы, резисторы, разъёмы и пр. Электрическими компонентами в некоторых случаях могут являться переходные отверстия. Крепёжные отверстия также являются компонентами, и если они выполнены с металлизацией, то могут быть электрически соединены с какой-либо цепью на плате (как правило, с корпусной «землёй»).

Примером неэлектрических компонентов могут служить те же крепёжные отверстия, если они выполнены без металлизации или просто не участвуют в разводке, любые механические элементы и элементы оформления.

Как видно, далеко не все компоненты принимают участие в электрической разводке (маршрутизации, трассировке, routing). Также не все компоненты «affixed to a common surface» находятся непосредственно на плате.

Перед вами – завершённая печатная плата (рис. 3.1).

Обратите внимание: в верхней части экрана расположена панель инструментов (рис. 3.2):



Рис. 3.2

Кнопкой, на которую указывает курсор, мы будем пользоваться чаще всего. Она даёт быстрый доступ к параметрам всех элементов, составляющих наш проект. Вот её меню (рис. 3.3).

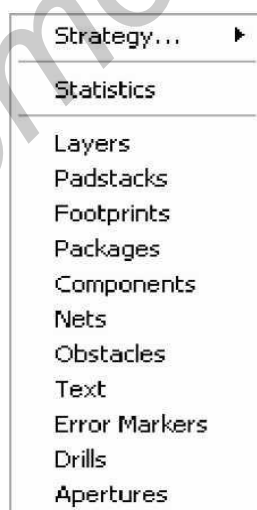


Рис. 3.3

Если будет написано «Выберите Text», это значит, что необходимо нажать на кнопку «View Spread sheet» и из раскрывшегося меню выбрать пункт «Text».

В противном случае будет написано: «Выберите Tool – Text – Select From Spread sheet...». Это значит, что надо выбрать указанный пункт через систему меню Layout Plus (рис. 3.4).

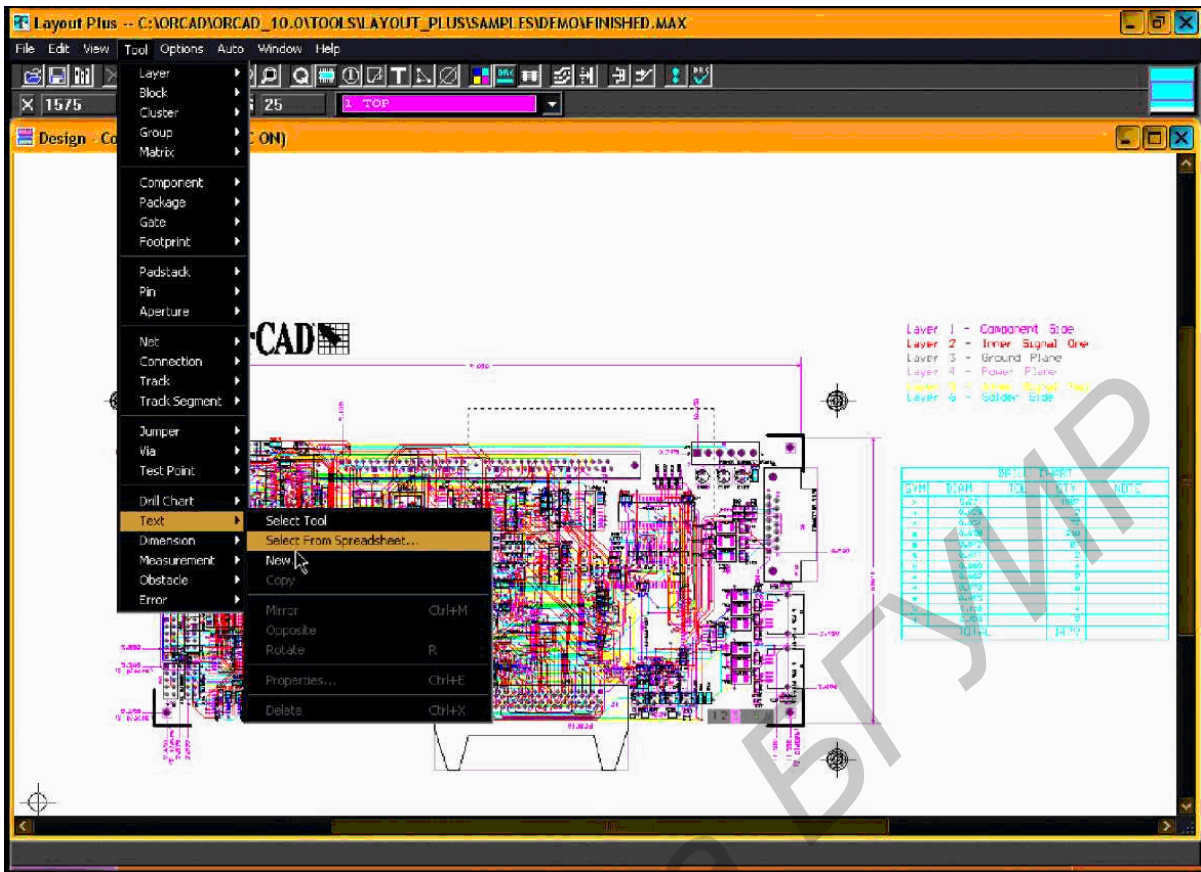


Рис. 3.4

### 3.2. Библиотека компонентов

Запустите OrCAD Layout Plus. Откроется окно Layout Session. Теперь войдите в «**Tools** → **Library Manager**» (рис. 3.5).

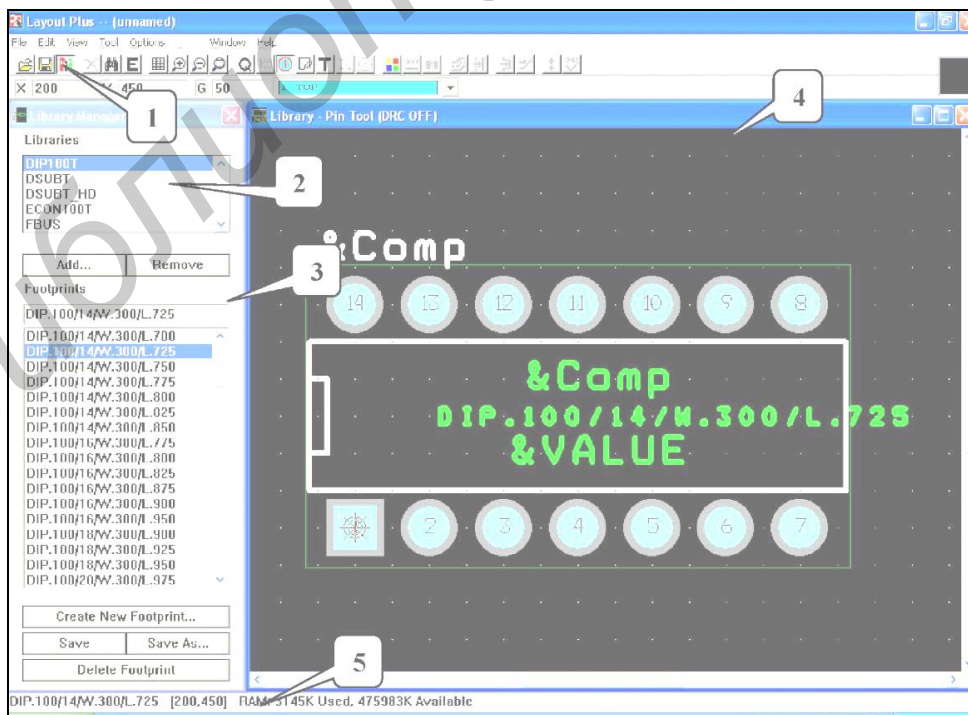


Рис. 3.5

Откроется окно Layout Plus с менеджером библиотек.

Кнопка «1» в панели инструментов позволяет переключаться между Library manager и окном проекта. То же самое действие можно совершить, используя комбинацию клавиш <Ctrl-I>.

В поле «2» показаны доступные в данный момент библиотеки. При первом запуске видны только библиотеки, которые поставляются вместе с OrCAD Layout.

Если вы создали свою собственную библиотеку компонентов и хотите её использовать, воспользуйтесь кнопкой <Add...>.

Кнопка <Remove> позволяет убрать ненужную библиотеку из списка, однако это не значит, что библиотека также будет физически стёрта с компьютера.

В поле «3» отображаются названия доступных footprint из выбранной библиотеки.

В окне «4» мы видим изображение выбранного footprint.

В строке состояния «5» приводится дополнительная информация, из которой наиболее важной являются координаты курсора или перемещаемого объекта. Они заключены в квадратные скобки и отображаются в соответствии с сеткой привязки (Grid).

Войдите в «Options → System Settings...» или нажмите <Ctrl-G> (рис. 3.6).

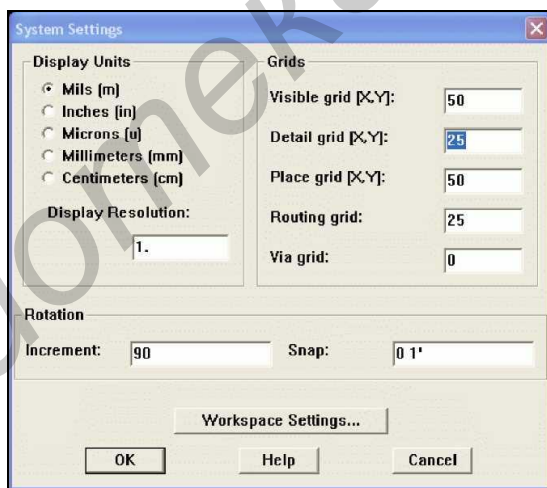


Рис. 3.6

Нас интересуют два поля в открывшемся окне: «Display Units» и «Grids». В левом устанавливаются единицы измерения, которые будут использоваться в проекте; в правом устанавливаются сетки привязки.

Сетки привязки служат для упорядоченного размещения объектов на рабочем поле. Таким образом, все объекты располагаются не хаотично, а «по клеточкам». В OrCAD Layout «клеточки» квадратные, но, вообще говоря, сетки привязки могут иметь и прямоугольную форму и даже, если нужно, шестиугольную. К тому же для разных объектов могут быть установлены различные сетки.



В Layout пять сеток:

- **Visible grid** – сетка, которая отображается на экране в виде белых точек. Служит исключительно для удобства;
- **Detail grid** – сетка привязки для текста и так называемых «Obstacles»;
- **Place grid**– сетка для размещения компонентов;
- **Routing** и **Via grid** – сетки привязки для дорожек и vias соответственно.

В зависимости от инструмента, с которым мы работаем, шаг сетки показывается в панели инструментов рядом с буквой «G» (рис. 3.7).

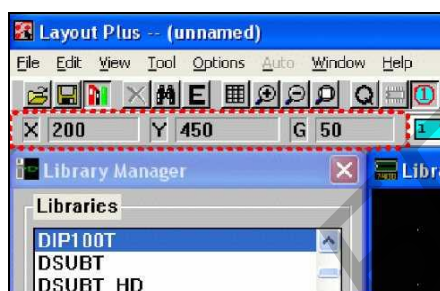


Рис. 3.7

«X» и «Y» – координаты курсора.

Единицы измерения, применяемые в Layout:

- английская (дюймовая) система измерений: основная используемая единица – миль (m);
- метрическая система измерений: основная используемая единица – миллиметры (mm).

Каждому компоненту соответствует его *footprint*. Дословный перевод слова «footprint» – отпечаток ноги, след. В нашем случае это изображение компонента и описание его посадочного места на плате. Footprint компонентов хранятся в библиотеке и содержат информацию о физических размерах компонента, его изображения; количестве, типе и размерах контактных площадок (*padstacks*); а также текст (например Reference Designator компонента).

### 3.3. Подготовка данных для Layout Plus

#### 3.3.1. Подготовка данных для Layout Plus

У нас есть схема, теперь нужно установить соответствие каждого элемента принципиальной схемы его footprint из библиотеки.

Сделать это можно разными способами.

Способ #1. Определим footprint для элемента U2. Найдите его на схеме и дважды щёлкните по нему левой кнопкой мыши. Откроется окно свойств объекта (рис. 3.8).

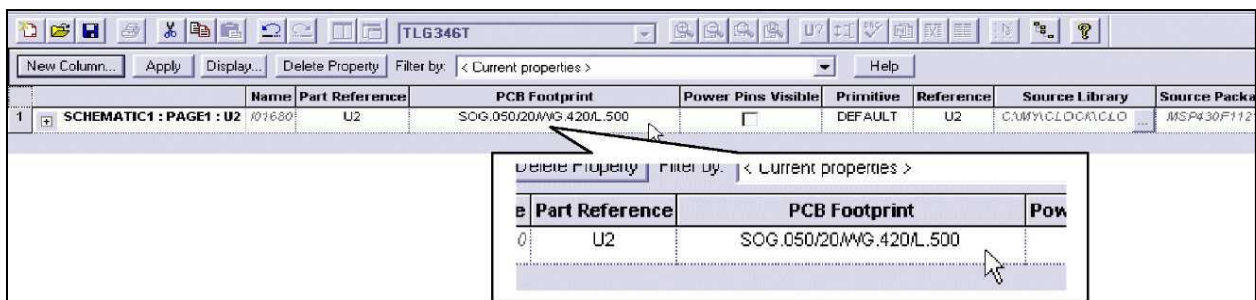


Рис. 3.8

В поле PCB Footprint введите название footprint в точности так, как вы его определили в библиотеке.

Этот способ удобен тем, что мы видим элемент прежде, чем задаём его свойства. Однако если нужно описать свойства группы элементов, то лучше воспользоваться другим методом.

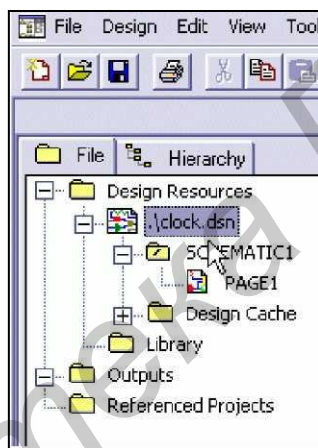


Рис. 3.9

Находясь в OrCAD Capture, перейдите в окно Project Manager.

Укажите мышкой на файл дизайна, как показано на рис. 3.9, а затем войдите: «Edit – Object Properties...». Откроется Property Editor – общая таблица свойств всех элементов схемы (рис. 3.10).

Убедитесь, что в нижней части экрана выбрана вкладка Parts (рис. 3.11).

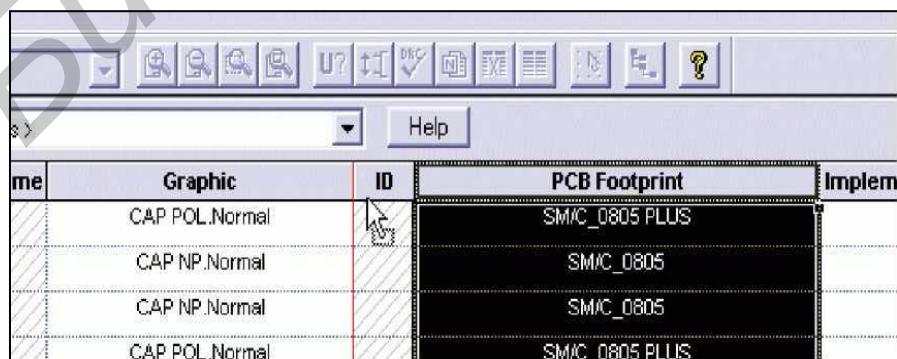


Рис. 3.10

Сдвиньте столбцы так, как вам более удобно. Для этого выделите нужный столбец и перетащите его мышкой в новую позицию (рис. 3.11). Например так, чтобы столбцы Graphic и PCB Footprint были рядом.

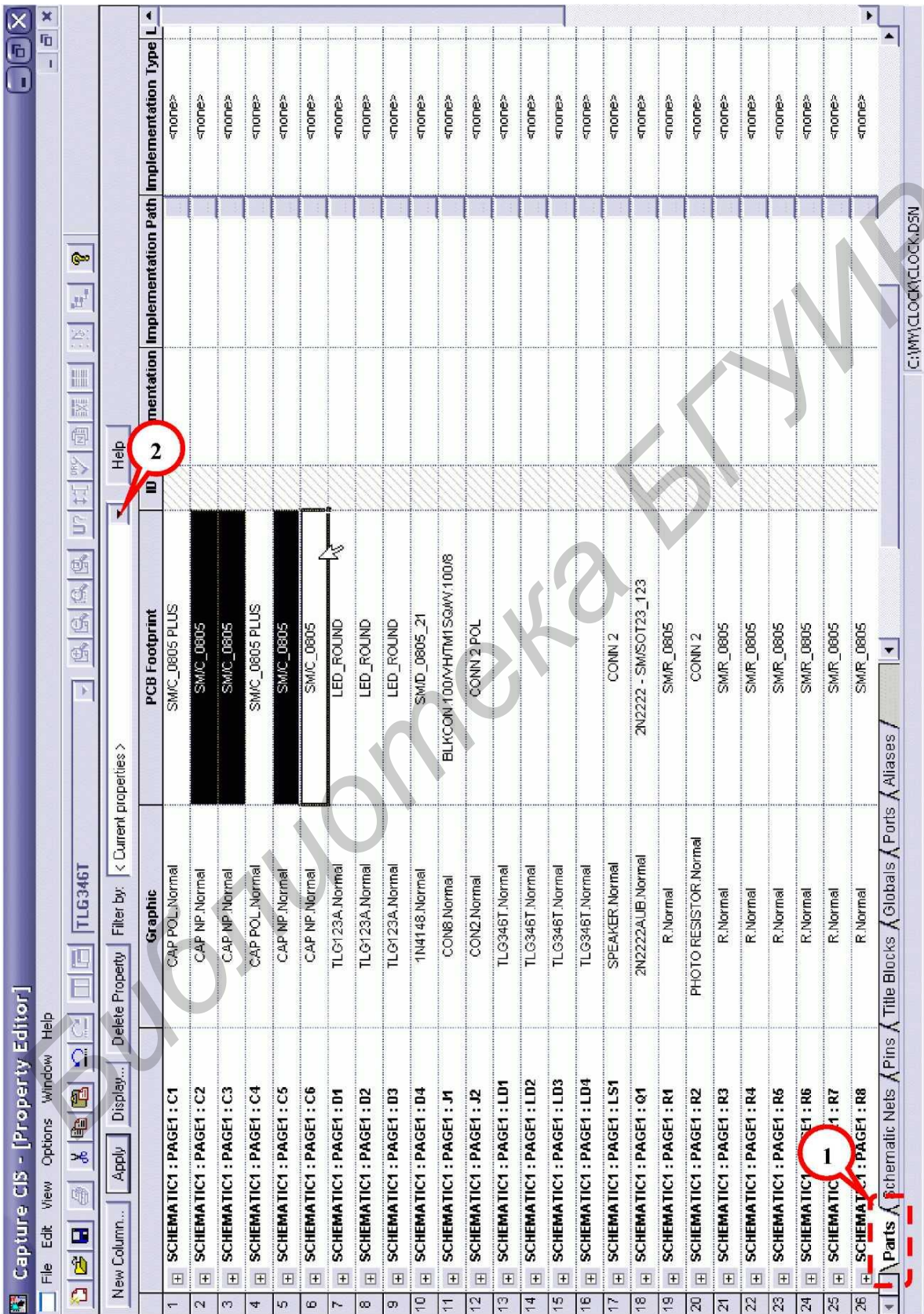


Рис. 3.11



Для того чтобы изменить какое-либо свойство группы элементов, выделите необходимые ячейки мышкой, используя клавиши <Ctrl> или <Shift>. Прделайте это для элементов C2, C3, C5, C6, а затем нажмите <Ctrl>+<E>.

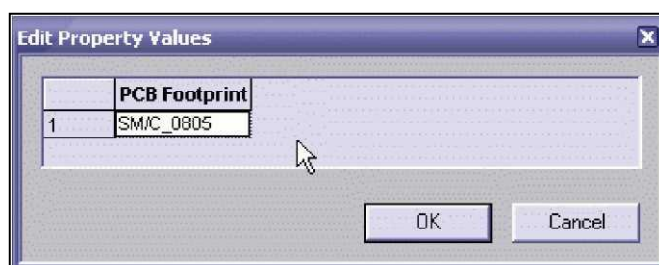


Рис. 3.12

Укажите название footprint для этих конденсаторов, как показано на рис. 3.12.

Прделайте аналогичную работу для всех остальных компонентов, исключая LD1-LD4, как показано на рисунке.

Надо сказать, что Property Editor показывает вам не всё. Чтобы не загромождать экран лишними данными, для вывода информации используются фильтры.

Попробуйте самостоятельно подобрать такой фильтр, чтобы стал виден столбец «Color» (рис. 3.13), после чего измените цвет R1 и R2 на оранжевый, а SW5 – на темно-зелёный.

	Part Reference	Color	Graphic	PCB Footprint	Designator
18	SCHEMATIC1 : PAGE1 : Q1	Q1	2N2222AUB.Normal	2N2222 - SM/SOT23_123	
19	SCHEMATIC1 : PAGE1 : R1	R1	R.Normal	SMR_0805	
20	SCHEMATIC1 : PAGE1 : R2	R2	PHOTO RESISTOR.Normal	CONN 2	
21	SCHEMATIC1 : PAGE1 : R3	R3	R.Normal	SMR_0805	
22	SCHEMATIC1 : PAGE1 : R4	R4	R.Normal	SMR 0805	

Рис. 3.13

Для того чтобы создать свой собственный фильтр, щёлкните правой кнопкой мыши по заголовку одного из столбцов, выберите «Filters – Add Filter...» (рис. 3.14) и укажите имя нового фильтра. Новый фильтр будет создан, и на экран будут выведены абсолютно все свойства.

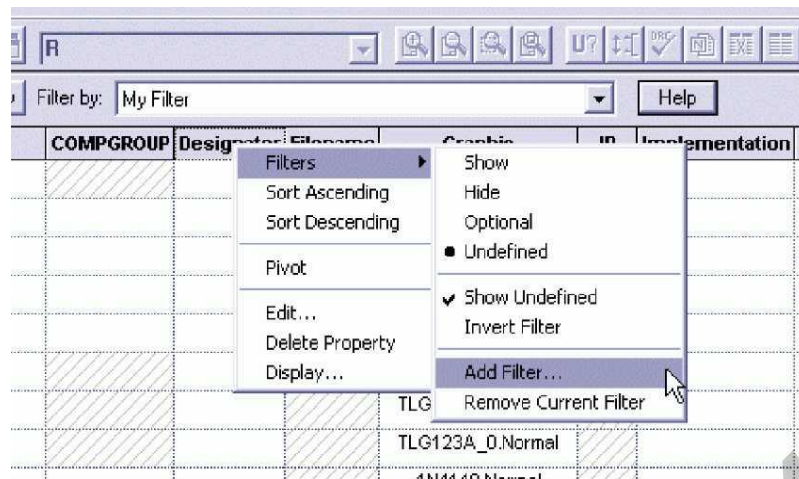


Рис. 3.14

С помощью этого же меню выберите столбцы, которые вы хотите скрыть.

### 3.3.2. Forward Annotating

Мы ещё совсем не закончили работать ни со схемой, ни с Capture. Однако подготовленных данных вполне хватает, чтобы начать работать в Layout Plus. Сейчас мы попробуем запустить Layout-сессию, а затем посмотрим, как можно вносить новые данные в уже существующий дизайн.

Процесс передачи данных из OrCAD Capture в Layout называется «Forward Annotating». Он состоит из двух этапов: подготовка Netlist-а в OrCAD Capture и последующая трансляция его в Layout.

Netlist – это словесное описание принципиальной схемы. Capture создаёт файл особого формата, понятный Layout, в котором записана вся информация о:

- компонентах, используемых в схеме;
- соединениях;
- общие сведения, такие, например, как размерность системы измерений.

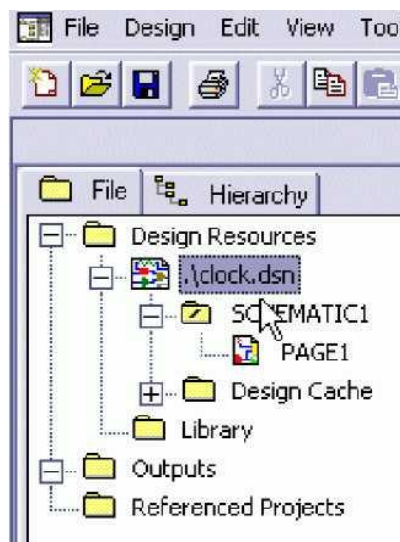


Рис. 3.15

Для того чтобы создать netlist в OrCAD Capture, перейдите в окно Project Manager и нажмите кнопку на панели инструментов Create Netlist (рис. 3.15, 3.16).



Рис. 3.16

В открывшемся окне выберите вкладку Layout, а в поле Options – обязательно укажите «User Properties are in inches» (рис. 3.17)!

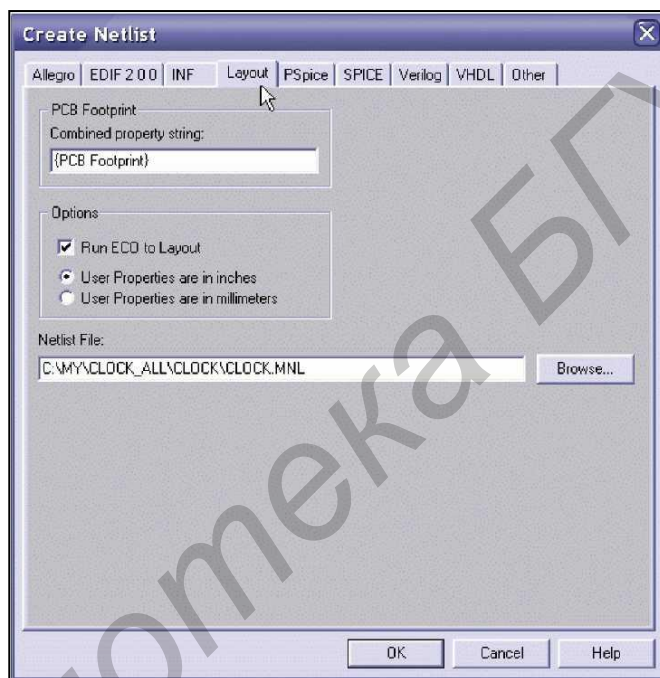


Рис.3.17

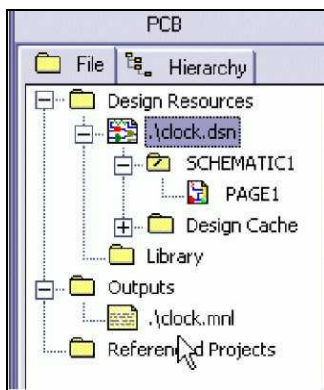


Рис. 3.18

Нажмите <ОК>, и увидите, что в окне проекта появился новый файл clock.mnl. Это и есть файл netlist (рис. 3.18).

Netlist не будет создан, если на схеме имеются элементы с одинаковыми Reference Designator. Ошибка произойдёт и в том случае, если у одного из элементов имеются выводы с одинаковыми номерами.

Созданный файл имеет двоичный формат. Посмотреть его содержимое можно, воспользовавшись возможностями экспорта Layout.

В окне Layout Session выберите команду «File – Export – MAX ASCII Netlist». Укажите путь ко входному файлу, задайте имя выходного, и получите файл clock.asc, который можно открыть любым текстовым редактором.

Трансляция netlist в Layout Plus осуществляется утилитой AutoECO. Запустите Layout Session и выберите «File – New». Мы начинаем новую плату!

В открывшемся окне (рис. 3.19) в поле Options выбрано «AutoECO». Обратите внимание на пояснения, следующие ниже. Именно этот вариант используется, если вы только начинаете работать.

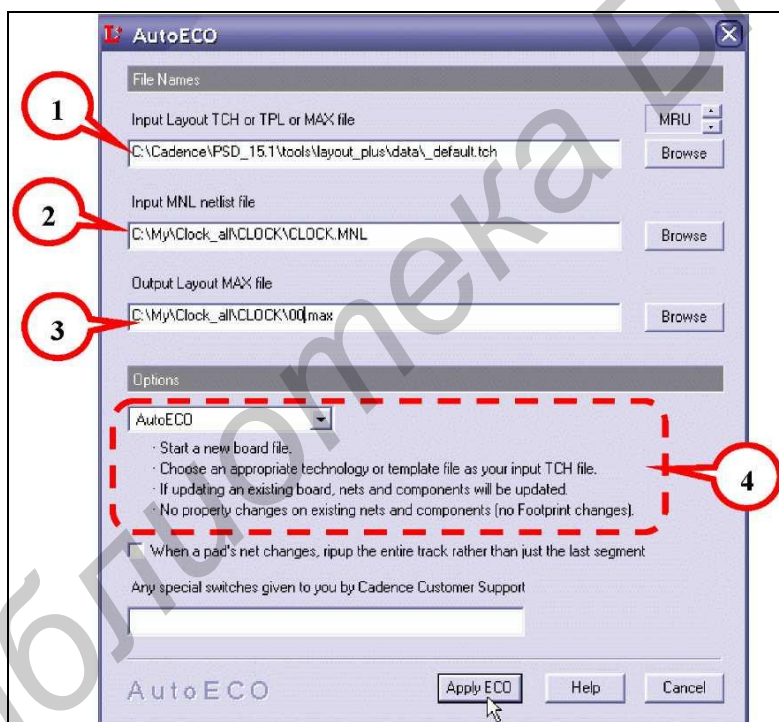


Рис. 3.19

Как мы увидим дальше, утилита AutoECO используется не только во время создания новой платы, но и для всех случаев, когда нужно обновить данные из Capture в Layout, касающиеся изменения схематики.

Вариант «AutoECO» выбирается всегда, если в схеме произошли какие-то принципиальные изменения. Например, если были добавлены или удалены компоненты или изменились соединения между элементами. Соответствующие компоненты будут добавлены на печатной плате, ненужные более – удалены, а



цепи переподключены заново. При этом свойства уже существующих в Layout элементов не изменятся.

Об этом мы ещё поговорим, а сейчас в поле 2 укажите путь к файлу clock.mnl, а в поле 1 – путь к файлу \_default.tch.

Файлы с расширением .tch это так называемые «Technology Templates» – технологические шаблоны. Они используются, если вы начинаете работу над новой печатной платой и содержат информацию об основных правилах построения дизайна, как то:

- количество слоёв в будущей плате;
- установки для сеток привязки;
- правила размещения компонентов;
- правила трассировки и ширина треков;
- заготовки padstacks;
- color rules, т. е. цветовые таблицы и т. д.

В некоторых случаях вместо Technology Templates в поле 1 подставляется файл с расширением .tpl. Это – файл «Board Templates» – заготовки плат. Board Templates используются для разработки серии схожих РСВ и помимо перечисленной выше информации могут содержать в себе данные о физических размерах печатной платы, предустановленные компоненты (такие, как крепёжные отверстия, коннекторы и пр.), текст и уже готовые элементы оформления.

В поле 1 подставляется уже существующая плата, если требуется произвести обновление данных.

В поле 3 задается имя результирующего файла. Layout Plus работает с файлами РСВ, имеющими расширение .max. Самый первый файл обычно называется «00.max», а последующие – «01.max», «02.max» и т.д. Это позволяет не запутаться в версиях и спасает от возможных сбоев компьютера, потому что всегда даёт возможность вернуться на произвольное количество шагов назад, если вдруг выяснится, что произошла какая-либо ошибка.

Нажимаем кнопку <ApplyECO> и ждём результата (рис. 3.20).



Рис. 3.20

В конце нам будет выдан отчёт, после чего Layout откроет окно дизайна, в котором будет присутствовать таблица Drill Chart, а рядом – все наши компоненты, аккуратно отсортированные по footprint и соединённые жёлтыми ниточками цепей (ratsnest) (рис. 3.21).

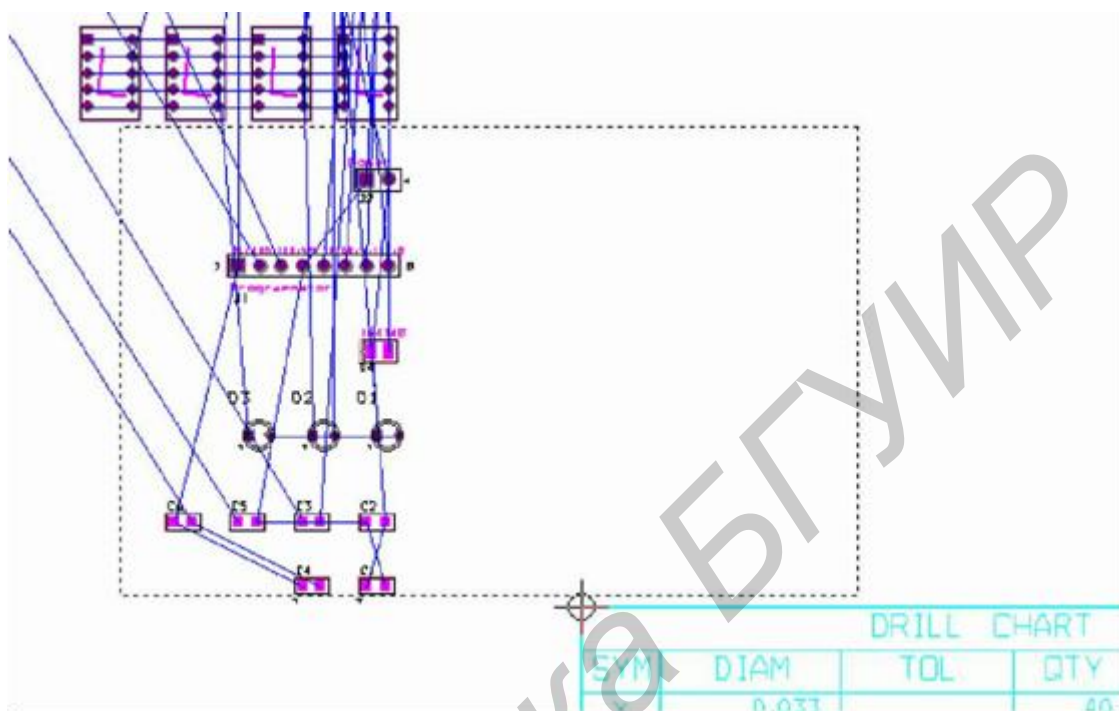


Рис. 3.21

Отчёт AutoECO можно просмотреть повторно. Он находится в рабочей директории в файлах с расширением .lis.

Ошибки во время трансляции записываются в файлы .err. Названия файлов совпадают с названием главного файла (файла .max).

### 3.3.3. Граница платы

После Forward annotating необходимо определить размеры и форму будущей печатной платы. Сделать это можно тремя способами.

*Первый* – загрузить заготовку платы из шаблона. Если бы у нас была такая заготовка, её следовало бы указать в поле «Шаблоны». Заготовки у нас нет, поэтому перейдём ко второму способу.

*Второй* способ заключается в том, чтобы, используя инструмент Obstacle Tool, нарисовать контур платы вручную. Как вы помните, мы должны использовать obstacle Board Outline, расположенную в слое Global. Рисовать можно мышкой, используя сетку привязки или последовательно вводя координаты вершин фигуры, которая образует нашу плату.

Рисовать различные фигуры вы уже умеете, поэтому рассмотрим третий способ.

*Третий* способ заключается в импорте чертежа PCB, который подготовил для вас инженер-механик в программе AutoCAD или SolidWorks.

### 3.4. Ручное размещение компонентов на плате

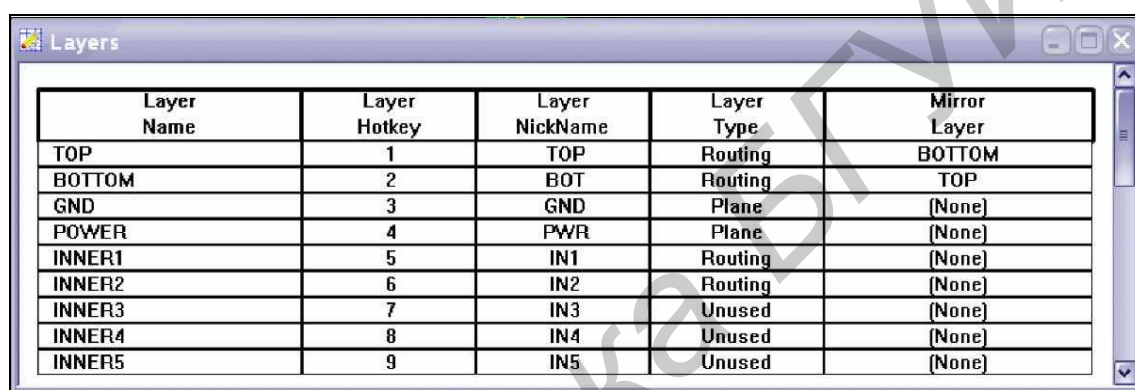
#### 3.4.1. Параметры дизайна OrCAD Layout

##### Количество и тип используемых слоёв

С целью обучения предлагается изготовить четырёхслойную плату, причём внутренние слои будут типа PLAIN.

Определим два внутренних PLAIN-слоя, из которых один будет служить для разводки земли, а второй – для разводки питания. Причём рассмотрим, как на одном PLANE-слое возможно развести одновременно две питающие цепи.

Откройте «Layers». Должно быть определено 6 маршрутизируемых слоёв, как показано на рис. 3.22. А именно: два наружных слоя – TOP и BOTTOM, два внутренних – INNER1 и INNER2, и два слоя типа Plane – GND и POWER.



Layer Name	Layer Hotkey	Layer NickName	Layer Type	Mirror Layer
TOP	1	TOP	Routing	BOTTOM
BOTTOM	2	BOT	Routing	TOP
GND	3	GND	Plane	(None)
POWER	4	PWR	Plane	(None)
INNER1	5	IN1	Routing	(None)
INNER2	6	IN2	Routing	(None)
INNER3	7	IN3	Unused	(None)
INNER4	8	IN4	Unused	(None)
INNER5	9	IN5	Unused	(None)

Рис. 3.22

Уберите слои INNER, присвоив им «Unused» (рис. 3.23).



Рис. 3.23

Остальные слои должны быть определены так, как это показано на рис. 3.24.

Layer Name	Layer Hotkey	Layer NickName	Layer Type	Mirror Layer
INNER11	Ctrl + 5	I11	Unused	(None)
INNER12	Ctrl + 6	I12	Unused	(None)
SMTOP	Ctrl + 7	SMT	Doc	SMBOT
SMBOT	Ctrl + 8	SMB	Doc	SMTOP
SPTOP	Ctrl + 9	SPT	Doc	SPBOT
SPBOT	Shift + 0	SPB	Doc	SPTOP
SSTOP	Shift + 1	SST	Doc	SSBOT
SSBOT	Shift + 2	SSB	Doc	SSTOP
ASYTOP	Shift + 3	AST	Doc	ASYBOT
ASYBOT	Shift + 4	ASB	Doc	ASYTOP
DRLDWG	Shift + 5	DRD	Doc	(None)
DRILL	Shift + 6	DRL	Drill	(None)
FABDWG	Shift + 7	FAB	Unused	(None)
NOTES	Shift + 8	NOT	Unused	(None)

Рис. 3.24

Два слоя маски – SM; два слоя паяльной пасты для монтажа SMD-компонентов – SP; два слоя Silkscreen – SS; монтажные слои – ASY; слои сверления – DRLDWG и DRILL. Таков минимальный набор слоёв, который нам может понадобиться.

### Правила размещения

Следующий шаг – определение таких параметров, как минимально допустимое расстояние между дорожками и другими объектами на плате.

Войдите: «Options – Global Spacing...». Откроется таблица (рис. 3.25).

Layer Name	Track to Track	Track to Via	Track to Pad	Via to Via	Via to Pad	Pad to Pad
TOP	12	12	12	12	12	12
BOTTOM	12	12	12	12	12	12
GND	12	12	12	12	12	12
POWER	12	12	12	12	12	12
INNER1	12	12	12	12	12	12
INNER2	12	12	12	12	12	12
INNER3	12	12	12	12	12	12
INNER4	12	12	12	12	12	12
INNER5	12	12	12	12	12	12
INNER6	12	12	12	12	12	12
INNER7	12	12	12	12	12	12
INNER8	12	12	12	12	12	12
INNER9	12	12	12	12	12	12
INNER10	12	12	12	12	12	12
INNER11	12	12	12	12	12	12
INNER12	12	12	12	12	12	12
DRILL	12	12	12	12	12	12
FABDWG	12	12	12	12	12	12
NOTES	12	12	12	12	12	12

Рис. 3.25

Несмотря на то что команда называется «Global Spacing», имя таблицы – «Route Spacing», т. е. речь идёт только о правилах, касающихся трассировки.

В OrCAD Layout не определяются общие правила для расстояния между компонентами. Считается, что это не нужно, т. к. физические границы каждого компонента описываются obstacle Place Outline. Единственное правило, которого должны придерживаться вы и придерживается программа – это то, что obstacles Place Outline не должны перекрываться.



В таблице указываются расстояния между маршрутизируемыми объектами в каждом слое: дорожками (vias) и контактными площадками (pads). Зоны заливки медью эквивалентны дорожкам (tracks).

### 3.4.2. Общая идеология расстановки компонентов

Расстановка компонентов производится в следующем порядке:

- сначала устанавливаются на плату те компоненты, положение которых определено заранее. В первую очередь – элементы крепежа. Понятно, что если плата не сможет войти в корпус устройства или неправильно определены крепёжные вырезы и отверстия, то дальнейшая разводка теряет смысл. Всё равно придётся всё переделывать;
- во вторую очередь устанавливаются органы управления, если они есть, а также разъёмы, индикаторы и т. д. То есть все те элементы, которые выступают наружу из корпуса будущего устройства. Положение на РСВ всех этих компонентов, как правило, уже оговорено заранее;
- потом, исходя из расположения установленных компонентов, расставляются остальные. Начинаем с внешних разъёмов. Самые критичные – разъёмы, к которым подключаются какие-либо датчики для измерений. Во избежание искажений и наводок на измеряемый сигнал компоненты, подключённые к таким разъёмам, должны располагаться в самой непосредственной от них близости;
- далее условно, в порядке убывания важности, можно назвать высокочастотные разъёмы, разъёмы высокоскоростной связи, силовые коннекторы и т. д.;
- постепенно плата заполняется. Оставшееся место, согласно принципиальной схеме, нужно рационально распределить между функциональными блоками устройства, приблизительно определить для каждого блока его место. На этом этапе, возможно, вы увидите, что кое-какие из внешних коннекторов было бы хорошо переставить или поменять местами. Возможно, стоит настоять на своём мнении;
- после того как вы определились с компоновкой РСВ, начинайте расстановку компонентов по очереди для каждого модуля. Начните с самых крупных компонентов, хотя тут нельзя посоветовать однозначно. Установив, к примеру, большую интегральную микросхему, расположите вокруг «сопровождающие» её детали. Затем принимайтесь за следующую.

Расставляя компоненты, смотрите, как располагаются ratsnests. Располагайте компоненты так, чтобы цепи как можно меньше запутывались. Располагая компоненты слишком близко, думайте, сможете ли вы потом вывести от них дорожки, хватает ли места, чтобы можно было поставить via? Если у вас многослойная плата, не думайте, что развести её будет намного легче! Vias требуют гораздо больше пространства вокруг себя, поэтому поставить лишнюю via подчас труднее, чем провести пару дорожек.

Если плата большая, то иногда следует провести пробную разводку только что скомпонованного участка.

Располагайте компоненты как можно плотнее, даже если места достаточно. Лучше потом, если понадобится, раздвинуть их.

Расположив на плате самые критичные компоненты и компоненты, положение которых было указано заранее, можно заблокировать их командой «Lock» и попробовать использовать функцию Layout Plus Autoplacement, т. е. «Автоматическое размещение».

### 3.5. Разводка платы

#### 3.5.1. Настройка параметров

На каждом новом этапе работы прежде всего мы проверяем соответствующие настройки.

Первое: проверим ещё раз свойства obstacle Board Outline – границы платы. Нас интересует толщина obstacle. Мы установили этот параметр – 25 милей.

Половина толщины obstacle Board Outline определяет минимальное расстояние от края платы до установленных компонентов, дорожек, слоёв Plane и зон заливки медью.

Второе: определим сетки трассировки и vias. Для этого вызовите окно System Settings и установите значения Routing grid и Via grid равными 6,25 милей (рис. 3.26).

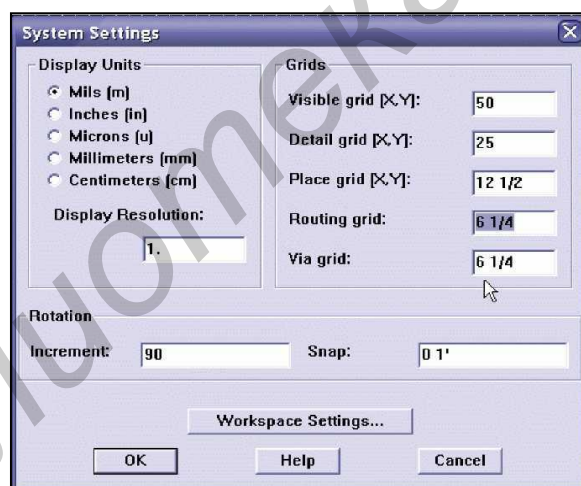


Рис. 3.26

Пусть вас не беспокоит такая малая величина. Современные технологии позволяют делать печатные платы с очень высокой плотностью разводки. Во многих случаях разрешается даже совсем не определять сетку для vias.

Впрочем, возможно, стоит проконсультироваться на эту тему с технологом предприятия, где вы собираетесь заказывать свои платы.

Третье: необходимо задать набор vias, которые мы будем использовать.

Откройте таблицу Padstacks. В данный момент определён только один тип vias (рис. 3.27).

**VIA1** – это via, используемая по умолчанию. Для нас она слишком велика: посмотрите на диаметр отверстия. Он равен 28 милей. Это около 0,7 мм!

Ещё обратите внимание на строки SMTOP и SMBOT. Via открыта от маски.

Padstack or Layer Name	Pad Shape	Pad Width	Pad Height	X Offset	Y Offset
VIA1					
TOP	Round	50	50	0	0
BOTTOM	Round	50	50	0	0
GND	Round	75	75	0	0
POWER	Round	75	75	0	0
INNER1	Round	50	50	0	0
INNER2	Round	50	50	0	0
INNER3	Round	50	50	0	0
INNER4	Round	50	50	0	0
INNER5	Round	50	50	0	0
INNER6	Round	50	50	0	0
INNER7	Round	50	50	0	0
INNER8	Round	50	50	0	0
INNER9	Round	50	50	0	0
INNER10	Round	50	50	0	0
INNER11	Round	50	50	0	0
INNER12	Round	50	50	0	0
SMTOP	Round	55	55	0	0
SMBOT	Round	55	55	0	0
SPTOP	Undefined	0	0	0	0
SPBOT	Undefined	0	0	0	0
SSTOP	Undefined	0	0	0	0
SSBOT	Undefined	0	0	0	0
ASYTOP	Undefined	0	0	0	0
ASYBOT	Undefined	0	0	0	0
DRLDWG	Round	28	28	0	0
DRILL	Round	28	28	0	0
FABDWG	Undefined	0	0	0	0
NOTES	Undefined	0	0	0	0

Рис. 3.27

Такие переходные отверстия можно использовать как контрольные точки. К ним можно прикоснуться щупом осциллографа, а большое отверстие позволяет даже припаять тонкий проводок. Однако, если мы не собираемся впоследствии исследовать работу будущего устройства, via такого типа нам не нужны.

Padstack or Layer Name	Pad Shape	Pad Width	Pad Height	X Offset	Y Offset
VIA1					
TOP	Round	25	25	0	0
BOTTOM	Round	25	25	0	0
GND	Round	37	37	0	0
POWER	Round	37	37	0	0
INNER1	Round	25	25	0	0
INNER2	Round	25	25	0	0
INNER3	Round	25	25	0	0
INNER4	Round	25	25	0	0
INNER5	Round	25	25	0	0
INNER6	Round	25	25	0	0
INNER7	Round	25	25	0	0
INNER8	Round	25	25	0	0
INNER9	Round	25	25	0	0
INNER10	Round	25	25	0	0
INNER11	Round	25	25	0	0
INNER12	Round	25	25	0	0
SMTOP	Undefined	0	0	0	0
SMBOT	Undefined	0	0	0	0
SPTOP	Undefined	0	0	0	0
SPBOT	Undefined	0	0	0	0
SSTOP	Undefined	0	0	0	0
SSBOT	Undefined	0	0	0	0
ASYTOP	Undefined	0	0	0	0
ASYBOT	Undefined	0	0	0	0
DRLDWG	Round	12	12	0	0
DRILL	Round	12	12	0	0
FABDWG	Undefined	0	0	0	0
NOTES	Undefined	0	0	0	0

Рис. 3.28

Переопределите VIA1 в соответствии с рис. 3.28.

Четвёртое: нужно определить правила относительных расстояний. Для этого выполните команду: <<Options — Global Spacing...>>.

С этой таблицей мы уже не раз встречались (рис. 3.29).

Layer Name	Track to Track	Track to Via	Track to Pad	Via to Via	Via to Pad	Pad to Pad
TOP	12	12	8	12	12	12
BOTTOM	12	12	8	12	12	12
GND	12	12	8	12	12	12
POWER	12	12	8	12	12	12
INNER1	12	12	8	12	12	12
INNER2	12	12	8	12	12	12
INNER3	12	12	8	12	12	12
INNER4	12	12	8	12	12	12
INNER5	12	12	8	12	12	12
INNER6	12	12	8	12	12	12
INNER7	12	12	8	12	12	12
INNER8	12	12	8	12	12	12
INNER9	12	12	8	12	12	12
INNER10	12	12	8	12	12	12
INNER11	12	12	8	12	12	12
INNER12	12	12	8	12	12	12
DRILL	12	12	8	12	12	12

Рис. 3.29

Изменяя значения в столбцах, можно указать минимально возможное расстояние для соседних дорожек, минимальное расстояние от дорожки до via, от дорожки до вывода компонента и т.д.

Следует помнить, что для каждой цепи мы можем установить индивидуальные параметры, используя Net Properties.

Изменяя значения в строках, можно указать правила для каждого слоя индивидуально.

### 3.5.2. Manual Fanout

Исправим найденные ошибки вручную, а заодно изучим простейшие приёмы ручной разводки. Для этого будем использовать инструмент Add/Edit Route Mode (рис. 3.30).



Рис. 3.30

Щёлкните мышкой по дорожке 1 (рис. 3.31) и нажмите клавишу <D>, чтобы убрать стрингер. Дорожка исчезнет. Теперь щёлкните мышкой по синей ниточке-ratsnest и соедините выходы, как показано на рис. 3.31.

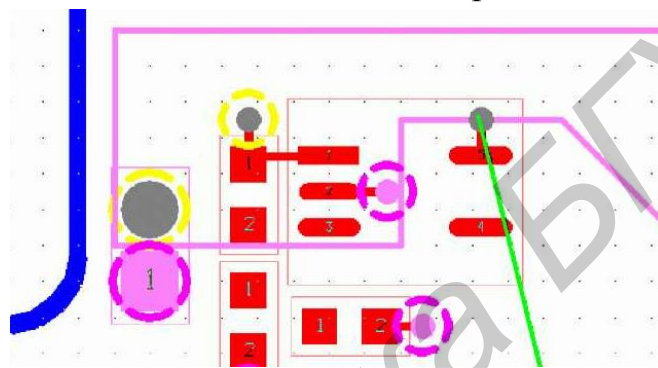


Рис. 3.31

Обновите экран, и вы увидите, что синие ratsnests исчезли. Это означает, что цепь +6V разведена полностью.

Внесите исправления там, где нужно, и проверьте дизайн. Ошибок быть не должно, а сама плата должна выглядеть примерно так (рис. 3.32).

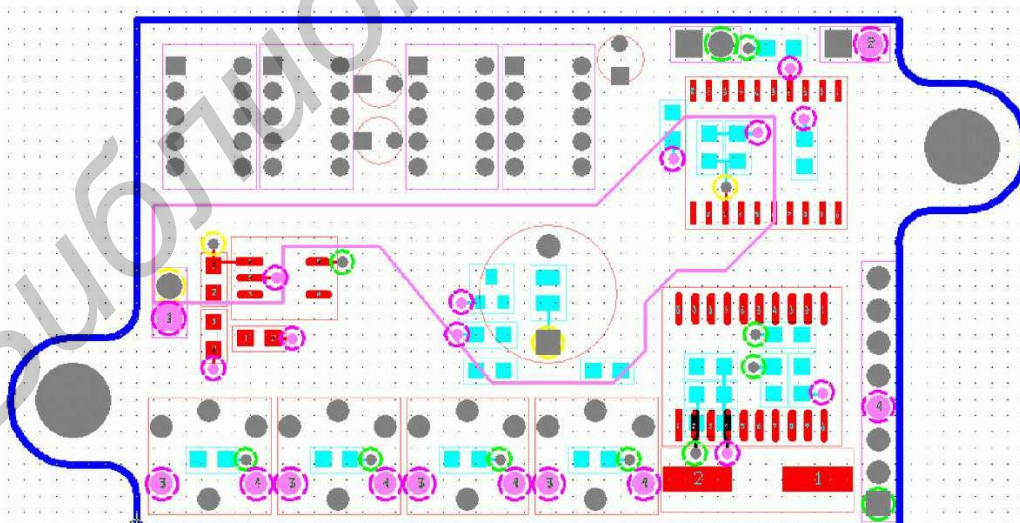



Рис. 3.32

Список «горячих» клавиш, используемых при ручной разводке:

Клавиша	Описание
Левая кнопка мыши (LMB) или Пробел	Начинает дорожку (щелчок по ratsnest) или выбирает сегмент для редактирования.
Колёсико мыши или ESC	Отмена текущего действия
Правая кнопка мыши (RMB) или + на цифровой клавиатуре	Вызывает контекстное меню
F	<b>Finish.</b> Автоматически заканчивает дорожку.
Ctrl+X, G	<b>Unroute Segment.</b> Удаляет сегмент.
D	<b>Unroute.</b> Удаляет дорожку.
Alt+D	<b>Unroute Net.</b> Удаляет все дорожки выбранной цепи.
S	<b>Segment.</b> В режиме редактирования позволяет передвинуть сегмент трека.
X	<b>Exchange Ends.</b> В режиме редактирования один из концов сегмента закреплён, а второй привязан к указателю мыши. После нажатия на клавишу <X> мышь цепляется к другому концу сегмента.
Y	<b>Any Angle Corners.</b> По умолчанию, проводить дорожки можно только под углом, кратным 45°. Клавиша <Y> отменяет этот режим. Восстановить его можно, выбрав в меню пункт «135 Corners» или «90 Corners».
V	<b>Add Via.</b> Ставит via в указанном месте.
E	<b>Add Free Via.</b> Ставит в указанном месте Free via.
L	<b>Lock.</b> Блокирует дорожку.
Ctrl+L	<b>Unlock.</b> Разблокирует дорожку.
Ctrl+T	<b>Tack.</b> Позволяет закрепить ratsnest на PCB. Щелчок левой клавишей мыши позволяет создать излом ratsnest.
M	<b>Minimize Connections.</b> Минимизирует ratsnests. Отменяет действие Tack.
N	<b>Next.</b> Выбирает следующую неразведённую цепь. Цепи выбирают-
	ся бессистемно. Клавиша полезна, когда на разведённой плате не удаётся отыскать обрыв. Нажатие на клавишу <N> устанавливает курсор на потерянный (неразведённый) сегмент.
W	<b>Change Width.</b> Позволяет изменить ширину сегмента.
Shift+W	Вызывает окно Track Width, в котором предоставляется выбор изменения ширины текущего сегмента, дорожки или всех дорожек текущей цепи на плате.
	
U	Отменяет одно последнее действие.
I, O, Z, Shift+Home	Клавиши изменения масштаба.
C	Позиционирование изображения.
B	Масштабирование DRC-зоны.
H	<b>Highlight.</b> Подсветка цепи. Установите курсор мыши над дорожкой (без щелчка мышкой) и нажмите клавишу <H>. Цепь подсветится. Отменить подсветку можно повторным нажатием на <H>.
1, 2 и т.д.	Перемещает дорожку или сегмент в указанный слой (клавиша соответствует номеру слоя, доступному для трассировки). При необходимости добавляются vias.

Некоторые дополнительные команды доступны по нажатию правой кнопки мыши из контекстного меню.



## 4. Лабораторный практикум

### 4.1. Лабораторная работа №1

#### Исследование характеристик биполярных транзисторов

##### Цель работы:

Изучение процесса моделирования аналоговых устройств в программе Capture.

На рис. 4.1 изображена схема с услителем на биполярных транзисторах.

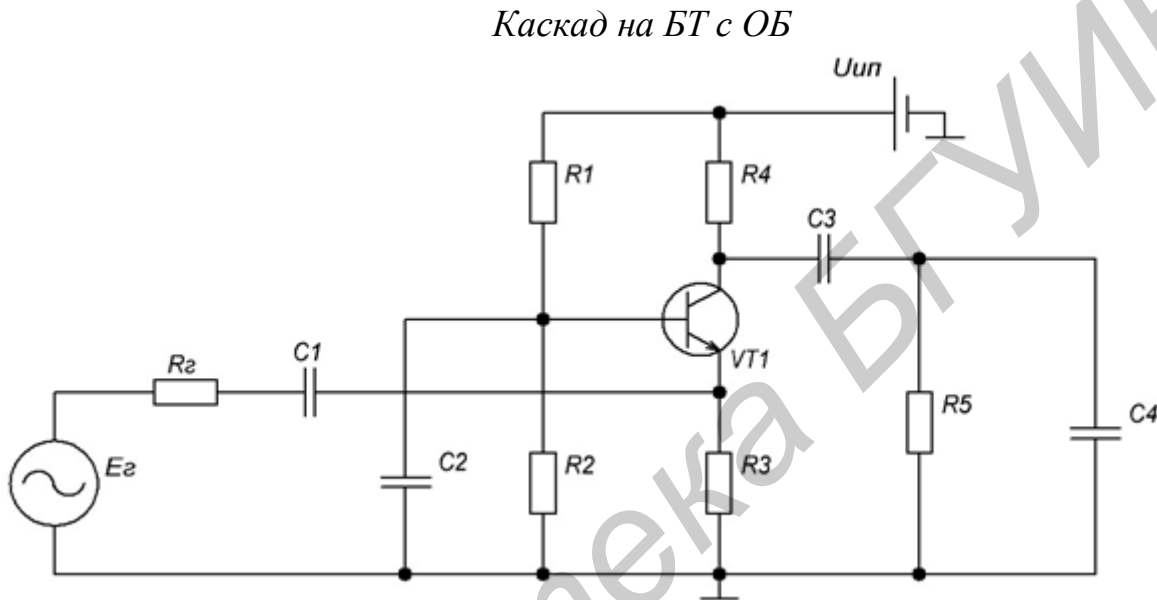


Рис. 4.1

Схема характеризуется отсутствием усиления по току (коэффициент передачи близок к единице, но меньше единицы), высоким коэффициентом усиления по напряжению и умеренным (по сравнению со схемой с общим эмиттером) коэффициентом усиления по мощности. Входной сигнал подаётся на эмиттер, а выходной снимается с коллектора. При этом входное сопротивление очень мало, а выходное – велико. Фазы входного и выходного сигнала совпадают.

Особенностью схемы с общей базой является минимальная среди трёх типовых схем усилителей «паразитная» обратная связь с выхода на вход через конструктивные элементы транзистора. Поэтому схема с общей базой наиболее часто используется для построения высокочастотных усилителей, особенно вблизи верхней границы рабочего диапазона частот транзистора. Достоинством схемы является то, что схема имеет стабильные температурные и частотные свойства, т.е. параметры схемы (коэффициент усиления напряжения, тока и входное сопротивление) остаются неизменными при изменении температуры окружающей среды. Недостатком схемы является то, что нет усиления тока и малое входное сопротивление.

Параметры каскада на БТ с ОБ: фаза сигнала на выходе совпадает с фазой сигнала на входе; коэффициент усиления по току – меньше единицы; коэффициент усиления по напряжению – десятки – сотни раз; входное сопротивление – десятки – сотни ом; выходное сопротивление – десятые доли – единицы килоом.

Каскад на БТ с ОЭ

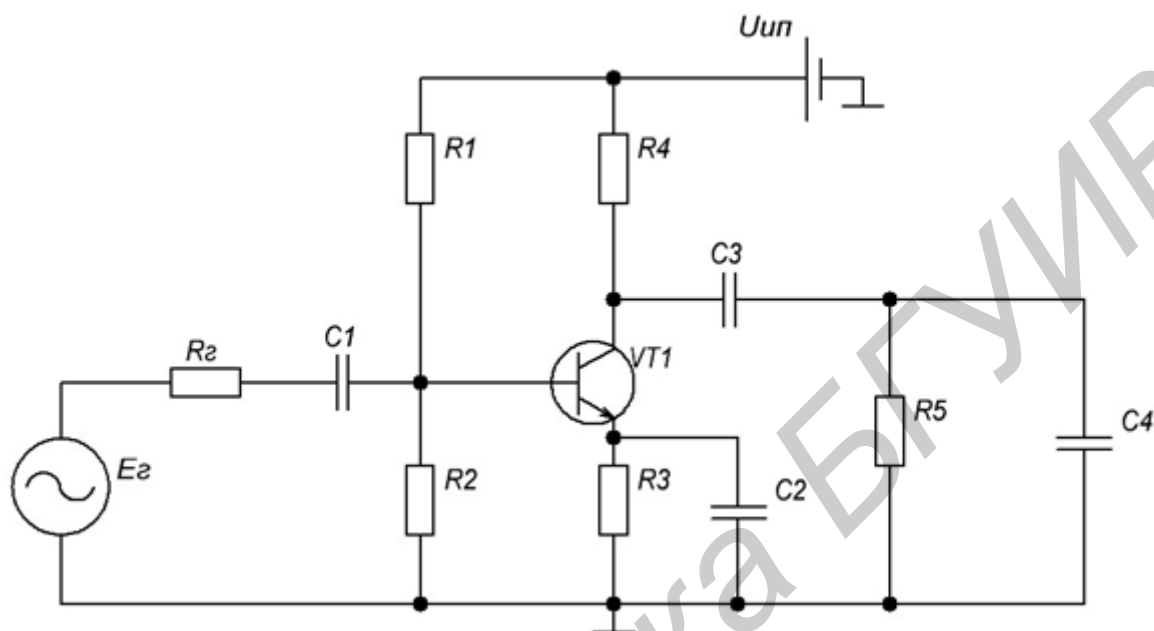


Рис. 4.2

При схеме включения биполярного транзистора с общим эмиттером (ОЭ) входной сигнал подаётся на базу, а снимается с коллектора. При этом фаза выходного сигнала отличается от фазы входного на  $180^\circ$ . Усиливает и ток, и напряжение. Данное включение транзистора позволяет получить наибольшее усиление по мощности, поэтому наиболее распространено. Однако при такой схеме нелинейные искажения сигнала значительно больше. Кроме того, при данной схеме включения на характеристики усилителя значительное влияние оказывают такие внешние факторы, как напряжение питания или температура окружающей среды. Обычно для компенсации этих факторов применяют отрицательную обратную связь, но она снижает коэффициент усиления.

Каскад на БТ с ОЭ характеризуется следующими типовыми значениями параметров: коэффициент усиления по току – десятки – сотни раз; коэффициент усиления по напряжению – десятки – сотни раз (единицы – десятки раз при отсутствии конденсатора C2); входное сопротивление – десятые доли – единицы килоом (единицы – десятки килоом при отсутствии конденсатора C2); выходное сопротивление – десятые доли – единицы килоом.



### Каскад на БТ с ОК (ЭП)

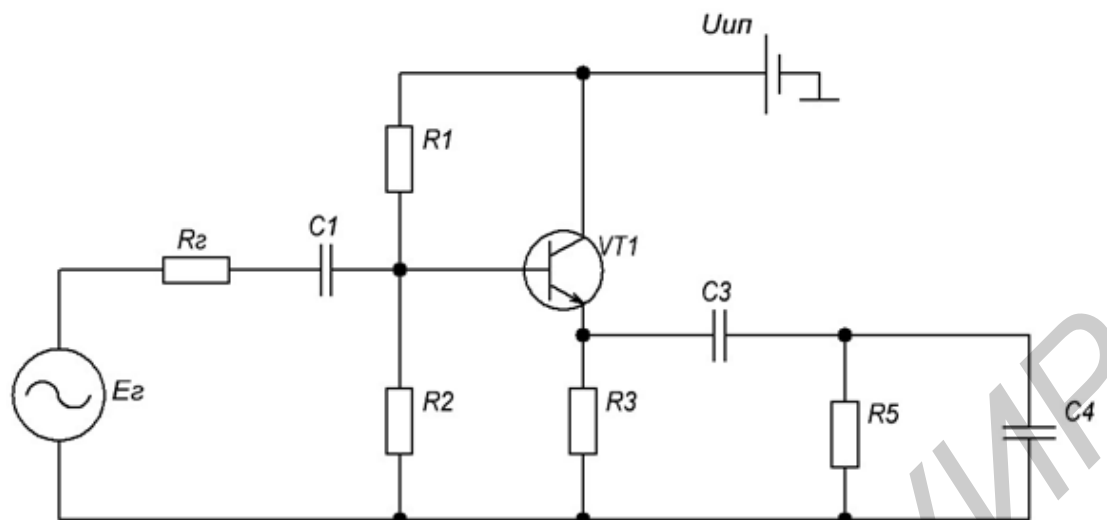


Рис. 4.3

Характеризуется высоким усилением по току и коэффициентом передачи по напряжению, близким к единице. При этом входное сопротивление относительно велико (однако оно меньше, чем входное сопротивление истокового повторителя), а выходное – мало.

В эмиттерном повторителе используется схема включения транзистора с общим коллектором (ОК). То есть напряжение питания подаётся на коллектор, а выходной сигнал снимается с эмиттера. В результате чего образуется 100 % -ная отрицательная обратная связь по напряжению, что позволяет значительно уменьшить нелинейные искажения, возникающие при работе. Следует также отметить, что фазы входного и выходного сигнала совпадают. Такая схема включения используется для построения входных усилителей, в случае если выходное сопротивление источника велико, а также в качестве выходных каскадов усилителей мощности.

Параметры каскада на БТ с ОК: фаза сигнала на выходе совпадает с фазой сигнала на входе; коэффициент усиления по току – десятки – сотни раз; коэффициент усиления по напряжению меньше единицы; входное сопротивление – десятки – сотни килоом; выходное сопротивление – единицы – десятки ом.

Вариант	Схема	$E_{з}$ , В	$U_{ип}$ , В	$R_{г}$ , кОм	$R_1$ , кОм	$R_2$ , кОм	$R_3$ , кОм	$R_4$ , кОм	$R_5$ , кОм	$C_1$ , мФ	$C_2$ , мФ	$C_3$ , мкФ	$C_4$ , нФ
1	ОБ	2,1	15	1	20	2	0,13	0,9	5	3,3	33	15	0,05
2	ОЭ	0,15	15	1,2	1300	1800	1,2	4,3	0,9	1,5	1	1,5	0,06
3	ОК	1,5	15	5	29	40	1,1	–	0,15	5	–	470	100
4	ОБ	1,1	15	1,5	12	2	0,15	1	5,5	3,1	30	18	0,01
5	ОЭ	0,09	15	2	2000	1500	1,25	4,1	1	2	3	1,7	0,5
6	ОК	0,9	15	4,5	35	23	1,2	–	0,2	4,5	–	320	10

Транзистор BC546A (n-p-n)

Вывести АЧХ по напряжению, АЧХ по току, ФЧХ по напряжению.

## 4.2. Лабораторная работа №2

### Разводка печатной платы

#### Цель работы:

Изучение процесса разработки печатной платы в пакете программ OrCAD.

Схему для разводки печатной платы брать согласно варианту из лабораторной работы №1.

На рис. 4.4 изображена электрическая схема разводки печатной платы.

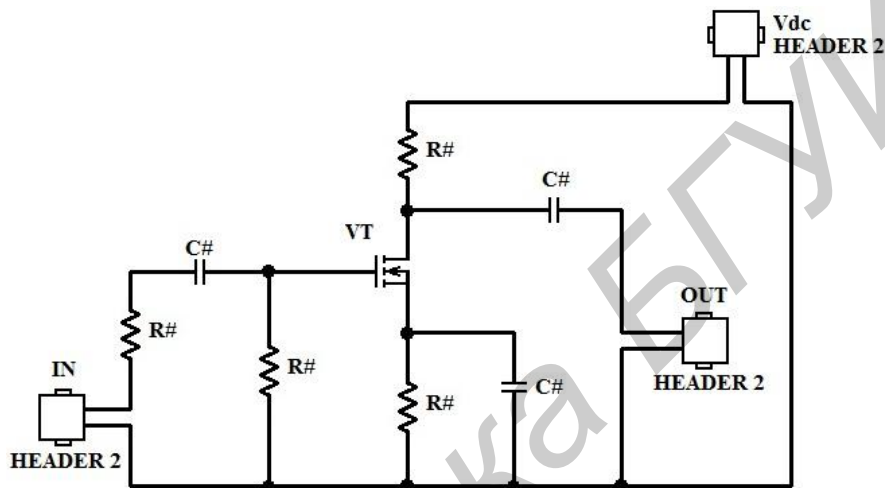


Рис. 4.4

Собираем схему в OrCAD Capture. Затем в корне проекта выбираем лист со схемой и выбираем Tools ->Create Netlist. Откроется окно на рис. 4.5.

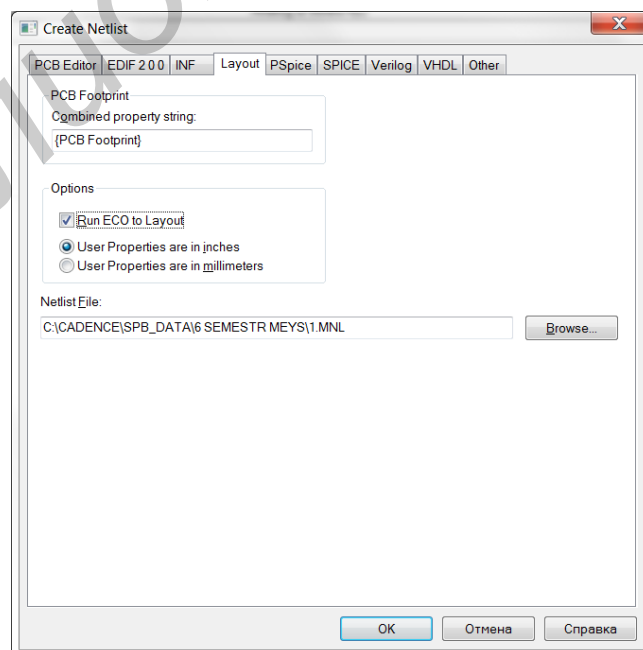


Рис. 4.5

Выбираем вкладку Layout. Выбираем пункты Run ECO to Layout и User Properties are in inches. В строке Netlist File указываем директорию, в которой сохранится файл со списком соединений.

Для создания новой платы в окне Layout выбираем File ->New. Откроется окно (рис. 4.6):

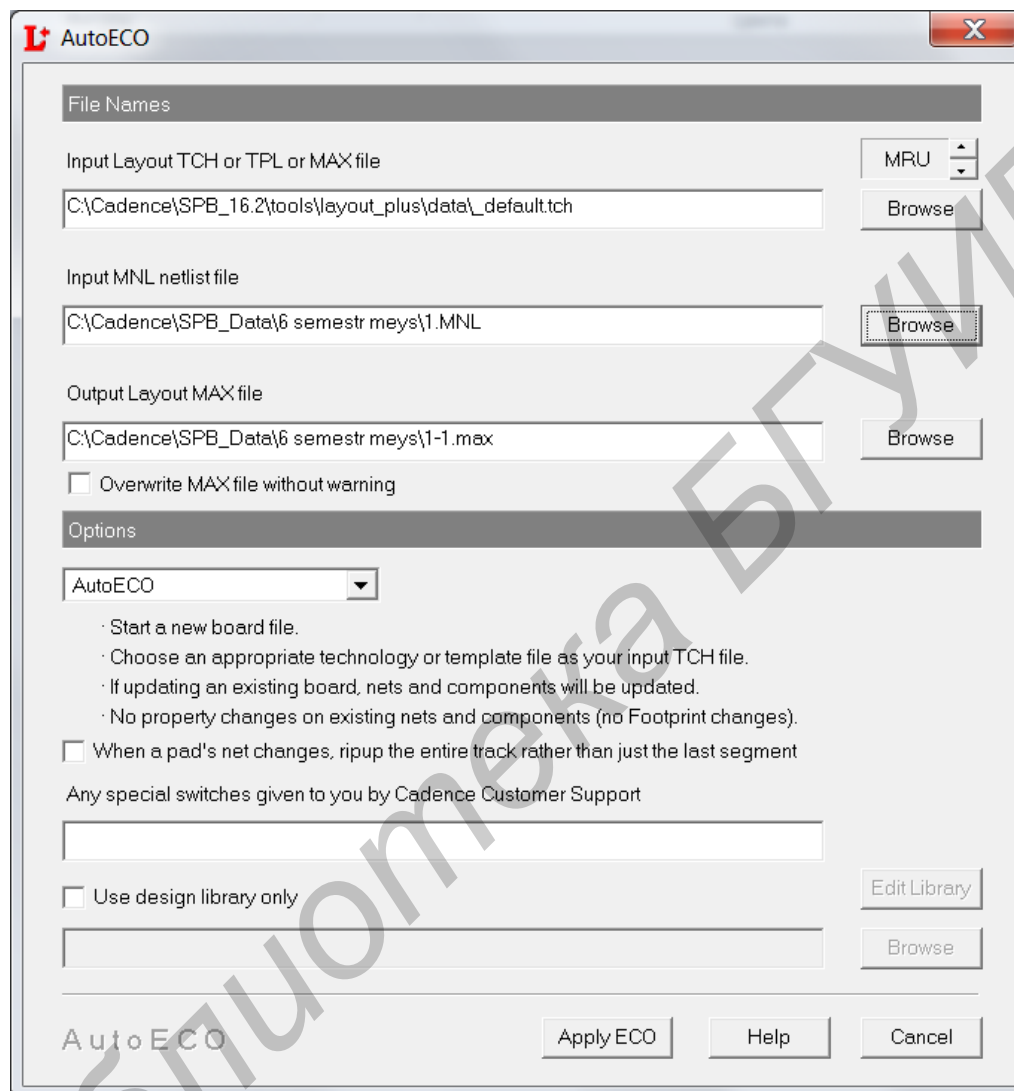


Рис. 4.6

В первой строке указываем путь к файлу \*.tch. Это заготовки плат. В данном случае используем файл \_default.tch.

Во второй строке указываем путь к файлу со списком соединений.

В третьей строке задается имя результирующего файла.

Нажимаем кнопку ApplyECO.

В конце будет выдан отчет и откроется окно дизайна (рис. 4.7).

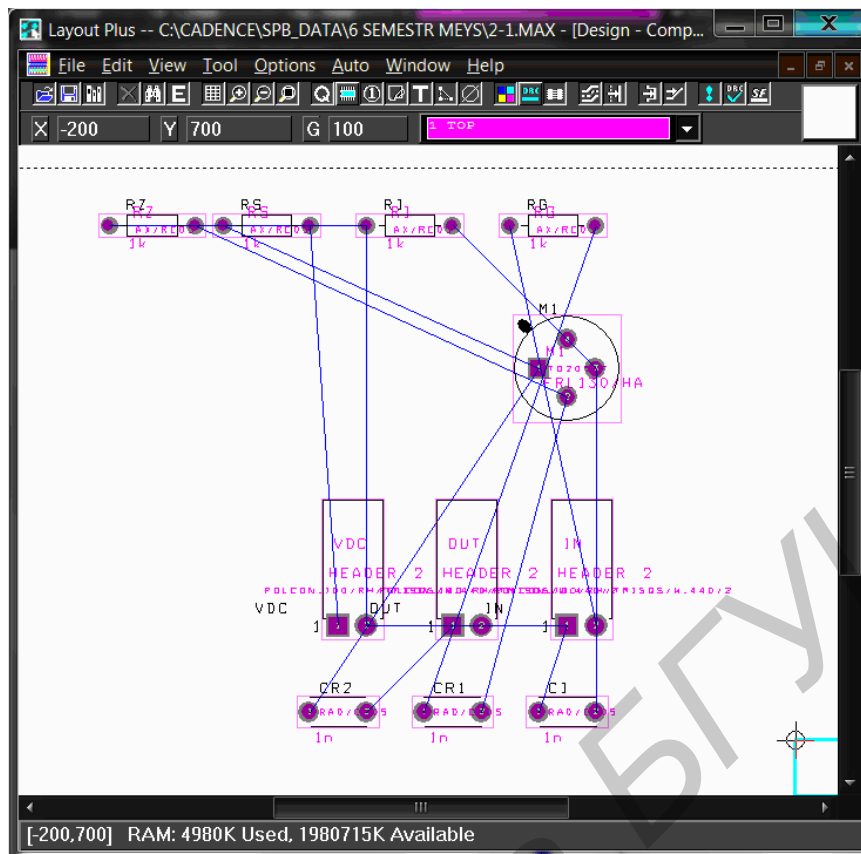


Рис. 4.7

Далее рисуем контуры платы. Затем расставляем элементы на плате и выполняем трассировку (см. разд. 3 Layout). Полученный результат изображен на рис. 4.8.

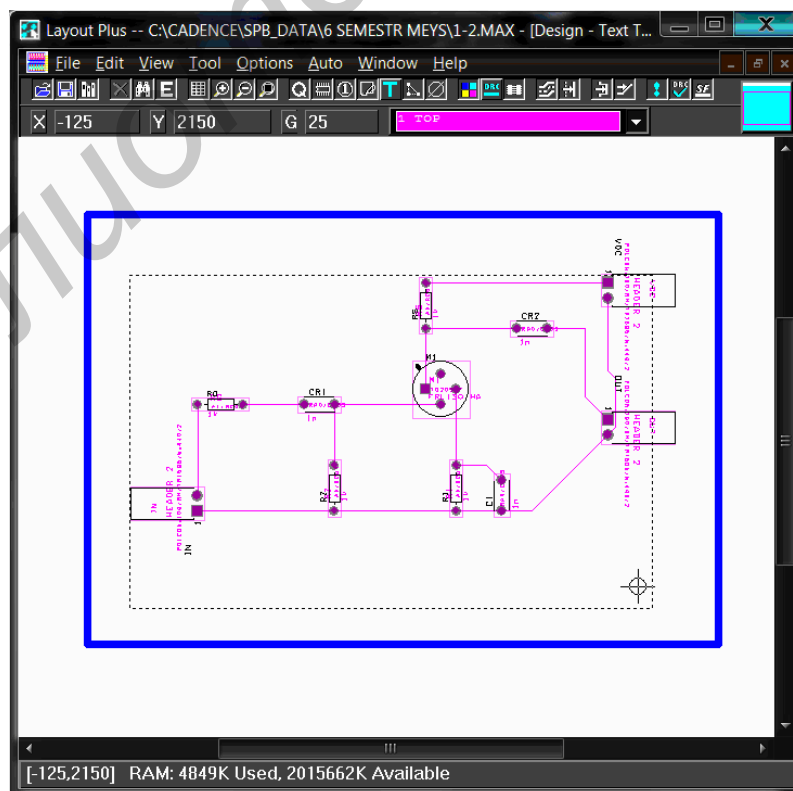


Рис. 4.8

### 4.3. Лабораторная работа №3 Триггеры на логических элементах

#### Цель работы:

Изучение процесса моделирования цифровых устройств в программе Capture.

#### *RS-триггеры*

RS-триггер, или SR-триггер – триггер, который сохраняет своё предыдущее состояние при нулевых входах и меняет своё выходное состояние при подаче на один из его входов единицы. Условное графическое обозначение RS-триггера приведено на рис. 4.9.

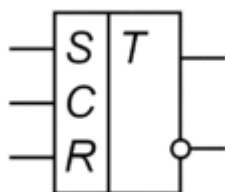


Рис. 4.9

Таблица 4.1

Таблица истинности RS-триггера

S	R	Q(t)	Q(t+1)
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	x	Не определено
1	1	x	Не определено

Рассмотрим, как работает RS-триггер. Для правильной работы такого триггера на оба его входа необходимо подать сигналы логической единицы. Перевод триггера из одного устойчивого состояния в другое производится путем кратковременной подачи на один из входов единичного сигнала. При подаче единицы на вход S (Set) триггер переходит в единичное состояние. При подаче сигнала на вход R (Reset) триггер сбрасывается в ноль.

Одновременная подача двух единиц на оба входа триггера недопустима, т.к. в этом случае работа триггера непредсказуема. В промежутке между сигналами, когда на обоих входах ноль, триггер сохраняет ранее установленное состояние.

Если на обоих входах присутствует ноль, установленное состояние триггера сохраняется все время, пока на схему подано напряжение питания. Таким

образом, триггер можно использовать для хранения информации. При выключении питания информация теряется. Если питание было выключено, то в момент включения питания (до прихода первых входных импульсов) триггер устанавливается в случайное положение. Если точнее, то это положение зависит от того, какой из элементов триггера оказался более быстродействующим.

RS-триггер используется для создания сигнала с положительным и отрицательным фронтами, отдельно управляемыми посредством стробов, разнесённых во времени. Также RS-триггеры часто используются для исключения так называемого явления дребезга контактов. Схемы RS-триггера с динамическим управлением, RS-триггера двухступенчатого синхронного и RS-триггера со статическим управлением указаны на рис. 4.10, 4.11, 4.12 соответственно.

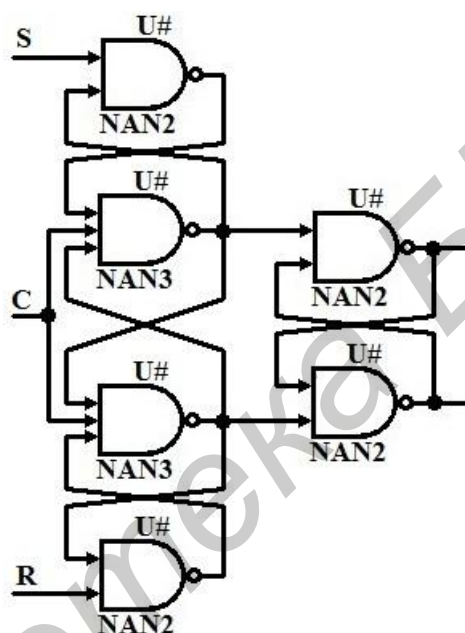


Рис. 4.10

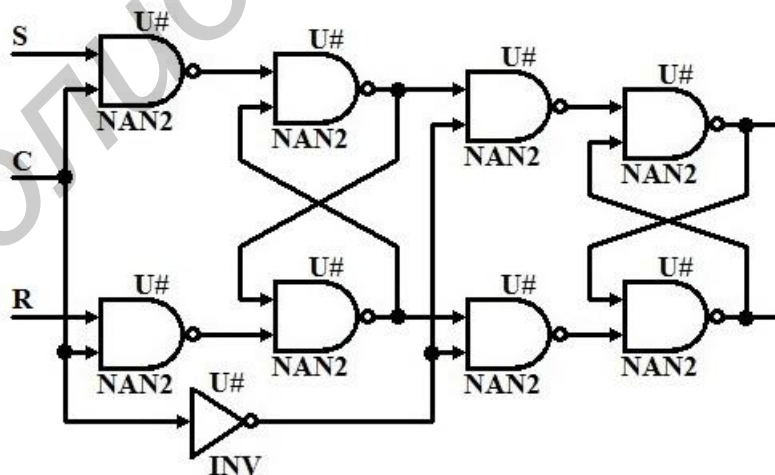


Рис. 4.11

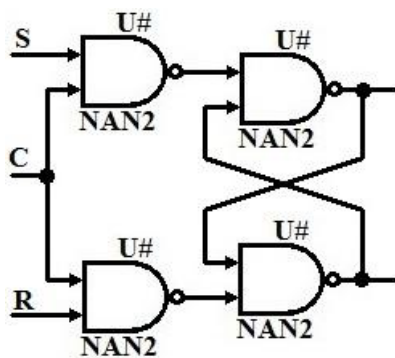


Рис. 4.12

### D-триггеры

Самый распространенный вид триггера – это так называемый D-триггер. Условное графическое обозначение D-триггера приведено на рис. 4.13.

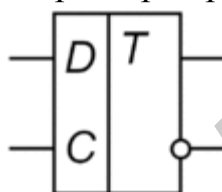


Рис. 4.13

Таблица 4.2

Таблица истинности D-триггера

D	Q(t)	Q(t+1)
0	0	0
0	1	0
1	0	1
1	1	1

D-триггер (D от англ. delay – задержка) – запоминает состояние входа и выдаёт его на выход. D-триггеры имеют как минимум два входа: информационный D и синхронизации C. После прихода активного фронта импульса синхронизации на вход C D-триггер открывается. Сохранение информации в D-триггерах происходит после спада импульса синхронизации C. Так как информация на выходе остаётся неизменной до прихода очередного импульса синхронизации, D-триггер называют также триггером с запоминанием информации, или триггером-защёлкой.

Вход D – это вход данных (от английского DATA). В процессе работы на этот вход подается логический уровень, который необходимо записать в D-триггер.

Вход C называется тактовым. На него поступает тактовый импульс, синхронизирующий запись данных.

Импульсный вход (вход С) не чувствителен к уровню сигнала. Такой вход срабатывает в момент перехода от одного уровня к другому. Про такие входы говорят: срабатывает по переднему фронту (т.е. при переходе с нуля на единицу) или срабатывает по заднему фронту (т.е. при переходе от единицы к нулю). Иногда применяют другие технические термины для описания работы импульсного входа. В литературе можно прочитать: «вход срабатывает по фронту сигнала» или «вход срабатывает по спаду сигнала».

Рассмотрим подробнее логику работы D-триггера. Для переключения триггера в нужное нам состояние сначала на вход D необходимо подать соответствующий логический сигнал. Для записи единицы на вход D подаем единицу, для записи нуля – ноль. Затем на вход С необходимо подать тактовый импульс. По спаду этого импульса триггер установится в нужное нам состояние (сигнал на D-входе запишется в триггер). Такая логика работы D-триггера делает его очень удобным устройством для хранения одного бита цифровой информации (одного разряда двоичного числа).

Схемы D-триггера с динамическим управлением, D-триггера синхронного со статическим управлением и D-триггера со статическим управлением указаны на рис. 4.14, 4.15, 4.16 соответственно.

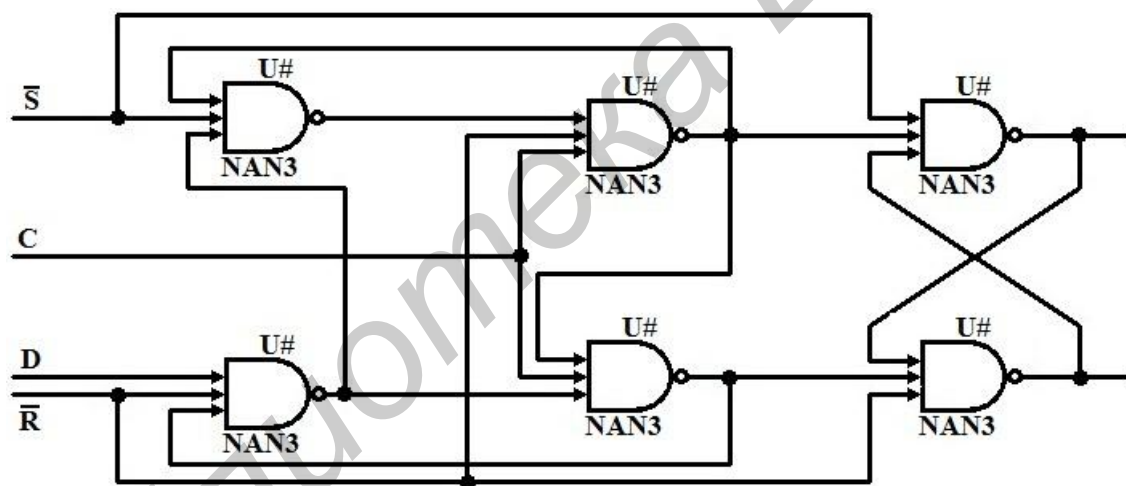


Рис. 4.14

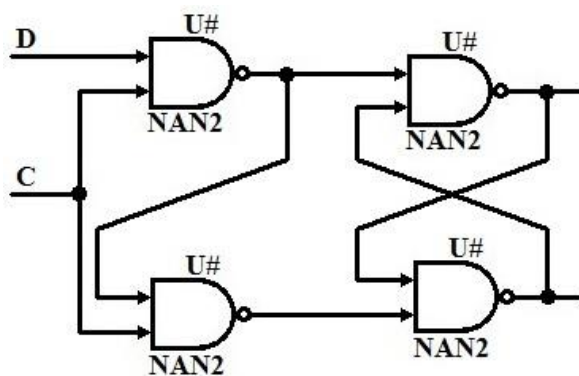


Рис. 4.15



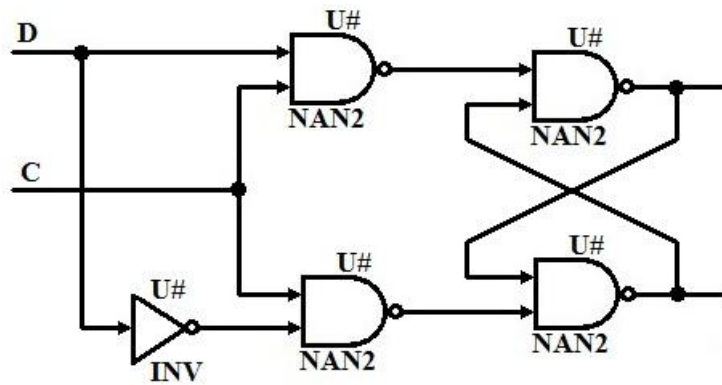


Рис. 4.16

### JK-триггеры

Условное графическое обозначение JK-триггера приведено на рис. 4.17.

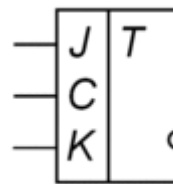


Рис. 4.17

Таблица 4.3

Таблица истинности JK-триггера

J	K	Q(t)	Q(t+1)
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

JK-триггер работает так же, как RS-триггер, с одним лишь исключением: при подаче логической единицы на оба входа (J и K) состояние выхода триггера изменяется на противоположное. Вход J (от англ. jump – прыжок) аналогичен входу S у RS-триггера. Вход K (от англ. kill – убить) аналогичен входу R у RS-триггера.

Если на J подать логический ноль, а на K – логическую единицу, то по спаду тактового сигнала триггер установится в нулевое состояние. Если на входы J и K одновременно подать логическую единицу, то по каждому спаду тактового импульса триггер будет переключаться в противоположное состояние. То есть с единицы в ноль и с нуля в единицу. И, наконец, если и на J и на K по-

дать логический ноль, то триггер перестанет реагировать на тактовые импульсы и его состояние будет оставаться неизменным. JK-триггер в отличие от RS-триггера не имеет запрещённых состояний на основных входах, однако это никак не помогает при нарушении правил разработки логических схем. На практике применяются только синхронные JK-триггеры, т.е. состояния основных входов J и K учитываются только в момент тактирования, например, по положительному фронту импульса на входе синхронизации.

Схемы JK-триггера со статическим управлением, JK-триггера с динамическим управлением и одноступенчатого JK-триггера с внутренней задержкой указаны на рис. 4.18, 4.19, 4.20 соответственно.

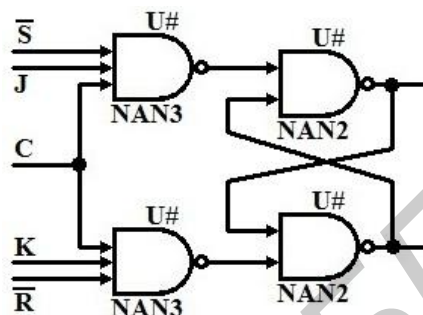


Рис. 4.18

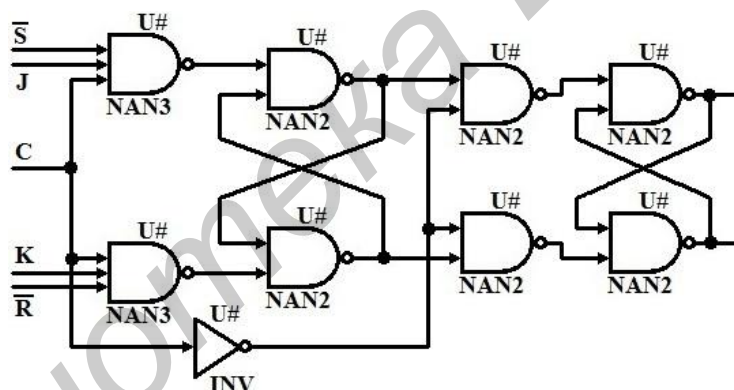


Рис. 4.19

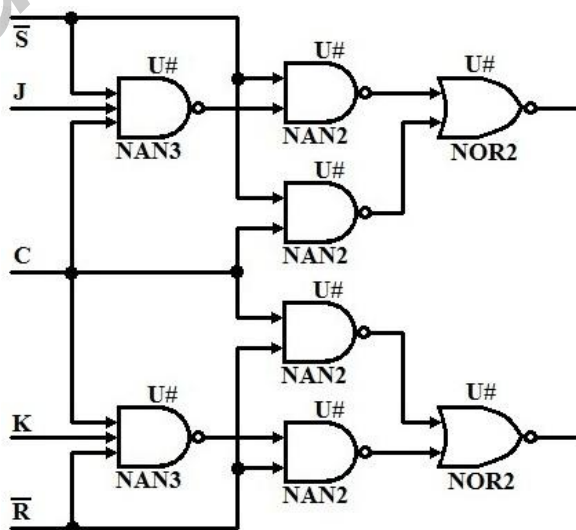
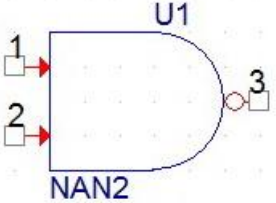
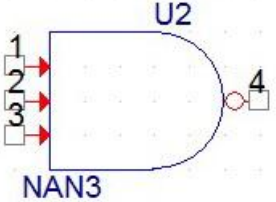
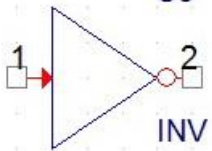
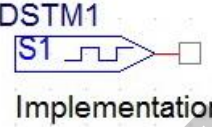



Рис. 4.20

Перечень используемых элементов

Условное графическое изображение	Название элемента
	NAN2 (логическое И-НЕ, библиотека DIG_PRIM)
	NAN3 (логическое И-НЕ, библиотека DIG_PRIM)
	INV (инверсия, библиотека DIG_PRIM)
	DigStim (цифровой источник сигнала, библиотека SOURCSTM)
	NOR2 (логическое ИЛИ-НЕ, библиотека DIG_PRIM)

### Процесс задания цифрового сигнала

Чтобы задать сигнал, необходимо указать его имя. Для этого необходимо дважды щелкнуть по строчке «*Implementation=*», после чего в появившемся окне *Display Properties* (рис. 4.21) в строчке *Value* указываем имя сигнала.

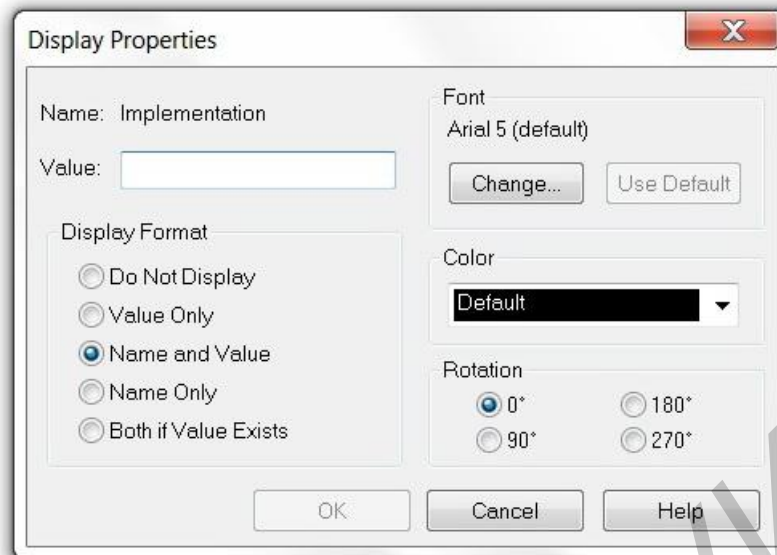


Рис. 4.21

Далее выделяем источник, в меню выбираем *Edit>PSpice Stimulus*. Запустится приложение *Stimulus Editor* (рис. 4.22).

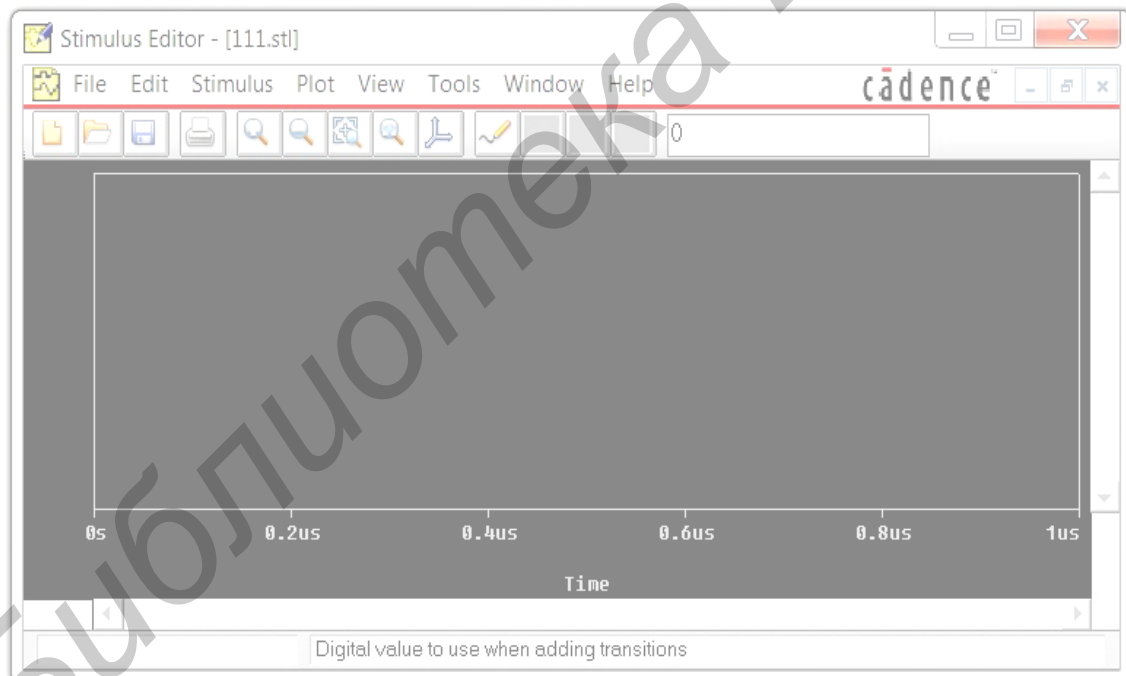


Рис. 4.22

В окне *New Stimulus* (рис. 4.23) в блоке *Digital* выбираем тип сигнала *Bus*. В графе *Width* вводится разрядность источника сигнала. В меню *Initial Value* выбираем начальное значение сигнала.

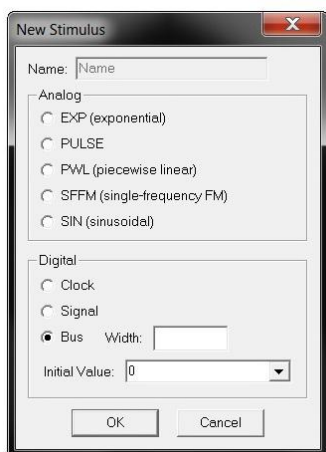


Рис. 4.23

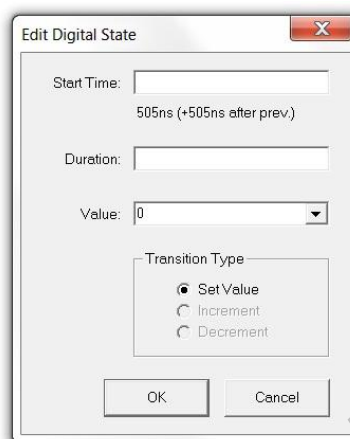





Рис. 4.24

Для разделения сигнала на участки с разным уровнем воздействия используется инструмент *Add*. Его можно найти в меню *Edit>Add* либо на инструментальной панели с помощью кнопки .

Для изменения параметров участка сигнала необходимо выделить данный участок, выбрать *Edit>Attributes* либо на инструментальной панели кнопку . Откроется окно *Edit Digital State* (рис. 4.24). В поле *Value* вводится значение сигнала. В поле *Start Time* вводится время начала данного участка сигнала. В поле *Duration* вводится длительность данного участка сигнала.

Для изменения параметров всего сигнала необходимо выделить имя данного сигнала, выбрать *Edit>Attributes* либо на инструментальной панели кнопку . Откроется окно *Digital Stimulus Attributes* (рис. 4.25). В поле *Bus Width* вводится разрядность сигнала. В меню *Display Radix* выбирается используемая система исчисления.

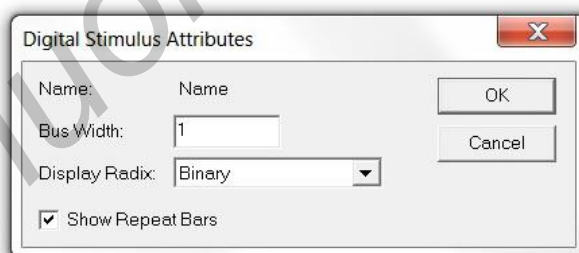



Рис. 4.25

Для добавления нового сигнала необходимо выбрать *Stimulus>New* либо на инструментальной панели кнопку , после чего откроется окно *New Stimulus*.

После завершения всех изменений нужно их сохранить (*File>Save*). После сохранения будет предложено загрузить изменения в *Capture*.

Вариант	1	2	3	4	5	6	7	8	9
Схема	рис. 4.10	рис. 4.11	рис. 4.12	рис. 4.14	рис. 4.15	рис. 4.16	рис. 4.18	рис. 4.19	рис. 4.20

#### 4.4. Лабораторная работа №4 Цифроаналоговые преобразования

##### Цель работы:

Изучение процесса моделирования цифроаналоговых преобразователей в программе Capture.

##### Схема ЦАП с суммированием напряжений

Особенности этой схемы, называемой схемой с суммированием напряжений на резисторной матрице (рис. 4.26), состоит в том, что, во-первых, используются резисторы лишь с двумя значениями сопротивления ( $R$  и  $2R$ ). Во-вторых, выходные напряжения триггеров непосредственно не участвуют в формировании выходного напряжения ЦАП, а используются лишь для управления состоянием ключей.

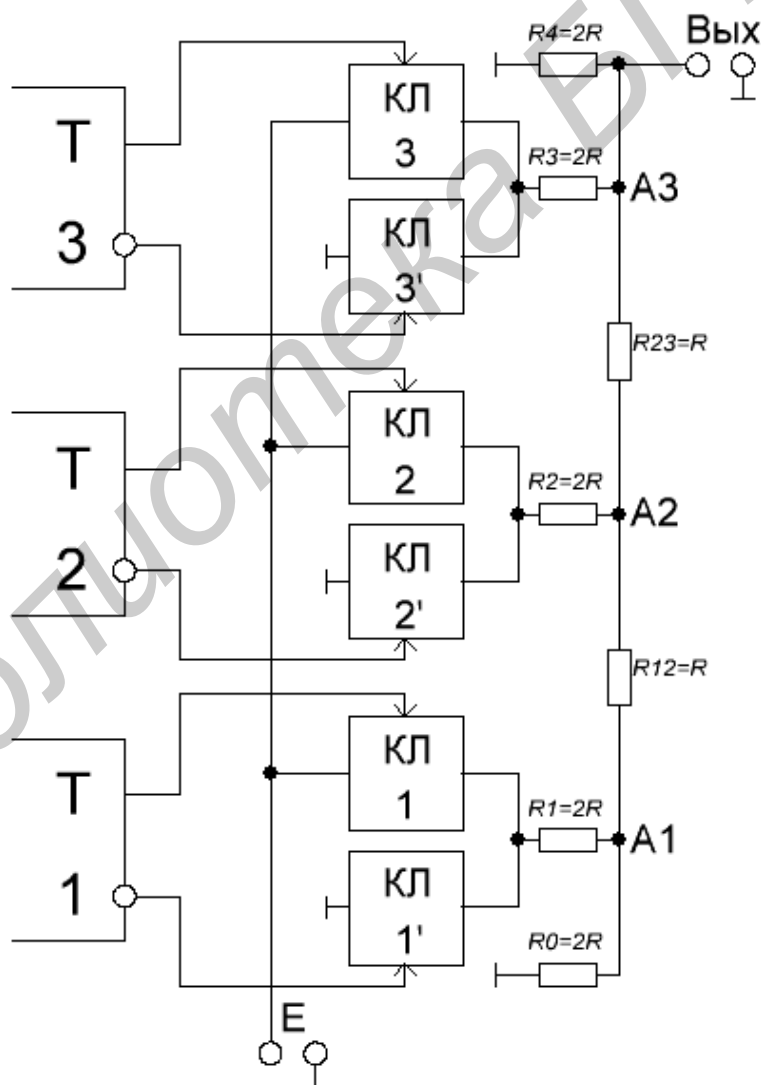


Рис. 4.26



Рассмотрим подробнее работу такого преобразователя. В каждом разряде имеется два ключа, через один из них в резисторную матрицу подается напряжение  $E$ , через другой – нулевое напряжение. Определим напряжения на выходе ЦАП, соответствующие единицам разрядов числа, помещаемого в регистр. Пусть в регистр введено число  $100_2$ . Триггер 3 в состоянии 1, и в третьем разряде открыт ключ (Кл 3), в остальных разрядах триггеры в состоянии 0 и открыты ключи 2' и 1' (рис. 4.27, а). Последовательными преобразованиями можно получить схему (рис. 4.27, д), из которой следует, что напряжение в точке  $A_3$  равно

$$U_{A_3} = U_{\text{ВЫХ}} = E/3.$$

Если в регистр поместить число  $010_2$ , то резисторную матрицу можно представить схемой, показанной на рис. 4.27, а. Путем преобразования ее можно привести к схеме, представленной на рис. 4.27, в.

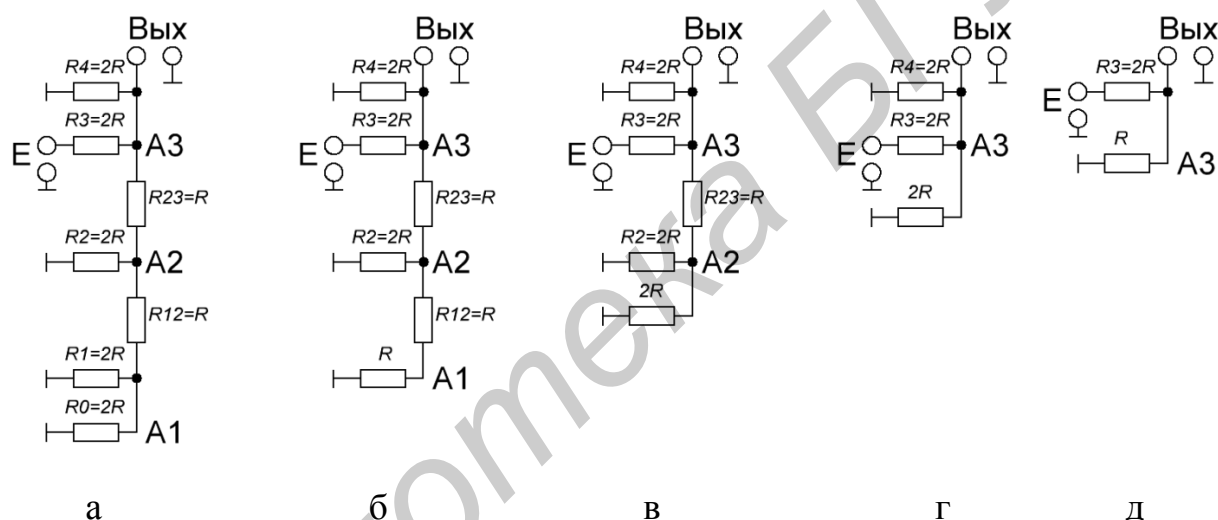


Рис. 4.27

Возникающее в точке  $A_2$  напряжение имеет то же значение, что и в точке  $A_3$ , схемы на рис. 4.28. Из рис. 4.28, б видно, что при передаче на выход преобразователя это напряжение делится на два:

$$U_{\text{ВЫХ}} = U_{A_2} = 0,5 E/3.$$

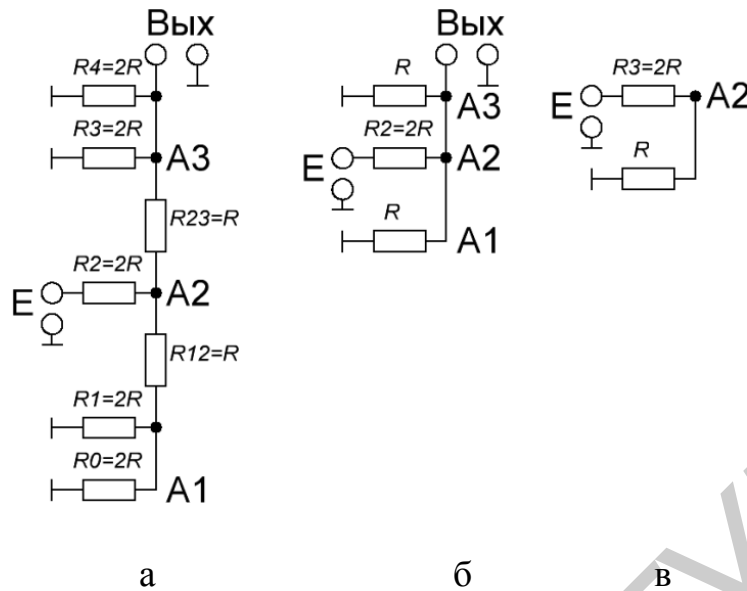


Рис. 4.28

Можно показать, что при числе  $001_2$  напряжение в точке  $A_1$  равно  $U_{\text{ВЫХ}} = E/3$ . При передаче этого напряжения в точку  $A_2$  и далее от точки  $A_2$  к точке  $A_3$  напряжение каждый раз делится на два и  $U_{\text{ВЫХ}} = 0,25 E/3$ .

Итак, напряжение на выходе, соответствующее единицам отдельных разрядов двоичного числа в регистре, пропорционально весовым коэффициентам разрядов.

При  $n$ -разрядном регистре, обозначив цифры разрядов двоичного числа  $a_n, a_{n-1}, \dots, a_1$ , получим выражение напряжения на выходе ЦАП:

$$U_{\text{ВЫХ}} = \frac{3}{3} E \cdot 2^{-(n-1)} N.$$

Из выражения видно, что выходное напряжение ЦАП пропорционально числу  $N$ , помещаемому в регистр.

Аппаратурные погрешности преобразования в данной схеме связаны с отклонениями сопротивления резисторов от их номинальных значений, неидеальностью ключей (сопротивление реального ключа в закрытом состоянии не равно бесконечности, а в открытом – не равно нулю), нестабильностью источника напряжения  $E$ . Наибольшее влияние на погрешность ЦАП оказывают эти отклонения в старших разрядах.

#### Схема ЦАП с суммированием токов

Схема ЦАП с суммированием токов. На рис. 4.29 показан еще один вариант схемы ЦАП – схема с суммированием токов в резисторной матрице. Вместо источника стабильного напряжения  $E$  в данной схеме используются источники стабильного тока  $I$ . Если триггер находится в состоянии 1, ток  $I$  источника через открытый ключ втекает в резисторную матрицу; если триггер в со-

стоянии 0, то открывается другой ключ, который замыкает источник. На рис. 4.30, а показана схема, соответствующая числу  $1000_2$ .

Путем преобразования она приводится к эквивалентным схемам на рис. 4.30, б и в, откуда следует  $U_M = U_{\text{ВЫХ}} = 2/3 RI$ . Такое же напряжение образуется в любой из точек  $A_1, A_2, A_3, A_4$ , если соответствующий разряд регистра содержит 1. При передаче напряжения между этими точками оно делится на два и, следовательно, выходное напряжение

$$U_{\text{ВЫХ}} = \frac{2}{3} RI \cdot 2^{-(n-1)} N.$$

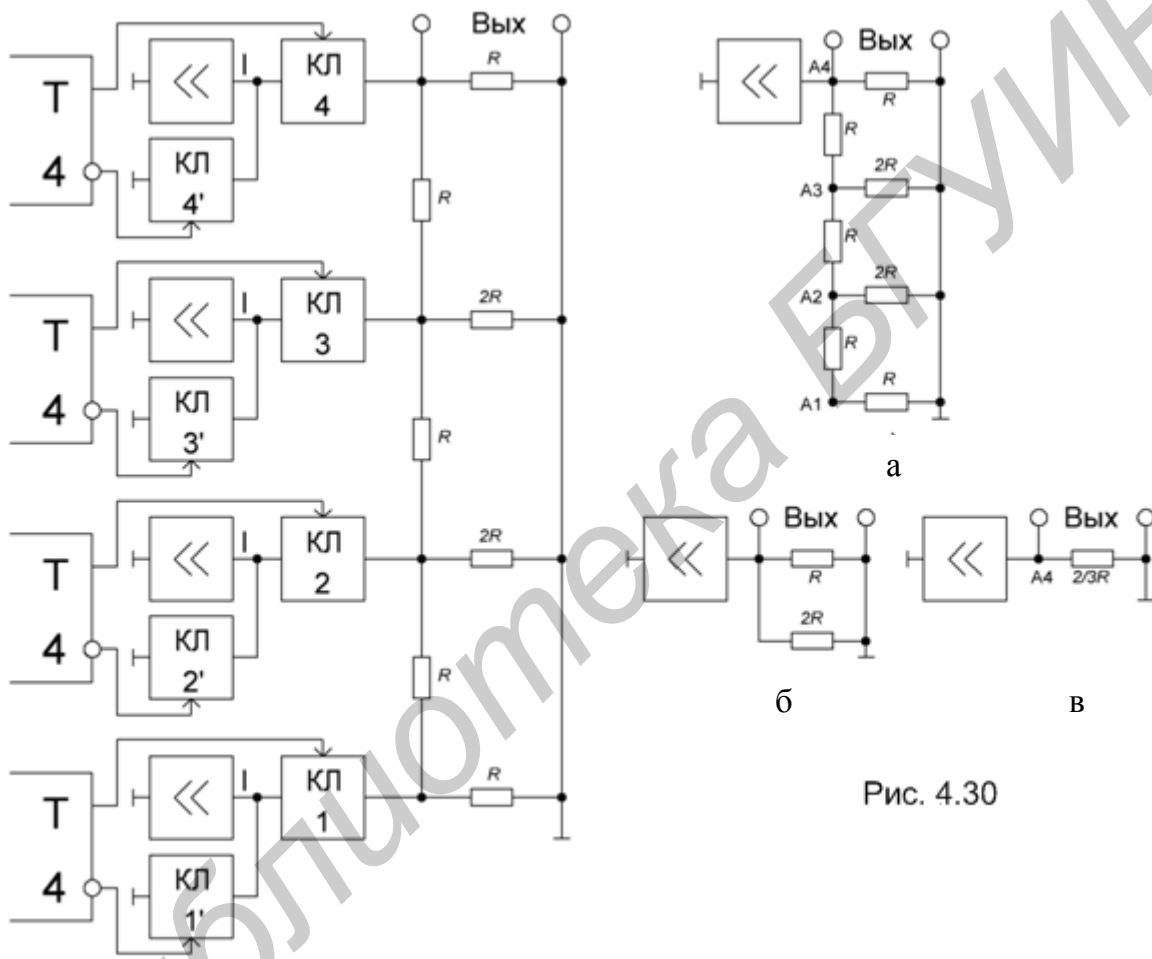


Рис. 4.30

Рис. 4.29

### Схема ЦАП на переключаемых конденсаторах

Основой ЦАП этого типа является матрица конденсаторов, емкости которых соотносятся как целые степени двух. Схема простого варианта такого преобразователя приведена на рис. 4.31 (параллельный ЦАП на коммутируемых конденсаторах). Емкость  $k$ -го конденсатора матрицы определяется соотношением

$$C_k = 2^k C_0. \tag{4.1}$$

Цикл преобразования состоит из двух фаз. В первой фазе ключи  $S_0 \dots S_{N-1}$  находятся в левой позиции. Ключ сброса  $S_{сб}$  замкнут. При этом все конденсаторы разряжены. Во второй фазе ключ сброса  $S_{сб}$  размыкается. Если  $k$ -й бит входного  $N$ -разрядного слова  $d_k = 1$ , то соответствующий ключ  $S_k$  переключается в правую позицию, подключая нижнюю обкладку конденсатора к источнику опорного напряжения, или остается в левой позиции, если  $d_k = 0$ . Суммарный заряд конденсаторов матрицы с учетом (1) составит

$$q = U_{оп} \sum_{k=0}^{N-1} C_k d_k = U_{оп} C_0 \sum_{k=0}^{N-1} 2^k d_k = U_{оп} C_0 D. \quad (4.2)$$

Равный заряд получает и конденсатор  $C$  в обратной связи ОУ. При этом выходное напряжение ОУ составит

$$U_{вых} = -q/C. \quad (4.3)$$

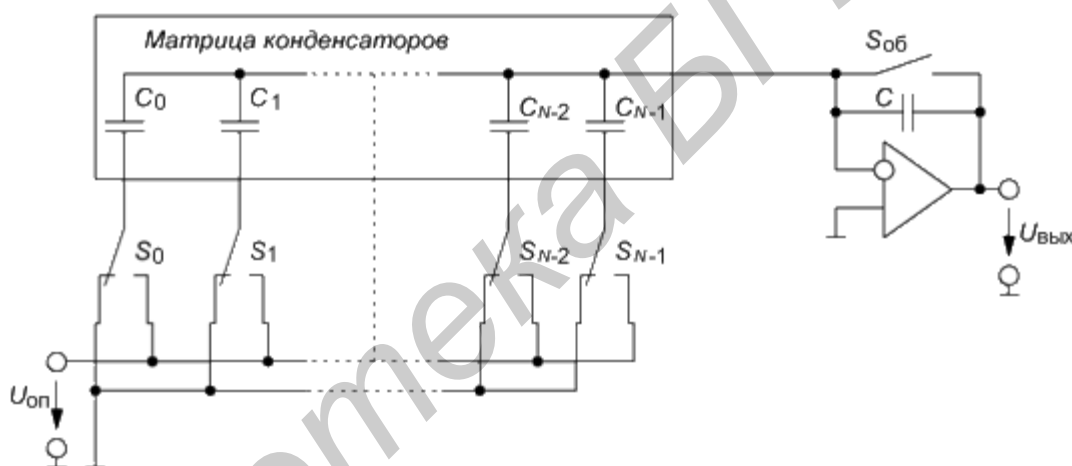


Рис. 4.31

Подставив (4.2) в (4.3), найдем окончательное значение выходного напряжения:

$$U_{вых} = -U_{оп} \frac{C_0}{C} D.$$

Для хранения результата преобразования (постоянного напряжения) в течение сколь-нибудь продолжительного времени к выходу ЦАП этого типа следует подключить устройство выборки-хранения. Хранить выходное напряжение неограниченное время, как это могут делать ЦАП с суммированием весовых токов, снабженные регистром-защелкой, преобразователи на коммутируемых конденсаторах не могут из-за утечки заряда. Поэтому они применяются в основном в составе аналого-цифровых преобразователей. Другим недостатком является большая площадь кристалла ИМС, занимаемая подобной схемой.

Пример реализации четырехразрядного ЦАП в OrCAD показан на рис. 4.32

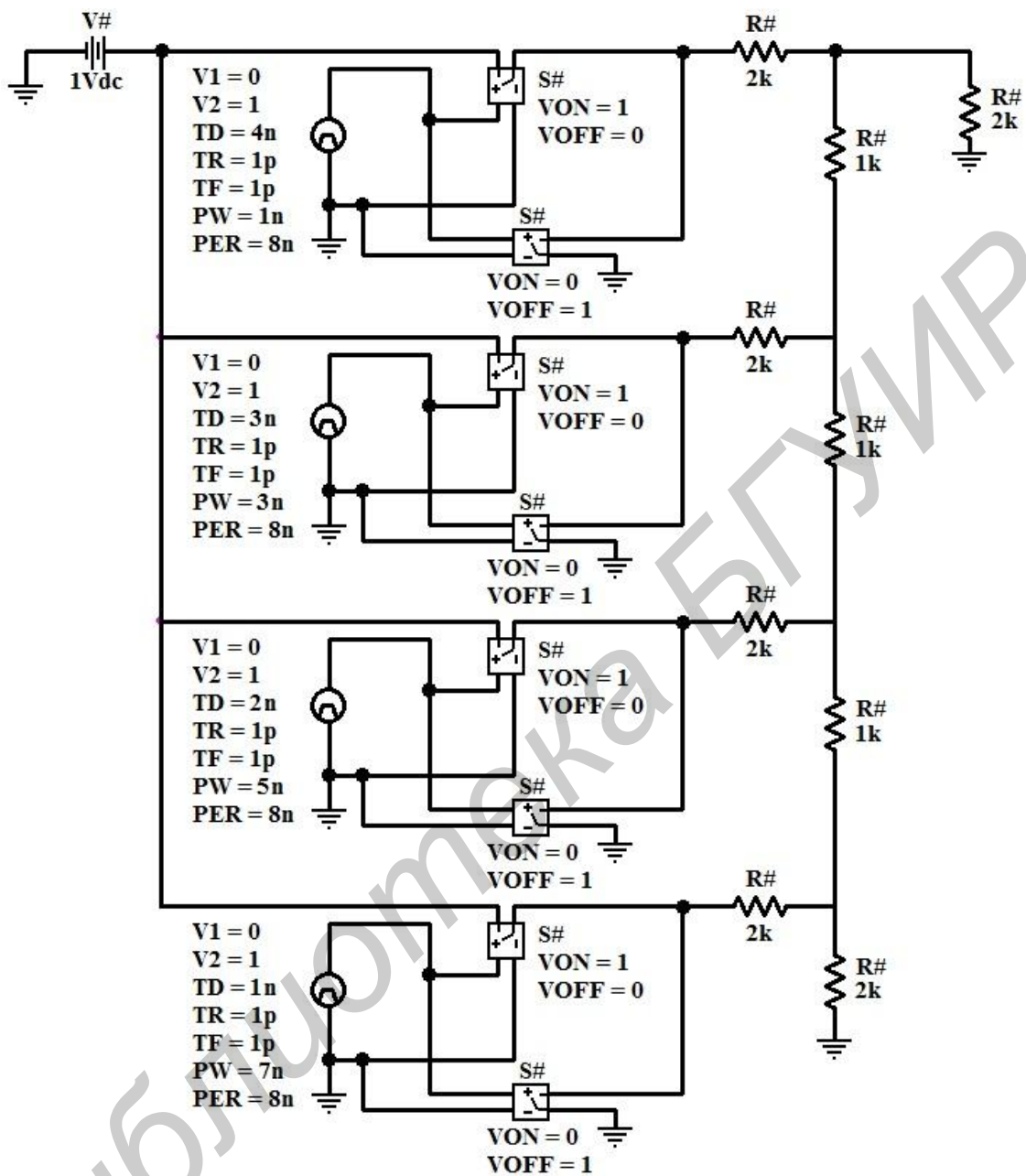
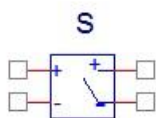


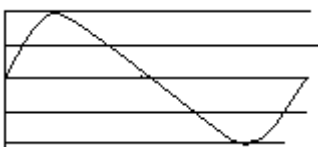

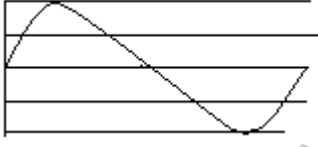
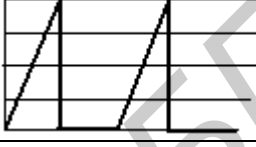
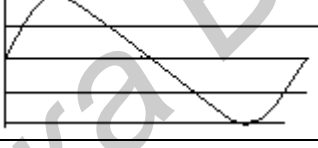

Рис. 4.32

Используемые элементы:



S  
VOFF = 0.0V  
VON = 1.0V

S (ключ, управляемый напряжением, библиотека ANALOG)

Вариант	Схема ЦАП	Сигнал	Период
1	С суммированием напряжений		24 мс
2	С суммированием токов		15 мс
3	На переключаемых конденсаторах		16 мс
4	С суммированием напряжений		20 мс
5	С суммированием токов		32 мс
6	На переключаемых конденсаторах		10 мс



*Учебное издание*

**Кукин Дмитрий Петрович**  
**Свито Игорь Леонтьевич**

***МОДЕЛИРОВАНИЕ ЭЛЕКТРОННЫХ УСТРОЙСТВ***

Лабораторный практикум  
для студентов специальности 1-36 04 02  
«Промышленная электроника»  
всех форм обучения

Редактор И. П. Острикова  
Корректор Е. Н. Батурчик

---

Подписано в печать 19.12.2011.	Формат 60x84 1/16.	Бумага офсетная.
Гарнитура «Таймс».	Отпечатано на ризографе.	Усл. печ. л. 3,26.
Уч.-изд. л. 3,0.	Тираж 100 экз.	Заказ 316.

---

Издатель и полиграфическое исполнение: учреждение образования  
«Белорусский государственный университет информатики и радиоэлектроники»  
ЛИ №02330/0494371 от 16.03.2009. ЛП №02330/0494175 от 03.04.2009.  
220013, Минск, П. Бровки, 6