

Учреждение образования  
«БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ  
ИНФОРМАТИКИ И РАДИОЭЛЕКТРОНИКИ»

УДК 681.326.7

**Занкович  
Артем Петрович**

**НЕРАЗРУШАЮЩЕЕ ТЕСТИРОВАНИЕ  
ОПЕРАТИВНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ НА ОСНОВЕ  
ЛОКАЛЬНО-СИММЕТРИЧНЫХ МАРШЕВЫХ АЛГОРИТМОВ**

05.13.05 – Элементы и устройства  
вычислительной техники и систем управления

Автореферат диссертации на соискание ученой степени  
кандидата технических наук

Минск 2006

Работа выполнена в учреждении образования «Белорусский государственный университет информатики и радиоэлектроники»

Научный руководитель – доктор технических наук, профессор **Ярмолик Вячеслав Николаевич**, УО «Белорусский государственный университет информатики и радиоэлектроники», кафедра программного обеспечения информационных технологий.

Официальные оппоненты: доктор технических наук, профессор **Петровский Александр Александрович** УО «Белорусский государственный университет информатики и радиоэлектроники», кафедра электронных вычислительных средств;

кандидат технических наук, доцент **Золоторевич Людмила Андреевна**, УО «Белорусский государственный университет», кафедра информационного и программно-математического обеспечения автоматизированных производств.

Оппонирующая организация – научно-технический центр «Белмикросистемы» унитарного предприятия «Завод полупроводниковых приборов».

## ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

*Актуальность темы диссертации.* Полупроводниковые оперативные запоминающие устройства (ОЗУ) играют одну из ключевых ролей в современных цифровых системах обработки и хранения информации. Технологии производства модулей ОЗУ развиваются в направлении повышения степени интеграции, уменьшения размеров элементов и увеличения плотности их размещения. В этих условиях возрастает вероятность возникновения дефектов при производстве и интенсивность отказов в процессе эксплуатации ОЗУ. Результаты исследований показывают, что отказы ОЗУ составляют до 70% от общего числа отказов вычислительных систем. Особенно остро эта проблема стоит для систем, постоянно работающих в течение длительного времени в неблагоприятных условиях, что приводит к возникновению неисправностей в изделиях, успешно прошедших заводской контроль качества.

Для проверки правильности функционирования ОЗУ в таких системах разработаны и используются неразрушающие тесты. Они выполняются в промежутках между функционированием системы в рабочем режиме и восстанавливают исходное состояние ОЗУ после своего завершения. Недостатком существующих неразрушающих тестов является их высокая алгоритмическая сложность в сравнении с аналогичными разрушающими тестами. Обнаружение неисправностей только в самом конце сеанса тестирования не позволяет применять на практике неразрушающие тесты большой алгоритмической сложности, а «короткие» тесты неэффективны для обнаружения многих типов неисправностей. Кроме того, не существует неразрушающих тестов, гарантирующих обнаружение всех неисправностей взаимного влияния внутри слова ОЗУ. Проявление неисправностей в виде многократных ошибок приводит к большой вероятности их маскирования при сжатии последовательности тестовых данных на сигнатурных анализаторах. В связи с вышесказанным, разработка методов и средств неразрушающего тестирования ОЗУ, характеризующихся высокой обнаруживающей способностью, высокой достоверностью, малыми затратами на реализацию и малым временем обнаружения неисправностей, является актуальной задачей и представляет значительный научный и практический интерес.

*Связь работы с крупными научными программами, темами.* Диссертационная работа выполнена в соответствии с научно-техническими заданиями и планами работ кафедры «Программное обеспечение информационных технологий» и НИЛ 3.3 «Диагностика средств вычислительной техники» Белорусского государственного университета информатики и радиоэлектроники в рамках ГППИ «Создание новых опто-электронных систем и информационных технологий» по теме «Разработка методов, алгоритмов и программных средств для проектирования отказоустойчивых микросистем с

перестраиваемой архитектурой на базе перепрограммируемой логики» (ГБЦ № 04-3072), в рамках фундаментальных исследований Министерства образования Республики Беларусь ГБ № 01-2004 «Разработать методы, алгоритмы и программные модули для исследования характеристик, оценки технического состояния и диагностирования сложных систем» и ГБЦ № 02-3178 «Разработать теорию, методы и программно-аппаратные средства для тестирования и обеспечения надежности высокопроизводительных систем цифровой обработки сигналов с перестраиваемой архитектурой», а также в рамках совместного проекта БГУИР с университетом г. Вушперталь (ФРГ) BMBF BLR 02/006 «DSP-based control systems for safety-related applications».

*Целью диссертационной работы* является разработка методов, алгоритмов и средств неразрушающего тестирования ОЗУ, характеризующихся высокой степенью достоверности, малыми аппаратными и программными затратами на реализацию и малым временем обнаружения неисправностей.

Для достижения поставленной цели необходимо решить следующие *задачи*:

1. Разработать метод анализа поведения неисправностей ОЗУ в процессе неразрушающего тестирования, основанного на инвертировании содержимого памяти, для различных начальных состояний ячейки(ек) ОЗУ.

2. Разработать метод построения неразрушающих тестов ОЗУ, обнаруживающих заданные неисправности на основе анализа их проявления в виде нарушения локальных симметрий данных выходной реакции ОЗУ.

3. Разработать неразрушающие тесты ОЗУ высокой обнаруживающей способности с возможностью прерывания их работы и частичного обнаружения неисправностей по промежуточным тестовым данным.

4. Исследовать эффективность различных режимов запуска периодических неразрушающих тестов ОЗУ с изменением начальных параметров (направление адресации и значения кодов ОЗУ) для обнаружения сложных кодочувствительных неисправностей.

5. Разработать аппаратные и программные средства неразрушающего тестирования ОЗУ, характеризующиеся минимальным влиянием на работу аппаратных компонентов системы и пользовательских приложений (принцип «двойной прозрачности»).

*Объектом исследования* являются схемы ОЗУ. *Предметами исследования* являются методы и средства неразрушающего тестирования ОЗУ.

*Гипотеза.* Основной гипотезой, положенной в основу данного исследования, является рассмотрение нескольких локально-симметричных подпоследовательностей в выходной реакции ОЗУ, тестируемого неразрушающим тестом. За счет некоторого усложнения алгоритма анализа тестовых данных появляется возможность избежать добавления новых операций к базовому неразрушающему тесту, снизить вероятность маскирования ошибок

(за счет уменьшения длины сжимаемой последовательности) и построить прерываемые тесты ОЗУ.

***Научная новизна полученных результатов:***

1. Предложена новая формальная модель поведения неисправностей ОЗУ при выполнении неразрушающих маршевых тестов, для построения которой создан язык описания условий их проявления и скрытия в виде ошибки. Модель позволяет исследовать и доказать обнаруживающую способность произвольного неразрушающего маршевого теста ОЗУ.

2. Предложены новые локально-симметричные неразрушающие тесты ОЗУ, построенные путем выделения в совокупности данных, считываемых тестом, множества локально-симметричных подпоследовательностей, нарушение симметрии которых позволяет обнаружить заданные неисправности. Предложенные тесты обладают меньшей алгоритмической сложностью (от 4 до 65%), чем существующие неразрушающие тесты с аналогичной обнаруживающей способностью.

3. Предложен новый подход к неразрушающему тестированию ОЗУ, основанный на использовании прерываемых тестов. Их работа может быть остановлена после любого из маршевых элементов, а промежуточные тестовые данные использованы для обнаружения активизированных к текущему моменту неисправностей.

4. Впервые предложены новые неразрушающие тесты для многорядного ОЗУ, активизирующие заданные неисправности взаимного влияния внутри слова. Традиционные неразрушающие тесты не активизируют до 87% таких неисправностей.

***Практическая значимость полученных результатов:***

1. Полученные результаты формируют теоретическую и практическую базу для синтеза средств тестирования и самотестирования ОЗУ на основе неразрушающих локально-симметричных тестов. Они имеют широкую область применения в системах автоматизированного проектирования средств вычислительной техники и в технологических процессах заводоизготовителей цифровых схем ОЗУ.

2. Разработана компьютерная система автоматизированного проектирования аппаратных средств неразрушающего самотестирования ОЗУ «TBISTGen», внедренная в лаборатории логического проектирования Объединенного института проблем информатики НАНБ для повышения надежности проектируемых макроэлементов, предназначенных для вычисления математических функций, в составе цифровых СБИС.

3. Разработан и внедрен в учебный процесс программный модуль оценки технического состояния сложных вычислительных систем на основе локально-симметричных тестов ОЗУ «KernelTest».

***Основные положения диссертации, выносимые на защиту:***

1. Формальная модель поведения неисправностей ОЗУ при выполнении неразрушающих маршевых тестов на основе условий проявления и скрытия неисправностей в виде ошибки выходных данных.

2. Неразрушающие локально-симметричные тесты ОЗУ с одно- и многобитной организацией слова, отличающиеся от традиционных неразрушающих тестов меньшей алгоритмической сложностью и большей достоверностью обнаружения неисправностей.

3. Прерываемые неразрушающие тесты ОЗУ, обеспечивающие возможность переключения системы из режима тестирования в режим нормального функционирования до завершения всего теста, частично сохраняя при этом его обнаруживающую способность.

4. Аппаратные и программные средства тестирования ОЗУ на основе локально-симметричных тестов, характеризующиеся отсутствием заметного влияния на работу аппаратных компонентов и пользовательских программ (принцип «двойной прозрачности»).

***Личный вклад соискателя.*** Результаты, приведенные в диссертации, получены либо соискателем, либо при его непосредственном участии. Вклад научного руководителя Ярмолика В.Н. связан с постановкой цели и задач исследования, анализом принципов построения локально-симметричных тестов и их обнаруживающей способности. Соавторы работ принимали участие в анализе эффективности модели поведения неисправностей ОЗУ при выполнении неразрушающих маршевых тестов, в разработке и отладке системы автоматизированного проектирования средств неразрушающего самотестирования ОЗУ «TBISTGen» и программного модуля «KernelTest» неразрушающего тестирования ОЗУ рабочей станции, работающей под управлением ОС Linux.

***Апробация результатов диссертации.*** Основные положения диссертационной работы докладывались и обсуждались на 38-й научно-технической конференции аспирантов и студентов БГУИР (Минск, Беларусь, 2002); II Международной научно-технической конференции «Проблемы проектирования и производства радиоэлектронных средств» (Новополоцк, Беларусь, 2002); 8<sup>th</sup> International Conference On Mixed Design of Integrated Circuits and Systems (Wroclaw, Poland, 2002); 5<sup>th</sup> International Conference «New Information Technologies» (Minsk, Belarus, 2002); VII International Conference On CAD Systems in Microelectronics (Lviv-Slavske, Ukraine, 2003); 6<sup>th</sup> International Workshop on Design and Diagnostics of Electronic Circuits and Systems (Poznan, Poland, 2003); VIII Республиканской научно-технической конференции студентов и аспирантов «НИРС-2003» (Минск, Беларусь, 2003); 6-й Всероссийской научно-технической конференции молодых ученых и студентов «Современные проблемы радиоэлектроники», посвященной 109-й годовщине Дня радио (Красноярск, Россия, 2004); VII Международной летней школе-семинаре студентов

и аспирантов «Современные информационные технологии» (Браслав, Беларусь, 2004); Международной научной конференции «Суперкомпьютерные системы и их применение» (Минск, Беларусь, 2004); X Всероссийской научно-технической конференции студентов, молодых ученых и специалистов «Новые информационные технологии в научных исследованиях и в образовании» (Рязань, Россия, 2005); 7-й Всероссийской научно-технической конференции молодых ученых и студентов «Современные проблемы радиоэлектроники», посвященной 110-й годовщине Дня радио (Красноярск, Россия, 2005); III Молодежном научно-практическом форуме «Информационные технологии в XXI веке» (Днепропетровск, Украина, 2005).

**Опубликованность результатов.** По теме диссертации опубликовано 17 печатных работ, из них 7 статей в научных журналах (суммарный объем – 53 страници) и 10 работ в сборниках трудов и материалов международных конференций (суммарный объем – 32 страници). Суммарный объем публикаций составляет примерно 85 страниц. Результаты работы включены в 4 отчета по НИР.

**Структура и объем диссертации.** Диссертация состоит из общей характеристики работы, четырех глав, заключения, списка использованных источников, списка публикаций автора и приложений. Работа изложена на 186 страницах машинописного текста, в том числе основная часть – на 134 страницах. Она содержит 72 рисунка, 36 таблиц, список использованных источников из 120 наименований и 4 приложения объемом 31 страница.

## ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

В **первой главе** выполнен анализ современного состояния проблемы разработки методов неразрушающего тестирования схем ОЗУ. Исследуются достоинства и недостатки существующих методов и средств функционального неразрушающего тестирования ОЗУ, обосновывается необходимость их дальнейшего развития в направлении сокращения времени тестирования и повышения его достоверности.

Неразрушающие тесты проверяют правильность функционирования ОЗУ в промежутках между функционированием системы в рабочем режиме. Основным требованием, предъявляемым к ним, является обязательное восстановление исходного состояния ОЗУ после завершения теста. Для активизации неисправностей используется обратимая операция инвертирования значений запоминающих ячеек, а обнаружение наведенных ошибок производится путем сравнения эталонной и рабочей сигнатуры ОЗУ, вычисленных до и после этой операции. Последовательность и характер активизирующих воздействий на ОЗУ определяется возможными неисправностями. В главе рассмотрен ряд моделей неисправностей, описывающих функциональное проявление различных физических дефектов микросхем ОЗУ, – констант-

ные, переходные, адресные неисправности, неисправности взаимного влияния, затрагивающие две ячейки, и кодочувствительные неисправности, затрагивающие более, чем две ячейки.

Простейшие неразрушающие тесты ОЗУ строятся на основе разрушающих маршевых тестов путем преобразования их к неразрушающему виду с помощью метода Николаидиса. Его суть заключается в замене маршевых операций  $r_0, r_1, w_0$  и  $w_1$ , последовательно применяемых ко всем ячейкам ОЗУ, на их неразрушающие аналоги. Неразрушающие операции чтения помещают значение текущей ячейки ОЗУ в прямом ( $r_a$ ) или обратном ( $r_{\bar{a}}$ ) виде в тестовый буфер, а операции записи помещают значение из буфера обратно в ячейку ОЗУ, выполняя ( $w_{\bar{a}}$ ) или нет ( $w_a$ ) дополнительное инвертирование.

Полный тест Николаидиса состоит из двух частей: базового неразрушающего теста, который выполняет с содержимым ОЗУ действия, активизирующие неисправности, и формирует рабочую сигнатуру; начального теста, состоящего только из операций чтения, который выполняется до базового и вычисляет эталонную сигнатуру. Добавление начального теста увеличивает алгоритмическую сложность неразрушающего теста на 55–65% по сравнению с соответствующим разрушающим тестом.

Дальнейшим развитием тестов Николаидиса являются глобально-симметричные тесты. Их основная идея заключается в разбиении базового неразрушающего теста на две части, считывающие симметричные последовательности данных. Любая неисправность ОЗУ проявляет себя в виде нарушения симметрии этих последовательностей, что легко обнаружить, вычислив и сравнив в конце теста их сигнатуры. Если  $D = (d_0, \dots, d_{N-1})$  – некоторая последовательность данных, то обратная ей последовательность  $D^* = (d_{N-1}, \dots, d_0)$ , инверсная последовательность  $\bar{D} = (\bar{d}_0, \dots, \bar{d}_{N-1})$ , а обратная инверсная последовательность  $\bar{D}^* = (\bar{d}_{N-1}, \dots, \bar{d}_0)$ . Соответственно, всего можно выделить четыре типа симметрии двух последовательностей данных (рис. 1).

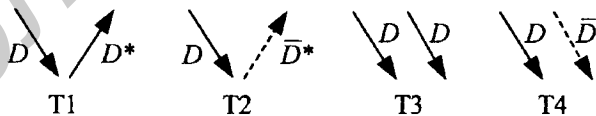


Рис. 1. Типы симметрии последовательностей данных

Приведение теста к глобально-симметричному виду выполняется путем введения дополнительных операций чтения в базовый неразрушающий тест. Увеличение алгоритмической сложности и для тестов Николаидиса, и для глобально-симметричных тестов не увеличивает их активизирующую способность, а обусловлено лишь используемым способом обнаружения неисправно-



стей. В основу данной работы положена гипотеза об обнаружении неисправностей на основе анализа сразу нескольких симметричных последовательностей, выделенных в выходной реакции тестируемого ОЗУ. За счет некоторого усложнения алгоритма анализа тестовых данных появляется возможность избежать добавления новых операций к базовому неразрушающему тесту, снизить вероятность маскирования ошибок (за счет уменьшения длины сжимаемой последовательности) и построить прерываемые тесты ОЗУ.

В главе выделены два основных метода реализации современных средств неразрушающего тестирования ОЗУ – на основе встроенной аппаратуры самотестирования (ВАСТ) и с использованием центрального микропроцессора системы. В результате аналитического обзора литературы выполнена классификация ВАСТ ОЗУ по различным критериям: по используемым алгоритмам тестирования и способу их реализации, по стратегии тестирования, по методу доступа к ОЗУ и его типу, по уровню интеграции ВАСТ. Показана необходимость создания САПР аппаратных средств встроенного неразрушающего тестирования ОЗУ и программных средств неразрушающего тестирования, исключающих использование виртуальной памяти и файлов подкачки операционной системы.

**Вторая глава** посвящена разработке функциональных неразрушающих маршевых тестов ОЗУ на основе локальной симметрии считываемых последовательностей данных.

*Симметричным элементом теста* назовем два набора операций чтения маршевого неразрушающего теста, считывающие из ОЗУ взаимосимметричные последовательности данных. В одном тесте можно выделить сразу несколько симметричных элементов. При этом одна операция чтения может включаться в состав нескольких симметричных элементов, а симметричные фазы разных симметричных элементов могут перекрываться (рис. 2).

Предложено решение задачи выбора минимального количества симметричных элементов, обнаруживающих заданные неисправности, на основе модели проявления неисправностей при неразрушающем тестировании. В основу модели положены два вида условий проявления неисправностей – обнаруживающие и скрывающие. Модификация содержимого ОЗУ неразрушающим тестом выполняется путем инвертирования. При выполнении обнаруживающего условия неисправность проявляет себя в виде ошибочного значения. Это значение считывается и инвертируется последующими операциями теста до тех пор, пока повторное проявление неисправности не восстановит в ячейке такое значение, какое бы она имела в случае отсутствия неисправности, то есть произойдеткрытие ошибки. При чередовании в неразрушающем тесте обнаруживающих и скрывающих условий неисправность проявляет себя неоднократно.

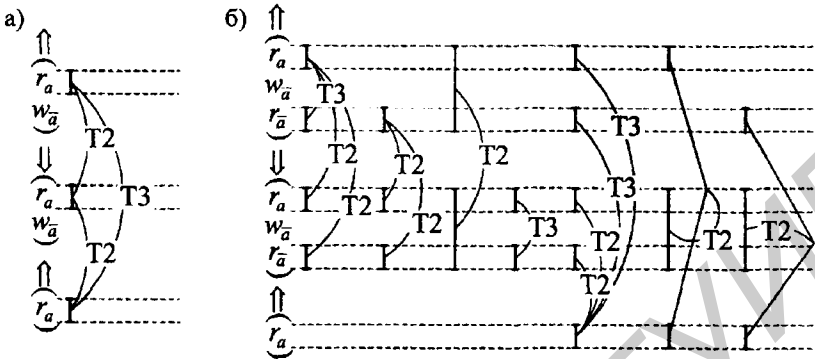


Рис. 2. Симметричные элементы базовых неразрушающих тестов:  
 а) *TATS++*; б) *TMarch X*. Тесты записаны вертикально,  
 каждый симметричный элемент отмечен типом симметрии  
 читаемых данных (см. рис. 1)

Предложен формальный язык описания условий проявления неисправностей с помощью операций неразрушающего теста (рис. 3). Каждая запись на предложенном языке задает *<действие>*, которое должен совершить тест для активизации неисправности, и *<наблюдение>*, то есть способ обнаружения активизированной неисправности. Символом «I» обозначена операция, инвертирующая значения неисправной ячейки ОЗУ, а символом «S» – операция, сохраняющая в ней прежнее значение. Признак инверсии ставится в том случае, когда содержимое ОЗУ перед выполнением *<действия>* было проинвертировано нечетное число раз. Для описания *<наблюдения>* указывается взаимное расположение активизированной и наблюдаемой ячеек: «^» – адрес первой ячейки больше или равен адресу второй, «v» – меньше или равен, «=» – строго равен.

<i>&lt;условие_проявления&gt;</i>	::=	[ <i>&lt;признак_инверсии&gt;</i> ] <i>&lt;направление&gt;</i> <i>&lt;действие&gt;</i> <i>&lt;наблюдение&gt;</i>
<i>&lt;направление&gt;</i>	::=	( « ↑ »   « ↓ » )
<i>&lt;действие&gt;</i>	::=	<i>&lt;операция&gt;</i> [ <i>&lt;количество&gt;</i> ]
<i>&lt;операция&gt;</i>	::=	( « I »   « S » )
<i>&lt;количество&gt;</i>	::=	<i>&lt;цифра&gt;</i> { <i>&lt;цифра&gt;</i> }
<i>&lt;цифра&gt;</i>	::=	0 1 2 3 4 5 6 7 8 9
<i>&lt;наблюдение&gt;</i>	::=	<i>&lt;расположение&gt;</i> « R »
<i>&lt;расположение&gt;</i>	::=	( « v »   « ^ »   « = » )
<i>&lt;признак_инверсии&gt;</i>	::=	« i »

Рис. 3. Грамматика языка описания условий проявления  
 неисправностей

Условием обнаруживающего проявления константной неисправности является инверсия неисправной ячейки – следующая операция чтения прочтает значение с ошибкой. Прочитанное после повторного инвертирования значение совпадет со значением, которое было бы прочитано из исправного ОЗУ. В общем случае, любое нечетное количество инвертирований наводит ошибку в неисправной ячейке, а четное – скрывает ошибку. Учитывая то, что для обнаружения константной неисправности направление инвертирования ячеек ОЗУ не имеет значения, набор условий ее обнаруживающего проявления запишутся с помощью введенных обозначений следующим образом:

$$A_{SAF} = \begin{cases} \uparrow I_k=R; \downarrow I_k=R; \uparrow I_k \vee R; \downarrow I_k \wedge R & \text{для } k=2j-1 (j=1, 2, \dots); \\ i\uparrow I_k=R; i\downarrow I_k=R; i\uparrow I_k \vee R; i\downarrow I_k \wedge R & \text{для } k=2j (j=1, 2, \dots). \end{cases} \quad (1)$$

Набор условий скрывающего проявления константной неисправности отличается от набора  $A_{SAF}$  признаком инверсии перед каждым из условий:

$$B_{SAF} = \begin{cases} i\uparrow I_k=R; i\downarrow I_k=R; i\uparrow I_k \vee R; i\downarrow I_k \wedge R & \text{для } k=2j-1 (j=1, 2, \dots); \\ \uparrow I_k=R; \downarrow I_k=R; \uparrow I_k \vee R; \downarrow I_k \wedge R & \text{для } k=2j (j=1, 2, \dots). \end{cases} \quad (2)$$

Аналогичным образом в работе построены условия обнаруживающего и скрывающего проявления для наиболее распространенных неисправностей ОЗУ: константных (SAF), переходных (TF), адресных (AF) и различных типов неисправностей взаимного влияния (константных CFst, инверсных CFin и неинверсных CFid). Выделены группы неисправностей, которые ведут себя аналогично при различных начальных значениях ОЗУ. Построена формальная модель поведения рассмотренных неисправностей ОЗУ в процессе неразрушающего тестирования и выполнено доказательство активизирующей способности неразрушающих тестов не для отдельных неисправностей, а для целых их групп.

Предложены общие правила сопоставления условий проявления неисправностей соответствующим операциям базовых неразрушающих тестов. С их помощью можно однозначно определить операции теста, которые работают с ошибочными данными и построить схему проявления неисправностей (рис. 4). Для обнаружения любой неисправности необходимо выбрать такой симметричный элемент, в котором операция чтения из одной фазы, подчеркнутая на схеме проявления неисправностей, имеет неподчеркнутую пару во второй фазе.

Путем отбора симметричных элементов, обнаруживающих заданные неисправности, разработаны локально-симметричные тесты ОЗУ. В качестве дополнительных требований при их создании рассмотрены простота аппаратной реализации теста, возможность обнаружения активизированных неисправностей при их прерывании и минимизация количества маскируемых в результате наложения друг на друга ошибок.

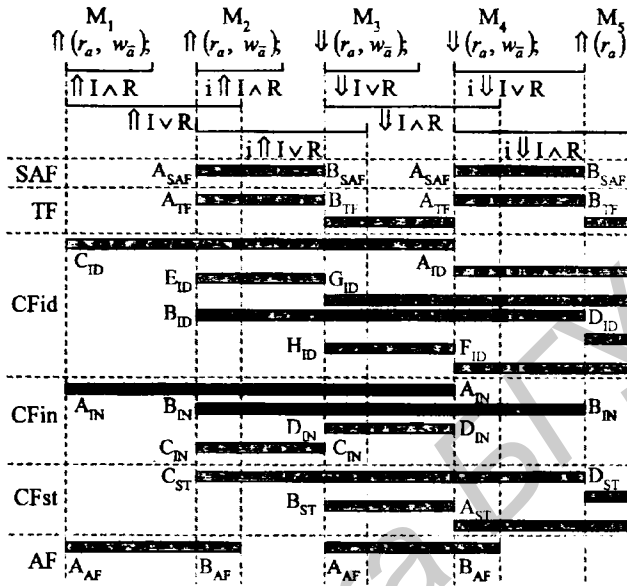


Рис. 4. Схема проявления неисправностей для неразрушающего маршевого теста  $T_{March C}$ -

Переход к рассмотрению локальных симметричных элементов позволил сохранить обнаруживающую способность неразрушающих тестов, не добавляя при этом дополнительных операций чтения. Предложено несколько способов выделения локальных симметричных элементов для большинства неразрушающих тестов.

Локально-симметричные тесты можно рассматривать как обобщение традиционных неразрушающих тестов. В случае тестов Николаидиса первая фаза симметричного элемента формируется начальным тестом вычисления эталонной сигнатуры, вторая – базовым неразрушающим тестом. Единственный симметричный элемент глобально-симметричных тестов охватывает все операции базового неразрушающего теста. Соответственно, аппаратный или программный модуль, реализующий тестирование с помощью локально-симметричных тестов, можно использовать также для реализации любого из существующих неразрушающих маршевых тестов.

Локально-симметричные тесты обнаруживают все активизируемые неисправности, что не всегда наблюдается для глобально-симметричных тестов (рис. 5, а). Кроме того, их алгоритмическая сложность равна или меньше на одну маршевую операцию, чем сложность аналогичных разрушающих тестов, что значительно меньше сложности тестов Николаидиса (рис. 5, б).

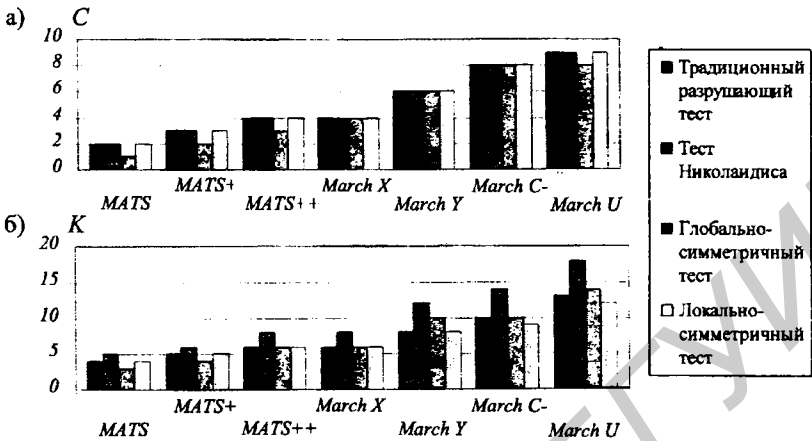


Рис. 5. Сравнение эффективности тестов ОЗУ: а) обнаруживающая способность теста (количество наблюдаемых условий проявления неисправностей  $C$ ); б) алгоритмическая сложность теста (количество маршевых операций  $K$ )

Одним из требований к неразрушающим тестам является высокая скорость работы. Поэтому на практике зачастую применяются только «короткие» тесты небольшой алгоритмической сложности. Для обнаружения большинства неисправностей требуется многократный запуск таких тестов. Так, традиционные тесты  $T_{March\ 3N\uparrow}$  и  $T_{March\ 3N\downarrow}$  удовлетворяют условиям  $\uparrow\downarrow V\&R$  и  $\downarrow\uparrow L\&R$  соответственно, что позволяет обнаружить за один сеанс тестирования лишь половину переходных и 12,5% неисправностей взаимного влияния. Путем компьютерного моделирования получено математическое ожидание количества маршевых операций, необходимых для обнаружения ими всех неисправностей взаимного влияния:  $M_0^{S_{March\ 3N\uparrow} + S_{March\ 3N\downarrow}} \approx 57,28$ .

Предложен принципиально новый подход к неразрушающему тестированию ОЗУ, основанный на использовании прерываемых тестов. Работа предложенных локально-симметричных тестов может быть остановлена после любого из маршевых элементов, при этом промежуточные тестовые данные используются для обнаружения активизированных к текущему моменту неисправностей. Например, неразрушающий тест  $T_{March\ C-}$  (рис. 4) активизирует все неисправности взаимного влияния за девять маршевых операций. Использование симметричных элементов, анализируемых на ранних стадиях этого теста, позволяет обнаружить большую часть этих неисправностей, не дожидаясь его окончания. На его основе в работе разработан локально-симметричный тест  $S_{March\ C-SAF}$  (рис. 6), который обнаруживает все константные неисправности уже через три маршевые операции (рис. 7).

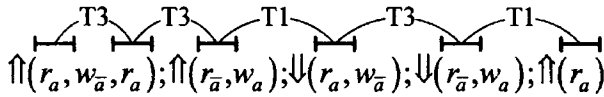


Рис. 6. Прерываемый локально-симметричный неразрушающий тест ОЗУ  $SMarch C_{-SAF}$

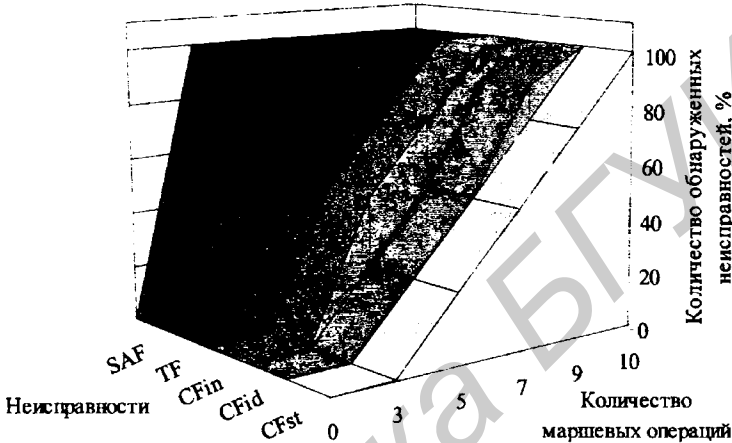


Рис. 7. Обнаружение неисправностей ОЗУ в процессе выполнения неразрушающего теста  $SMarch C_{-SAF}$

Таким образом, алгоритмическая сложность обнаружения им константных неисправностей совпадает со сложностью «коротких» тестов. Если же есть возможность довести данный тест до конца, то неисправности взаимного влияния обнаруживаются им через десять маршевых операций, что почти в шесть раз меньше значения, полученного для «коротких» неразрушающих тестов.

В третьей главе рассматриваются методы повышения достоверности локально-симметричного неразрушающего тестирования ОЗУ, основанные на обнаружении неисправностей взаимного влияния внутри слова, повышении вероятности обнаружения сложных кодочувствительных неисправностей и снижении вероятности маскирования ошибок.

Традиционные маршевые тесты строятся для поиска неисправностей в ОЗУ с однобитной организацией слова. Их применение для многоразрядного ОЗУ путем расширения операндов маршевых операций до размера слова приводит к необнаружению до 87,5% неисправностей взаимного влияния внутри слова.

В работе предложены алгоритмы генерации кодов, активизирующих константные ( $wCFst$ ) и неинверсные ( $wCFid$ ) неисправности взаимного влия-

ния внутри слова ОЗУ с помощью неразрушающих тестов. На их основе получены наборы операций инвертирования «I» и сохранения прежнего значения «S» отдельных разрядов слова ОЗУ, использованные для построения двух типов неразрушающих тестов многоразрядного ОЗУ:

1. Серия унифицированных тестов для многоразрядного ОЗУ с одним различным инвертирующим шаблоном. В этом случае, набор активизирующих операций разбит на группы, описываемые маршевыми тестами с тремя инвертирующими шаблонами –  $A$ ,  $\bar{A}$  и  $A_i$  (здесь  $A$  – инвертирующий шаблон вида  $aa\dots a$ ,  $\bar{A}$  – обратный ему шаблон вида  $\bar{a}\bar{a}\dots\bar{a}$ ,  $A_i$  – уникальный шаблон  $i$ -ой итерации теста). Каждая итерация неразрушающего теста для неисправностей wCFst построена в виде  $\hat{\Pi}(r_A, w_{A_i}); \Downarrow(r_A, w_{\bar{A}}); \hat{\Pi}(r_A)$ . Количество итераций, необходимых для обнаружения всех неисправностей wCFst, получилось равным  $\lceil \log_2 B \rceil + 1$ . Аналогично, тест для неисправностей wCFid построен в виде серии из  $\lceil \log_2 B \rceil$  итераций  $\hat{\Pi}(r_A, w_{\bar{A}}); \hat{\Pi}(r_A, w_{\bar{A}}); \Downarrow(r_A, w_{A_i}, r_A)$ .

2. Специализированный тест для многоразрядного ОЗУ с набором различных инвертирующих шаблонов. Этот тест является дополнением к основному неразрушающему тесту, обнаруживающему неисправности, затрагивающие одну ячейку ОЗУ, и неисправности взаимного влияния между разрядами различных слов ОЗУ. Специализированные неразрушающие тесты построены на основе набора активизирующих операций, которые не выполняются основным тестом.

Поскольку всякая операция записи специализированного теста для многоразрядного ОЗУ удовлетворяет условию проявления некоторого подмножества неисправностей, то для обнаружения всех активизируемых неисправностей достаточно сравнить симметрию последовательностей, считываемых до и после каждой из этих операций. Предложены два способа выделения соответствующих локально-симметричных элементов в специализированных тестах (рис. 8). Для обеспечения симметрии считываемых последовательностей неразрушающие тесты переписаны с помощью эталонных инвертирующих шаблонов – шаблонов, описывающих инвертирования, выполняемые любой маршевой операцией относительно начального содержимого ОЗУ.

Алгоритмическая сложность предложенных локально-симметричных тестов для многоразрядного ОЗУ меньше сложности аналогичных неразрушающих тестов, построенных традиционными способами, в среднем на 35% для тестов Николаидиса и на 4% для глобально-симметричных тестов.

Одной из проблем классического маршевого тестирования является невозможность обнаружения всех кодочувствительных неисправностей тестами линейной сложности. Периодический запуск неразрушающего теста с

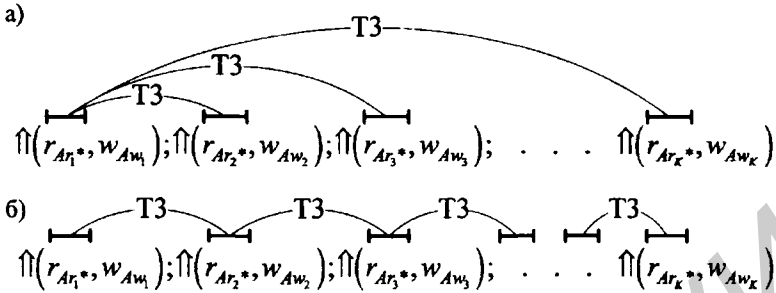


Рис. 8. Специализированные локально-симметричные тесты для неисправностей внутри слова ОЗУ: а) сравнение каждой новой сигнатуры с первой; б) сравнение каждой новой сигнатуры с предыдущей

изменением начальных параметров (направление адресации, значения кодов ОЗУ и пр.) позволяет повысить количество обнаруживаемых неисправностей данного типа. В работе проведено сравнение эффективности различных режимов работы неразрушающих тестов для обнаружения кочувствительных неисправностей. По результатам компьютерного моделирования получен вывод о большей эффективности режима с изменением состояния ОЗУ между запусками теста. Этим доказана необходимость применения неразрушающих тестов в постоянно работающих вычислительных системах.

В результате выбора симметричных элементов, для которых вес вектора ошибок равен единице, удалось полностью исключить маскирование одиночных и большого количества (до 51%) парных неисправностей различных типов. Это также позволило сократить кратность ошибочных значений в последовательности данных, сжимаемых на сигнатурном анализаторе, и, соответственно, уменьшить их размер.

В четвертой главе рассматриваются вопросы практического использования предложенных локально-симметричных тестов ОЗУ.

Предложен алгоритм «FindBISTMin», выполняющий поиск минимального количества сигнатурных анализаторов, необходимых для реализации заданного локально-симметричного теста в виде ВАСТ. Анализ полученных реализаций позволил выделить два типа ВАСТ, способных реализовать большинство из существующих неразрушающих тестов: ВАСТ<sub>2</sub> с двумя (прямой и обратный) и ВАСТ<sub>3</sub> с тремя (два прямых и один обратный) сигнатурными анализаторами.

В результате синтеза модуля ОЗУ объемом 4Kb, объединенного с различными модулями ВАСТ, при помощи синтезатора полузаказных СБИС Synplicity Synplify ASIC V3.0.4, аппаратные затраты на компоненты ВАСТ для традиционных неразрушающих тестов составили 0,21% от затрат на все запоминающее устройство, а на компоненты ВАСТ<sub>2</sub> – 0,29%. При необходи-



мости повышения достоверности тестирования за счет снижения вероятности маскирования ошибок можно использовать ВАСТ<sub>3</sub> (аппаратные затраты составили 0,38%). Для оценки эффективности внедрения ВАСТ в системы на кристалле, основанные на использовании перепрограммируемой логики, выполнен синтез разработанных ВАСТ для схемы Xilinx XCV1000 с помощью синтезатора Xilinx ISE 6.2i. Результаты сравнения приведены на рис. 9.

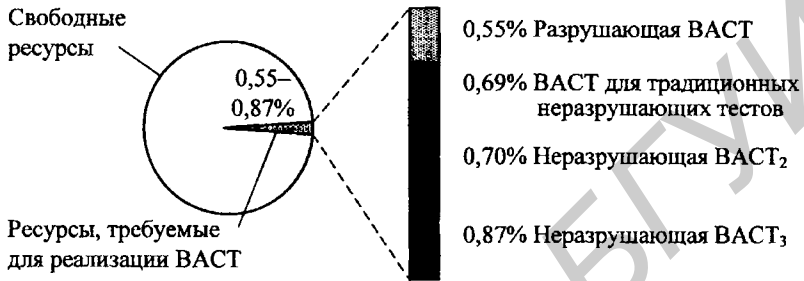


Рис. 9. Сравнение аппаратных затрат при синтезе ВАСТ для схемы перепрограммируемой логики XCV1000 фирмы Xilinx

Анализ аппаратных затрат на реализацию ВАСТ<sub>2</sub> и ВАСТ<sub>3</sub> показал целесообразность их использования для ОЗУ даже небольшого объема – незначительное возрастание аппаратных затрат компенсируется сокращением времени и повышением достоверности тестирования.

Разработана система автоматизированного синтеза средств встроенного самотестирования ОЗУ «TBISTGen», при создании которой были реализованы следующие алгоритмы:

1. Алгоритм перевода классических маршевых тестов в базовые неразрушающие тесты.
2. Алгоритм выделения условий проявления неисправностей в базовых неразрушающих тестах.
3. Алгоритм построения схемы проявления неисправностей и выполнения ее визуализация.
4. Алгоритм поиска в базовых неразрушающих тестах симметричных элементов, обнаруживающих заданные неисправности, и построения локально-симметричных тестов ОЗУ;
5. Алгоритм «FindBISTMin» построения ВАСТ с минимальным количеством сигнатурных анализаторов на основе заданного локально-симметричного теста.

Выполнены две программные реализации локально-симметричных тестов. Первая ориентирована на использование во встроенных микроконтроллерных системах без операционной системы и практически внедрена в модуле безопасного ввода информации в банкомат. Вторая разработана для тес-

тирования ОЗУ микропроцессорных систем, работающих под управлением операционной системы Linux, путем модификации ядра системы и внедрения разработанного модуля тестирования «*KernelTest*». В обоих случаях решена задача обеспечения принципа «двойной прозрачности», то есть оказания в процессе тестирования минимального влияния на работу как аппаратных средств, так и пользовательских программ. Сравнение эффективности модуля «*KernelTest*» с существующими аналогами показало возрастание скорости тестирования в 5–6 раз, достигнутое за счет использования локально-симметричных тестов и отказа от использования виртуальной памяти и файлов подкачки операционной системы. При этом достигается тестирование практически всего объема ОЗУ, за исключением страниц, занимаемых самим модулем тестирования.

### ЗАКЛЮЧЕНИЕ

Основные научные и практические результаты работы:

1) Предложена формальная модель поведения неисправностей ОЗУ в процессе неразрушающего тестирования под воздействием обратимых операций инвертирования значений ячеек [8, 9]. С ее помощью исследована и доказана обнаруживающая способность неразрушающих маршевых тестов ОЗУ [2].

2) Построены новые неразрушающие локально-симметричные тесты ОЗУ с высокой обнаруживающей способностью и малой алгоритмической сложностью [1, 6]. Усложнение алгоритма анализа выходных реакций ОЗУ для новых тестов компенсируется сокращением времени тестирования (до 60%), повышением его достоверности [17] и снижением вероятности маскирования ошибок [13]. Периодический запуск предложенных тестов в работающей системе с изменяющимся содержимым ОЗУ позволяет эффективно обнаруживать сложные кодочувствительные неисправности [5, 11].

3) Построены прерываемые локально-симметричные неразрушающие тесты ОЗУ, работа которых может быть остановлена после любого из маршевых элементов, а промежуточные тестовые данные использованы для обнаружения активизированных к текущему моменту неисправностей [12]. Это обеспечивает возможность переключения системы из режима тестирования в режим нормального функционирования до завершения всего теста, частично сохраняя при этом его обнаруживающую способность.

4) На основе созданных методов и алгоритмов практически реализована система прикладного программного обеспечения автоматизированного проектирования аппаратных средств встроенного самотестирования ОЗУ [4, 7, 14, 15, 16] и программные средства неразрушающего тестирования ОЗУ микропроцессорных систем, характеризующиеся минимальным влиянием на работу аппаратных компонентов и пользовательских программ (реализация принципа «двойной прозрачности») [10].

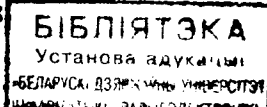
## СПИСОК ОПУБЛИКОВАННЫХ РАБОТ ПО ТЕМЕ ДИССЕРТАЦИИ

### *Статьи в научных журналах*

1. Занкович А.П., Ярмолик В.Н. Неразрушающее тестирование ОЗУ на основе анализа симметрии выходных данных // Автоматика и телемеханика. – 2003. – № 9. – С. 141–154.
2. Занкович А.П., Ярмолик В.Н. Симметричное неразрушающее тестирование ОЗУ // Доклады БГУИР. – 2005. – № 3 (11). – С. 65–70.
3. Ярмолик В.Н., Занкович А.П. Обзор методов неразрушающего тестирования ОЗУ // Доклады БГУИР. – 2005. – № 4 (12). – С. 62–72.
4. Занкович А.П., Ярмолик В.Н. Встроенная аппаратура неразрушающего самотестирования для схем ОЗУ на основе локально-симметричных тестов // Информатика. – 2005. – № 4. – С. 124–134.
5. Ярмолик В.Н., Занкович А.П. Эффективность обнаружения кодочувствительных неисправностей запоминающих устройств при неразрушающем тестировании // Вести Института современных знаний. – 2004. – № 4 (21). – С. 69–76.
6. Zankovich A.P., Pieper M. Transparent testing of word-oriented memories for DSP-systems // Известия Белорусской инженерной академии. – 2004. – Т. 1, № 2. – С. 12–14.
7. Zankovich A.P., Yarmolik V.N., Sokol B. Automatic generation of symmetric transparent March memory tests // Наукові нотатки. (Луцький державний технічний університет). – 2004. – Випуск 15. – С. 336–346.

### *Статьи в сборниках трудов научно-технических конференций*

8. Yarmolik V.N., Zankovich A.P., Ivaniuk A.A. RAM transparent tests fault coverage analysis // International Conference on Mixed Design of Integrated Circuits and Systems (MIXDES'02): Proc., Wroclaw, Poland, 20–22 June 2002 / IEEE Computer Society. – Wroclaw, Poland, 2002. – P. 545–548.
9. Zankovich A.P., Yarmolik V.N. Local Symmetric Transparent Memory Testing // IEEE 6th International Workshop on Design and Diagnostics of Electronic Circuits and Systems (DDECS'03): Proc., Poznan, Poland, 14–16 April 2003 / IEEE Computer Society. – Poznan, Poland, 2003. – P. 297–298.
10. Занкович А.П., Баженов В.В. Повышение надежности параллельных систем при помощи неразрушающего тестирования // Международная научная конференция «Суперкомпьютерные системы и их применение» (SSA'2004): Сб. тр. конф., Минск, 26–28 окт. 2004 г. / Объед. ин-т пробл. инф-ки НАН РБ. – Минск, 2004. – С. 131–135.
11. Занкович А.П. Неразрушающее тестирование кодочувствительных неисправностей запоминающих устройств // Современные проблемы радиоэлектроники: Сб. науч. тр. / Под ред. А.И. Громько – Красноярск: ИПЦ КГТУ, 2004. – С. 165–168.



12. Занкович А.П. Прерываемое неразрушающее тестирование ОЗУ // Современные проблемы радиозлектроники: Сб. науч. тр. / Под ред. А.И. Громыко – Красноярск: ИПЦ КГТУ, 2005. – С. 353–355.
13. Zankovich A.P., Yarmolik V.N. Aliasing minimization of transparent memory testing. // Новые информационные технологии: Материалы V Междунар. науч. конф. / Бел. гос. эконом. ун-т. – Мн., 2002. – Т. 1. – С. 71–76.
14. Занкович А.П. Автоматизированное проектирование средств встроенного самотестирования ОЗУ // X всероссийская научно-техническая конференция студентов, молодых ученых и специалистов «Новые информационные технологии в научных исследованиях и в образовании (НИТ-2005)»: Тез. докл. науч. конф., Рязань, 25 апр. 2005 г. / Рязан. гос. радиотех. акад. – Рязань: РГТУ, 2005. – С. 84–85.
15. Занкович А.П. Современные средства тестирования ОЗУ // Информационные технологии в XXI веке: Сб. докл. и тез. III-го Молодежного научно-практического форума, Днепропетровск, 27–28 апр. 2005 г. / Под ред. акад. НАНУ В.В. Пилипенко. – Днепропетровск, 2005. – С. 83–84.
16. Занкович А.П. Сжатие симметричных тестовых реакций схем памяти // VIII Республиканская научно-техническая конференция студентов и аспирантов «НИРС-2003»: Тез. докл. науч. конф., Минск, 9–10 декабря 2003 г.: В 7 т. / Бел. нац. техн. ун-т. – Минск, 2003. – Т. 7. – С. 75.
17. Занкович А.П. Анализ покрывающей способности неразрушающих алгоритмов тестирования ОЗУ // II Международная научно-техническая конференция «Проблемы проектирования и производства радиоэлектронных средств»: Сб. матер. конф., Новополоцк, 15–17 мая 2002 г. / Полоцк. гос. ун-т. – Новополоцк, 2002. – Т.2. – С. 270–273.

*А. Занкович*

Занковіч Арцём Пятровіч

## НЕРАЗБУРАЮЧАЕ ТЭСЦІРАВАННЕ АПЕРАТЫЎНЫХ ЗАПАМІНАЮЧЫХ ПРЫСТАСАВАННЯЎ НА АСНОВЕ ЛАКАЛЬНА-СІМЕТРЫЧНЫХ МАРШАВЫХ АЛГАРЫТМАЎ

*Ключавыя словы:* неразбураючыя тэсты АЗП, умовы выяўлення няспраўнасцей АЗП, лакальна-сіметрычныя тэсты АЗП, перапыняемыя тэсты АЗП.

Дысертацыйная работа прысвечана даследаванням у галіне забеспячэння надзейнасці схем АЗП. Мэтай работы з'яўляецца распрацоўка метадаў і сродкаў неразбураючага тэсціравання АЗП, якія характарызуюцца высокай дакладнасцю, малымі апаратнымі і праграмнымі затратамі на рэалізацыю і малым часам выяўлення няспраўнасцей.

У рабоце прапанавана новая фармальная мадэль паводзін няспраўнасцей АЗП падчас выканання неразбураючых маршавых тэстаў, для пабудовы якой створана мова апісання ўмоў іх праўлення і скрывання ў выглядзе памылкі. Мадэль дазваляе даследаваць і даказаць актывізуючую здольнасць адвольнага неразбураючага тэста. Прапанаваны новыя лакальна-сіметрычныя неразбураючыя тэсты АЗП з высокай выяўляючай здольнасцю, нізкай імавернасцю маскіравання памылак і малой алгарытмічнай складанасцю, пабудаваныя шляхам аналізу лакальна-сіметрычных падпаслядоўнасцей выхадной рэакцыі тэсціруемага АЗП. Распрацаваны перапыняемыя тэсты АЗП, работа якіх можа быць спынена пасля любога з маршавых элементаў, а прамежныя тэставыя даныя скарыстаны для выяўлення актывізаваных на бягучы момант няспраўнасцей. Упершыню прапанаваны неразбураючыя тэсты для АЗП з мнагабітавай арганізацыяй слова, выяўляючыя да 100% няспраўнасцей узаемнага ўплыву ўнутры слова.

На аснове праведзеных тэарэтычных і эксперыментальных даследаванняў створана камп'ютэрная сістэма аўтаматызаванага практавання сродкаў неразбураючага саматэсціравання АЗП і праграмныя модулі неразбураючага тэсціравання АЗП мікракантролернай сістэмы і персанальнага кампутара, працуючага пад кіраваннем AC Linux.

Занкович Артем Петрович

## НЕРАЗРУШАЮЩЕЕ ТЕСТИРОВАНИЕ ОПЕРАТИВНЫХ ЗАПОМИНАЮЩИХ УСТРОЙСТВ НА ОСНОВЕ ЛОКАЛЬНО- СИММЕТРИЧНЫХ МАРШЕВЫХ АЛГОРИТМОВ

**Ключевые слова:** неразрушающие тесты ОЗУ, условия обнаружения неисправностей ОЗУ, локально-симметричные тесты ОЗУ, прерываемые тесты ОЗУ.

Диссертационная работа посвящена исследованиям в области обеспечения надежности схем ОЗУ. Целью работы является разработка методов, алгоритмов и средств неразрушающего тестирования ОЗУ, характеризующихся высокой достоверностью, малыми аппаратными и программными затратами на реализацию и малым временем обнаружения неисправностей.

В работе предложена новая формальная модель поведения неисправностей ОЗУ при выполнении неразрушающих маршевых тестов, для построения которой создан язык описания условий их проявления и скрытия в виде ошибки. Модель позволяет исследовать и доказать активизирующую способность произвольного неразрушающего теста. Предложены новые локально-симметричные неразрушающие тесты ОЗУ с высокой обнаруживающей способностью, низкой вероятностью маскирования ошибок и малой алгоритмической сложностью, построенные путем анализа локально-симметричных подпоследовательностей выходной реакции тестируемого ОЗУ. Разработаны прерываемые тесты ОЗУ, работа которых может быть остановлена после любого из маршевых элементов, а промежуточные тестовые данные использованы для обнаружения активизированных к текущему моменту неисправностей. Впервые предложены неразрушающие тесты для ОЗУ с многобитной организацией слова, обнаруживающие до 100% неисправностей взаимного влияния внутри слова.

На основе проведенных теоретических и экспериментальных исследований создана компьютерная система автоматизированного проектирования средств неразрушающего самотестирования ОЗУ и программные модули неразрушающего тестирования ОЗУ микроконтроллерной системы и ПК, работающего под управлением ОС Linux.

**Zankovich Artyom Petrovich**

**TRANSPARENT TESTING OF RANDOM ACCESS MEMORIES BASED  
ON LOCAL-SYMMETRY MARCH ALGORITHMS**

**Keywords:** transparent RAM test, faults detection condition, local-symmetry March test, breakable RAM test.

In this dissertation transparent RAM testing is addressed. The main purpose of this work is to develop methods, algorithms and tools for transparent RAM testing, which have high fault coverage, low hardware and software charges and small latency time for erroneous data detection.

The new formal model of RAM faults manifestation during transparent March test is proposed. It is built upon the specially developed language that describes fault detection and hiding conditions. The model is used to analyze and prove fault coverage of arbitrary transparent test. Novel transparent local-symmetry RAM tests with high fault coverage and low algorithmic complexity are proposed. They detect faults by examining symmetry of RAM test response partial subsequences. Breakable RAM test are developed, which can be cancelled after an arbitrary March element. Faults, which are activated until the moment of test break, are detected by analysis of RAM partial test response. At the first time transparent tests for word-oriented RAM are proposed, which detect up to 100% of RAM inter-word coupling faults.

On the base of theoretical and experimental results, computer program of transparent RAM BIST generation is designed as well as software modules for transparent testing of RAM for microcontroller-based embedded system and workstation with OS Linux.

**ЗАНКОВИЧ**  
**Артем Петрович**

**НЕРАЗРУШАЮЩЕЕ ТЕСТИРОВАНИЕ ОПЕРАТИВНЫХ  
ЗАПОМИНАЮЩИХ УСТРОЙСТВ НА ОСНОВЕ  
ЛОКАЛЬНО-СИММЕТРИЧНЫХ МАРШЕВЫХ АЛГОРИТМОВ**

05.13.05 – Элементы и устройства вычислительной техники  
и систем управления

**АВТОРЕФЕРАТ**  
диссертации на соискание ученой степени  
кандидата технических наук

---

Подписано в печать 03.05.2006.	Формат 60x84 1/16.	Бумага офсетная.
Гарнитура «Таймс».	Печать ризографическая.	Усл. печ. л. 1, 63.
Уч.-изд. л. 1,3.	Тираж 60 экз.	Заказ 329.

---

Издатель и полиграфическое исполнение: Учреждение образования  
«Белорусский государственный университет информатики и радиоэлектроники»  
ЛИ №02330/0056964 от 01.04.2004. ЛП №02330/0131518 от 30.04.2004.

220013, Минск, П. Бровки, 6.