

Учреждение образования  
БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ  
ИНФОРМАТИКИ И РАДИОЭЛЕКТРОНИКИ

УДК 004.383; 004.272

**ПЕТРОВСКИЙ**  
Николай Александрович

**ПАРАУНИТАРНЫЕ БАНКИ ФИЛЬТРОВ НА ОСНОВЕ  
УМНОЖИТЕЛЕЙ КВАТЕРНИОНОВ ДЛЯ  
ТРАНСФОРМАЦИОННОГО КОДИРОВАНИЯ  
ИЗОБРАЖЕНИЙ В ОГРАНИЧЕНИЯХ АРИФМЕТИКИ  
С ФИКСИРОВАННОЙ ЗАПЯТОЙ**

**АВТОРЕФЕРАТ**  
диссертации на соискание ученой степени кандидата  
технических наук

по специальности 05.13.15 — Вычислительные машины, комплексы и  
компьютерные сети

Минск 2016

Работа выполнена в учреждении образования «Белорусский государственный университет информатики и радиоэлектроники»

Научный руководитель

**Станкевич Андрей Владимирович**, кандидат технических наук, доцент, доцент кафедры электронных вычислительных средств учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Официальные оппоненты:

**Татур Михаил Михайлович**, доктор технических наук, профессор, профессор кафедры электронных вычислительных машин учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

**Прокопович Григорий Александрович**, кандидат технических наук, доцент, ведущий научный сотрудник лаборатории самоорганизующихся систем Государственного научного учреждения «Объединенный институт проблем информатики Национальной академии наук Беларуси»

Оппонирующая организация

Научно-инженерное республиканское унитарное предприятие «Геоинформационные системы» Национальной академии наук Беларуси

Защита состоится «23» июня 2016 г. в 14.00 на заседании совета по защите диссертаций Д 02.15.04 при учреждении образования «Белорусский государственный университет информатики и радиоэлектроники» по адресу: 2200013, г. Минск, ул. П. Бровки, 6, корп. 1, ауд. 232, тел. 293-89-89, e-mail: dissovet@bsuir.by.

С диссертацией можно ознакомиться в библиотеке учреждения образования «Белорусский государственный университет информатики и радиоэлектроники».

Автореферат разослан «20» мая 2016 г.

Ученый секретарь совета  
по защите диссертаций, кандидат  
технических наук, доцент



П.Ю. Бранцевич

## КРАТКОЕ ВВЕДЕНИЕ

В основе наиболее распространенных современных методов трансформационного кодирования изображений лежат ортогональные декоррелирующие преобразования, осуществляющие разделение элементов данных на составляющие, содержащие основную информацию об изображении и определяющие малозначные детали. В последние несколько десятилетий банки фильтров рассматриваются как наиболее эффективная техника компрессии мультимедиа-данных и их можно рассматривать как обобщенный линейный преобразователь в системе трансформационного кодирования изображений. Банки фильтров применяются в кодировании аудиосигналов, изображений и видеопотока в таких стандартах, как JPEG, JPEG2000, JPEG XR, MPEG, H.264/AVC и др.

Особый интерес в настоящее время представляют схемы компрессии изображений, работающие по принципу *L2L* (lossless-to-lossy) и осуществляющие сжатие и восстановление цифровых изображений как без потерь (режим lossless — декоррелирующее преобразование обратимо и реализуется в целочисленной арифметике), так и с контролируемым внесением артефактов (режим lossy). Кодирование по принципу *L2L* унифицирует схемы сжатия цифровых изображений в режимах lossy и lossless, когда требуется высокое качество и степень компрессии. Это обеспечивает возможность широкого применения схем кодирования изображений в соответствии с мультимедийными приложениями. Например, в стандартах JPEG и JPEG2000 режимы lossless и lossy не имеют между собой совместимости, так как декоррелирующие преобразования оптимизированы для работы в своем режиме. В стандарте JPEG XR поддерживается схема *L2L*, однако эффективность кодирования недостаточная, особенно для изображений, у которых много высокочастотных компонент.

Следовательно, актуальной является задача создания ортогонального декоррелирующего преобразования в ограничениях арифметики с фиксированной запятой для систем трансформационного кодирования цифровых изображений по схеме *L2L*, характеризующегося структурной регулярностью, модульностью, высоким вычислительным параллелизмом, минимальной емкостью памяти, максимальной производительностью, которое может быть встроено в программируемую систему на кристалле ПЛИС (FPSoC — Field-Programmable System-on-Chip).

## ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

### Связь работы с крупными научными программами и темами

Диссертационная работа выполнена в соответствии с научно-техническими заданиями и планами работ кафедры «Электронные вычислительные средства», научно-исследовательской лаборатории 3.1 «Мульти-

процессорные системы реального времени» учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» в рамках бюджетного финансирования Республики Беларусь, а также в соответствии с перечисленными международными научными проектами с университетами и предприятиями Российской Федерации:

1. Разработка алгоритмического и аппаратно-программного обеспечения обработки мультимедиа данных; рук. д-р. техн. наук, проф. А.А. Петровский. — Минск, 2011. — ГБ № 11-2008. — 01.01.2011—31.12.2015 гг.

2. Быстрое прототипирование процессоров ортогональных преобразований с лестничной и решетчатой структурной параметризацией для систем компрессии мультимедиаданных / Белорусский республиканский ФФИ, Министерство образования Республики Беларусь; рук. канд. техн. наук, доц. Д.С. Лихачёв. — Минск, 2012. — № Ф12МВ-030. — 15.04.2012-31.03.2014 гг.

3. Разработка программного обеспечения для цифрового аппарата аудио/видео регистрации / Закрытое акционерное общество «ROSS», рук. канд. техн. наук, доц. Ал.А. Петровский. — Москва, Россия, 2012. — № 0120. — 31.12.2010 —31.12.2012 гг.

4. Быстрое прототипирование процессора многополосного вейвлет преобразования на базе параунитарного банка фильтров в алгебре кватернионов / Грант Министерства образования для аспирантов; рук. канд. техн. наук, доц. А.В. Станкевич. — Минск, 2013. — ГБЦ № 13-3084 — 03.01.2013 — 31.12.2013 гг.

5. Быстрое прототипирование процессора параунитарного банка фильтров (ПУБФ) на основе алгебры кватернионов с лестничной структурной параметризацией для систем компрессии мультимедиа данных / Российский ФФИ; рук. канд. техн. наук, доц. Д.М. Клионский. — Санкт-Петербург, 2014. — РФФИ №14-31-50555. — 01.09.2014 —31.12.2014 гг.

6. Методы и мобильные вычислительные структуры обработки сигналов для медицинских приложений / Белорусский республиканский ФФИ, Министерство образования Республики Беларусь; рук. канд. техн. наук И.С. Азаров. — Минск, 2014. — №Ф14МВ-014, № ГР 20143339. — 23.05.2014 — 31.03.2016 гг.

### **Цель и задачи исследования**

Целью диссертационной работы является разработка методов структурного синтеза параунитарных банков фильтров в алгебре кватернионов в ограничениях арифметики с фиксированной запятой для систем трансформационного кодирования цифровых изображений.

Поставленная цель определяет следующие задачи исследования:

1. Анализ и обоснование выбора параунитарного банка фильтров с линейной ФЧХ в алгебре кватернионов ( $Q$ -ПУБФ) как обратимого линейного преобразования для систем трансформационного кодирования изображений по схеме lossless-to-lossy ( $L2L$ ).

2. Разработать методы блочной лестничной схемной параметризации  $Q$ -ПУБФ как обратимого преобразователя в ограничениях арифметики с фиксированной запятой.

3. Разработать методы и алгоритмы структурного синтеза умножителя кватернионов — базового вычислительного элемента  $Q$ -ПУБФ.

4. Найти архитектурные решения процессора разделимого 2D преобразования  $Q$ -ПУБФ, осуществляющего перфективную реконструкцию исходного изображения по принципу «целое к целому».

5. Реализовать программируемую систему на кристалле ПЛИС (FPGA) для компрессии цифровых изображений по схеме  $L2L$  на основе целочисленного 2D преобразования  $Q$ -ПУБФ и провести объективное и субъективное тестирование.

### **Научная новизна**

1. Метод блочной лестничной схемной параметризации оператора умножения кватернионов как обратимого преобразователя в арифметике с фиксированной запятой, характеризующийся тем, что округление как лестничных коэффициентов, так и результата умножения не влияет на обратимость преобразования.

2. Метод блочной лестничной схемной факторизации передаточной матрицы  $Q$ -ПУБФ на основе 2D CORDIC-алгоритма, что позволяет аппроксимировать действительные умножения микровращениями CORDIC-алгоритма и получить перфективное преобразование в аппаратной реализации умножителя кватернионов, а банки  $Q$ -ПУБФ рассматриваются как обратимые преобразования «целое к целому» с числом операций округления в 2,67 раза меньшим по сравнению со стандартной факторизацией.

3. Способ конструирования умножителя на кватернион-константу на базе 2D вращений в 4D гиперплоскости путем факторизации матрицы умножения единичных кватернионов на произведение трех вырожденных единичных кватернионов с одной мнимой частью, матрицы умножения которых разреженные и умножение на каждую из них равносильно выполнению вращения на одинаковые углы, которые могут осуществляться параллельно на двух 2D CORDIC-блоках, и итерационный процесс сходится.

4. Метод быстрого прототипирования умножителя на кватернион-константу как обратимого преобразователя в целочисленной арифметике на

основе расщепления матрицы оператора умножения кватернионов и блочной лестничной схемной параметризации с использованием модулей распределенной арифметики.

5. Архитектура параллельно-поточного процессора 2D 4-канального  $Q$ -ПУБФ ( $P^2E$   $Q$ -PUFB), параллелизм вычислений в которой достигается благодаря новому способу блочного сканирования исходного изображения, по сравнению с типовым 2-канальным банком фильтров производительность увеличивается в 4 раза, а выходная латентность параллельно-поточного процессора уменьшается и не зависит от размера исходного изображения.

6. Программируемая система FPSoC- $P^2E$   $Q$ -PUFB трансформационного кодирования цифровых изображений по схеме  $L2L$  на кристалле ПЛИС Xilinx Zynq, ядром которой является параллельно-поточный процессор ( $P^2E$   $Q$ -PUFB) 2D преобразования  $Q$ -ПУБФ. В режиме кодирования lossless цифровых изображений исходное и реконструированное изображения идентичны, по объективному показателю  $PSNR$  результаты сжатия 1 : 32, 1 : 16, 1 : 8, в режиме lossy сопоставимы с альтернативными преобразованиями, а для изображений с относительно сильными высокочастотными компонентами преобразование  $Q$ -ПУБФ имеет выше эффективность.

### **Положения, выносимые на защиту**

1. Метод блочной лестничной схемной параметризации матрицы оператора умножения кватернионов как обратимого преобразователя в целочисленной арифметике.

2. Метод блочной лестничной факторизации на основе 2D CORDIC-преобразования передаточной матрицы  $Q$ -ПУБФ.

3. Способ конструирования умножителя на кватернион-константу на базе 2D вращений в 4D гиперплоскости путем факторизации матрицы умножения единичных кватернионов на произведение трех вырожденных единичных кватернионов с одной мнимой частью, матрицы умножения которых разреженные.

4. Быстрое прототипирование умножителя на кватернион-константу как обратимого преобразователя в целочисленной арифметике на основе расщепления матрицы оператора умножения кватернионов и блочной лестничной схемной параметризации с использованием модулей распределенной арифметики.

5. Архитектура параллельно-поточного процессора 2D 4-канального  $Q$ -ПУБФ ( $P^2E$   $Q$ -PUFB) на базе нового способа блочного сканирования исходного изображения.

6. Программируемая система FPSoC- $P^2E$   $Q$ -PUFB трансформационно-

го кодирования цифровых изображений по схеме  $L2L$  на кристалле ПЛИС Xilinx Zynq, ядром которой является параллельно-поточный процессор ( $P^2E$  Q-PUFB) 2D преобразования Q-ПУБФ.

### **Личный вклад соискателя ученой степени**

Результаты, приведенные в диссертации, получены соискателем лично. Вклад научного руководителя кандидата технических наук, доцента А. В. Станкевича связан с постановкой целей и задач исследований, определением возможных путей решения и обсуждением результатов исследований, проводимых автором. В публикациях с соавторами вклад соискателя определяется рамками излагаемых в диссертации результатов.

### **Апробация диссертации и информация об использовании ее результатов.**

Основные результаты диссертационной работы докладывались и обсуждались на 19 международных и республиканских научных конференциях:

*11th International Conference Pattern recognition and information processing (PRIP'2011)* – Minsk, 2011; *13, 14, 15 и 17-я международные конференции «Цифровая обработка сигналов и её применение» (DSPA'2011, DSPA'2012, DSPA'2013, DSPA'2015)* – Москва, 2011, 2012, 2013, 2015; *International Conference on Signals and Electronic Systems (ICSES)* – 2012, Wroclaw, Poland; *2nd and 4th Mediterranean Conference on Embedded Computing (MECO)* – 2013, 2015 Budva, Montenegro; *40-я международная научная конференция «Вопросы оптимизации вычислений» (BOB-XL)* – Кацевели, Украина, 2013; *международные научные конференции ИТС'2012, ИТС'2013 и ИТС'2014 (Информационные технологии и системы)* – Минск, 2012, 2013, 2014; *международная молодежная научно-техническая конференция «Современные проблемы радиотехники и телекоммуникаций» (РТ-2013)* – Севастополь, Украина, 2013; *International Conference on Audio Language and Image Processing (ICALIP)* – Shanghai, China, 2014; *международная научно-техническая конференция, приуроченная к 50-летию МРТИ-БГУИР* – Минск, 2014; *2015 IEEE 16th International Conference on e-Health Networking, Applications Services (Healthcom)* – Boston, USA, 2015;

### **Опубликование результатов диссертации**

По материалам диссертации опубликованы 26 печатных работ, в том числе 8 статей в рецензируемых научных журналах, 12 статей в сборниках материалов научных конференций и 6 тезисов докладов. Результаты диссертационной работы включены в 5 отчетов по НИР. Общий объем публикаций по теме диссертации, соответствующий пункту 18 Положения о присуждении ученых

степеней и присвоении ученых званий в Республике Беларусь, составляет около 11.5 авторского листа.

### Структура и объем диссертации

Диссертационная работа состоит из введения, общей характеристики работы, пяти глав, заключения, библиографического списка и четырех приложений. Общий объем диссертационной работы составляет 215 страниц, из них 103 страницы основного текста, 75 рисунков на 53 странице, 26 таблиц на 24 страницах, библиография из 157 наименований, включая 26 публикаций автора, на 13 страницах и четыре приложения на 22 страницах.

### ОСНОВНАЯ ЧАСТЬ

Во **введении** обоснована актуальность темы диссертационной работы, дана краткая характеристика исследуемых вопросов, определена область, основные направления, цель и задачи исследования.

**Первая глава** посвящена анализу существующих современных преобразований и архитектурных решений для приложений трансформационного кодирования изображений. Показано что, банки фильтров можно рассматривать как обобщенный преобразователь в системе трансформационного кодирования изображений, которые должны обладать свойством перфективной реконструкции. Полифазная структура максимально децимированного  $M$ -канального банка фильтров, состоящего из систем анализа и синтеза (полифазные матрицы  $\mathbf{E}(z)$  и  $\mathbf{D}(z)$ ), формулируется следующим образом:  $[H_0(z) \ H_1(z) \ \dots \ H_{M-1}(z)] = \mathbf{E}(z^M)\mathbf{e}(z)^T$ ,  $[F_0(z) \ F_1(z) \ \dots \ F_{M-1}(z)] = \mathbf{e}(z)\mathbf{D}(z^M)$ , где  $\mathbf{e}(z) = [1 \ z^{-1} \ \dots \ z^{-(M-1)}]$ ,  $H_k(z)$  и  $F_k(z)$  — передаточные функции  $k$ -го канала банка фильтров анализа и синтеза соответственно. Если матрица  $\mathbf{E}(z)$  обратима, то полифазная матрица синтеза  $\mathbf{D}(z)$  может быть выбрана как обратная матрица  $\mathbf{E}(z)$ . Такой банк фильтров называется перфективно реконструированный банк фильтров, или биортогональный банк фильтров (БОБФ). Если  $\mathbf{E}^T(z^{-1})\mathbf{E}(z) = \mathbf{I}$  и  $\mathbf{D}(z) = \mathbf{E}^T(z^{-1})$ , то это специальный класс банка фильтров — параунитарный банк фильтров (ПУБФ).

Для кодирования изображения по схеме  $L2L$  требуется, чтобы трансформационное преобразование было обратимым и реализовано в арифметике с фиксированной запятой, т. е. преобразование соответствовало схеме обработки «целое к целому». Число операций округления влияет на компактность энергии в субполосах банка фильтров, и получить высокую эффективность систем сжатия изображений по схеме  $L2L$  не представляется возможным. ПУБФ с линейной ФЧХ, как правило, параметризуются матрицами вращения Гивенса, каждый из которых соответствует одной степени свободы. Однако данные



ПУБФ теряют свойство параунитарности, когда параметры параметризации представляются с ограниченной точностью. Это обусловлено тем, что квантование компонент ортогональных матриц в общем случае приведет к изменению норм столбцов.

Одним из альтернативных решений преобразователя могут быть 4- и 8-канальные ПУБФ с линейной ФЧХ на основе алгебры кватернионов ( $Q$ -ПУБФ), которые являются преобразованиями без потерь, т. е. сохраняется энергетический баланс. Ассоциативная некоммутативная четырехмерная алгебра кватернионов  $\mathbb{H}$ , где ортогональные мнимые части подчиняются следующим законам умножения:  $i^2 = j^2 = k^2 = ijk = -1$ ,  $ij = -ji = k$ ,  $jk = -kj = i$ ,  $ki = -ik = j$ , последние двадцать лет в цифровой обработке сигналов рассматривается как новая парадигма — обработка сигналов непосредственно в многомерном домене. Так как операция умножения некоммутативна, то продукт умножения определяется операторами умножения «слева»  $M^+(q)$  и «справа»  $M^-(q)$ :

$$qx \Leftrightarrow \underbrace{\begin{bmatrix} q_1 & -q_2 & -q_3 & -q_4 \\ q_2 & q_1 & -q_4 & q_3 \\ q_3 & q_4 & q_1 & -q_2 \\ q_4 & -q_3 & q_2 & q_1 \end{bmatrix}}_{M^+(q)} \underbrace{\begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}}_x, \quad xq \Leftrightarrow \underbrace{\begin{bmatrix} q_1 & -q_2 & -q_3 & -q_4 \\ q_2 & q_1 & q_4 & -q_3 \\ q_3 & -q_4 & q_1 & q_2 \\ q_4 & q_3 & -q_2 & q_1 \end{bmatrix}}_{M^-(q)} \underbrace{\begin{bmatrix} x_1 \\ x_2 \\ x_3 \\ x_4 \end{bmatrix}}_x$$

Обе матрицы ортогональные:  $M^\pm(q)^{-1} = (1/|q|) M^\pm(q)^T$ , где  $|q|$  — норма кватерниона, а  $T$  знак транспонирования. Матрицы  $M^+(q)$  и  $M^-(q)$  размером  $4 \times 4$  соотносятся между собой как  $M^\mp(q) = D_C M^\pm(q)^T D_C$ , где  $D_C = \text{diag}(1, -I_3)$  описывает в матричной нотации оператор гиперкомплексного сопряжения. Определив сопряженный кватернион в векторно-матричном виде как  $\bar{q} = D_C q$ , можно получить, что  $M^\pm(\bar{q}) = M^\pm(q)^T$ , тогда матрица умножения на сопряженный кватернион переопределяется следующим образом:  $M^\mp(\bar{q}) = D_C M^\pm(q) D_C$ . Известно, что для каждой ортогональной матрицы  $A$  размером  $4 \times 4$  существует уникальная (с точностью до знака) пара единичных кватернионов  $P$  и  $Q$  ( $|P| = 1$ ,  $|Q| = 1$ ), таких, что  $A = M^+(P) \cdot M^-(Q) = M^-(Q) \cdot M^+(P)$ . Данная факторизация всегда соответствуют ортогональному преобразованию сигналов, даже если ее компоненты квантованы. Это происходит потому, что столбцы каждой матрицы умножения кватернионов составлены из одних и тех же элементов с точностью до знака.

Базовым элементарным преобразованием решетчатых структур  $Q$ -ПУБФ является умножение кватернионов, где один из сомножителей кватернион-

константа — кватернион с постоянными параметрами, и может рассматриваться как обобщение планарных вращений Гивенса на 4D пространство. Данные  $Q$ -ПУБФ являются системами без потерь, несмотря на квантование коэффициентов, условие регулярности первого порядка зафиксировано в значениях коэффициентов решетчатой структуры  $Q$ -ПУБФ и легко удовлетворяется даже для арифметики с фиксированной запятой.

Во **второй главе** предлагается обобщение блочной лестничной схемной параметризации на параунитарные банки фильтров в алгебре кватернионов. Разработан метод структурного синтеза оператора умножения кватернионов

$$\mathbf{M}^+(q) = \begin{bmatrix} \mathbf{C}(q) & -\mathbf{S}(q) \\ \mathbf{S}(q) & \mathbf{C}(q) \end{bmatrix}, \mathbf{C}(q) = \begin{bmatrix} q_1 & -q_2 \\ q_2 & q_1 \end{bmatrix}, \mathbf{S}(q) = \begin{bmatrix} q_3 & q_4 \\ q_4 & -q_3 \end{bmatrix},$$

как обратимого преобразователя в ограничениях арифметики с фиксированной запятой на основе блочной лестничной схемной параметризации матриц:

$$\mathbf{M}^+(q) = \underbrace{\begin{bmatrix} \mathbf{I}_2 & \mathbf{F}(q) \\ 0 & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{U}(q)} \underbrace{\begin{bmatrix} \mathbf{I}_2 & 0 \\ \mathbf{G}(q) & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{L}(q)} \underbrace{\begin{bmatrix} \mathbf{I}_2 & \mathbf{H}(q) \\ 0 & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{V}(q)},$$

$$\mathbf{M}^+(\bar{q}) = \pm \underbrace{\begin{bmatrix} \mathbf{I}_2 & -\mathbf{H}(q) \\ 0 & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{U}(\bar{q})} \underbrace{\begin{bmatrix} \mathbf{I}_2 & 0 \\ -\mathbf{G}(q) & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{L}(\bar{q})} \underbrace{\begin{bmatrix} \mathbf{I}_2 & -\mathbf{F}(q) \\ 0 & \mathbf{I}_2 \end{bmatrix}}_{\mathbf{V}(\bar{q})}.$$

Для заданного коэффициента  $q$  и матрицы умножения  $\mathbf{M}^+(q)$  определяется набор матричных выражений, которые могут быть решены однозначно для  $\mathbf{F}(q)$ ,  $\mathbf{G}(q)$  и  $\mathbf{H}(q)$  при условии, что матрица  $\mathbf{S}(q)$  несингулярная:

$$\mathbf{F}(q) = (\mathbf{C}(q) - \mathbf{I}_2)\mathbf{S}(q)^{-1}, \mathbf{G}(q) = \mathbf{S}(q), \mathbf{H}(q) = \mathbf{S}(q)^{-1}(\mathbf{C}(q) - \mathbf{I}_2).$$

Структура обратимого оператора умножения кватернионов на основе блочной лестничной схемной параметризации показана на рисунке 1. Здесь белые кружки обозначают выходы, результат которых округлен. Умножение на  $1/q$ , или на эквивалентный сопряженный кватернион  $\bar{q}$ , реализуется переупорядочиванием коэффициентов в обратном порядке и изменением их знака. Следует отметить, что округление как лестничных коэффициентов, так и результата соответствующего умножения не влияет на обратимость преобразования. Элементы матриц  $\mathbf{F}(q)$ ,  $\mathbf{G}(q)$  и  $\mathbf{H}(q)$  для  $|q| = 1$  являются вещественными коэффициентами лестничной схемной параметризации оператора умножения кватернионов  $\mathbf{M}^\pm(q)$  и имеют структуру, близкую к матрице  $\mathbf{R}_2(\varphi)$  вращения Гивенса. Например,  $\mathbf{R}_2(\varphi) = \mathbf{J}_2\mathbf{F}(q)$ , где  $\mathbf{J}_2$  — обратная единичная матрица.

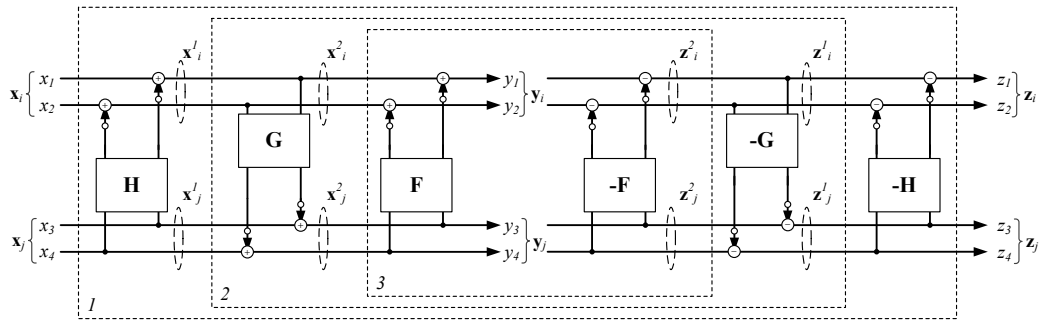


Рисунок 1. – Структура обратимого оператора умножения кватернионов

Таким образом, данные матрицы могут быть аппроксимированы с использованием 2D CORDIC-алгоритма. CORDIC-лестничная параметризация позволяет интегрировать 2D CORDIC-алгоритм «внутри» лестничной схемы умножителя кватернионов, заменив действительные умножения на микроповороты CORDIC-алгоритма: сложение и сдвиг. Прямая и обратные схемы умножителя кватернионов на основе блочной лестничной схемной параметризации со встроенным 2D CORDIC-модулем показаны на рисунке 2.

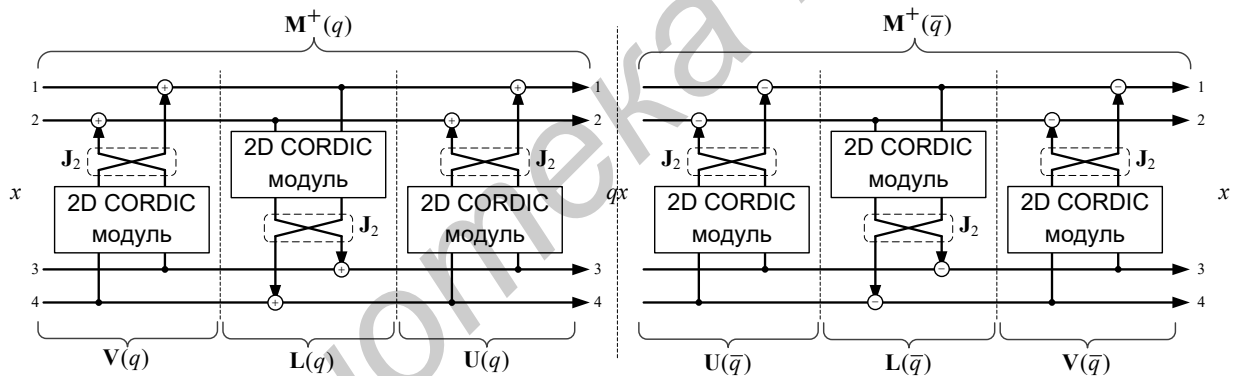


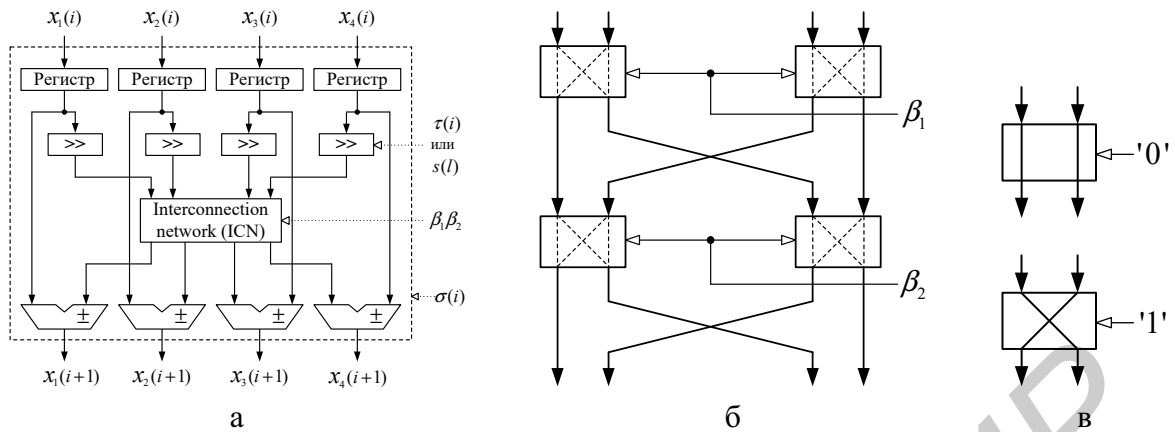
Рисунок 2. – Прямая и обратная схемы умножителя кватернионов

Предложен метод блочной лестничной схемной факторизации передаточной матрицы  $Q$ -ПУБФ на основе 2D CORDIC-алгоритма для фиксированного угла вращения, параметры управления итерационного и масштабирующего процессов которого могут быть определены и оптимизированы заранее, а  $Q$ -ПУБФ могут рассматриваться как многополосные обратимые вейвлет преобразования «целое к целому» с числом операций округления в 2,67 раза меньшим по сравнению со стандартной факторизацией.

Сформулирована задача оптимизации схемных решений CORDIC-алгоритма 2D пространства для фиксированного угла вращения, результатом решения которой является минимальное множество микроповоротов и итераций масштабирующего процесса. Итерационный и масштабирующий процессы реализуются на одной коммутируемой во времени CORDIC-схеме.

В третьей главе представлены методы проектирования умножителя на кватернион-константу в целочисленной арифметике на основе двух альтернативных техник: CORDIC и распределенная арифметика (DA). На 4D-мерный случай CORDIC-алгоритм может быть расширен с использованием преобразования Хаусхолдера. Однако итерации 4D CORDIC-алгоритма не всегда сходятся и схема микровращений не может быть использована для выполнения этапа масштабирования.

Разработан способ конструирования умножения на кватернион-константу 4D CONST-Q-CORDIC-алгоритм на базе 2D вращений в 4D гиперплоскости путем факторизации матрицы умножения  $M^\pm(q)$  единичного кватерниона  $q$ , представляющего собой произведение трех вырожденных единичных кватернионов  $d_i, d_j, d_k$  с одной мнимой частью:  $M^+(q) = M^+(d_k) \cdot M^+(d_j) \cdot M^+(d_i)$ ,  $M^-(q) = M^-(d_i) \cdot M^-(d_j) \cdot M^-(d_k)$ , матрицы умножения  $M^\pm(d_i), M^\pm(d_j)$  и  $M^\pm(d_k)$  которых разреженные и описывают 2D вращение в различных плоскостях 4D гиперплоскости на одинаковый угол, но возможно в противоположных направлениях:  $M^\pm(d_i) = \text{diag}(\mathbf{R}_2(\varphi_i), \mathbf{R}_2(\pm\varphi_i))$ ,  $M^\pm(d_j) = \mathbf{P}_{1324} \text{diag}(\mathbf{R}_2(\varphi_j), \mathbf{R}_2(\mp\varphi_j)) \mathbf{P}_{1324}^T$ ,  $M^\pm(d_k) = \mathbf{P}_{1423} \text{diag}(\mathbf{R}_2(\varphi_k), \mathbf{R}_2(\mp\varphi_k)) \mathbf{P}_{1423}^T$ , где  $\mathbf{P}_{1324}$  и  $\mathbf{P}_{1423}$  — матрицы перестановок строк и столбцов в матрице умножения кватернионов в соответствии с индексами. Умножение на каждую разреженную матрицу  $M^\pm(\zeta(\tau(i), \sigma_1(i), 0, 0))$ ,  $M^\pm(\zeta(\tau(i), 0, \sigma_2(i), 0))$ ,  $M^\pm(\zeta(\tau(i), 0, 0, \sigma_3(i)))$  равносильно выполнению вращения на одинаковые углы вращения  $\varphi$ , которые могут осуществляться параллельно на двух 2D CORDIC-модулях, и параметры управления: направления вращения  $\sigma(i)$  и числа сдвигов  $\tau(i)$  выбираются таким образом, чтобы итерации могли пропускаться или повторяться. Схема микровращений алгоритма 4-D CONST-Q-CORDIC умножения кватернионов может быть реализована, как показано на рисунке 3, используя четыре 2-входных сумматора и схему коммутации ICN, с помощью которой выбирается ненулевая мнимая часть для текущей итерации. Показано, что 4D CONST-Q-CORDIC-алгоритм требует меньше вычислительных ресурсов и сходится. Схема микровращений может быть использована для реализации этапа масштабирования: умножение на вырожденный кватернион с ненулевой действительной компонентой  $M^\pm(1 - 2^{-s(l)} + 0i + 0j + 0k)$ ,  $1 - 2^{-s(l)}$  — аппроксимация масштабного множителя  $l$ -й итерации процесса масштабирования. Высокая производительность алгоритма получается благодаря тому, что параметры управления 4D вращением  $\sigma(i), \tau(i), s(l)$  представляются нелинейной функцией числа сдвигов входных операндов операции микровращения в отличие от стандартного 4D CORDIC-алгоритма, характеризующегося последовательностью однобитных сдвигов.



а – схема микровращений; б – схема ICN на основе сети Бенеса; в – состояния переключающих схем  $2 \times 2$

Рисунок 3. – 4D CONST-Q-CORDIC умножитель кватернионов

Разработана методология быстрого прототипирования умножителя кватернионов с блочной лестничной схемной параметризацией, которая направлена на приведение компонент кватерниона-константы к динамическому диапазону  $-1 \dots 1$  и получение минимального множества управляющих параметров оператора умножения кватернионов как обратимого преобразователя в целочисленной арифметике: для кватерниона  $q$  рассматриваются все возможные его модификации  $\tilde{q}$  перестановкой и/или изменением знаков компонент кватерниона  $q$ , которые потенциально определяют вычислительную схему умножителя, в которой все компоненты матриц  $F(q)$ ,  $G(q)$ ,  $H(q)$  находятся в диапазоне  $-1 \dots 1$ ; выбирается соответствующий кандидат из множества модифицированных кватернионов  $\tilde{q}$ , для которого параметры схемы наиболее близко согласуются с принятой платформой реализации; процесс получения результата умножения исходного кватерниона  $x$  на кватернион-константу  $q$  разбивается на пять этапов: пред- и постобработку (матрицы перестановок данных  $\mathbf{P}_{pre}$  и  $\mathbf{P}_{post}$  соответственно) для формирования модифицированного кватерниона  $\tilde{q}$ , а также три этапа соответствующих разложений  $\mathbf{U}(\tilde{q})$ ,  $\mathbf{L}(\tilde{q})$ ,  $\mathbf{V}(\tilde{q})$ .

Показано, что применение подхода расщепления матрицы оператора умножения кватернионов  $\mathbf{M}^{\pm}(q)$  на четыре субматрицы позволяет построить параллельный процессор умножителя на кватернион-константу на основе восьми модулей распределённой арифметики (DA-модулей) с минимальной емкостью памяти ( $2 \times B$  битов) для числа битов  $L = 1$  обработки за процессорный цикл ( $1/f_{max}$ ) и производительностью  $f_{max}/(B/L + 1)$  операций умножения в секунду. На основе методологии быстрого прототипирования обратимого умножителя кватернионов с блочной лестничной схемной параметризацией (рисунок 1) и DA-модулях можно осуществить синтез структуры высокопроизводительного конвейерного процессора умножителя кватернионов (ри-

сунок 4). Операции умножения на соответствующие блоки (матрицы  $F(q)$ ,  $G(q)$ ,  $H(q)$ ) реализуются на DA-модулях, результат  $r_i$  которой, например, для  $F(q)$  определяется как

$$r_i = \left[ \sum_{n=0}^{(B/L)-1} F_{ji}(b_{kn})2^{-nL} + 2^{-(B-L)} F_{ij}(0) \right], i = 1, 2;$$

$$j = 1, F_{1i}(b_{kn}) = \sum_{k=1}^2 \sum_{l=0}^{L-1} 1/2 f_{ik}(q) 2^{-l} c_{k,nL+l}, F_{1i}(0) = -2^{-L} \sum_{k=1}^2 f_{ik}(q),$$

где  $F_{ij}(b_{kn})$ ,  $F_{ij}(0)$  – суммы компонент  $f_{ik}(q)$  матрицы  $F(q)$ , вычисленные заранее;  $b_{kn}$  и  $\bar{b}_{kn}$  – прямые и инверсные значения битов входных переменных;  $c_{kn} = b_{kn} - \bar{b}_{kn}$ ,  $c_{k0} = -(b_{k0} - \bar{b}_{k0})$ ,  $c_{kn}, c_{k0} \in \{-1, 1\}$ .

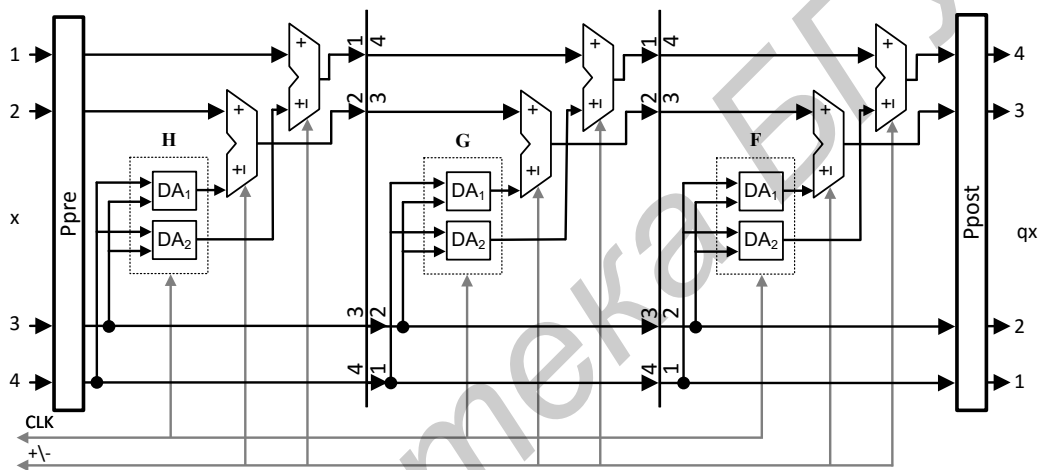
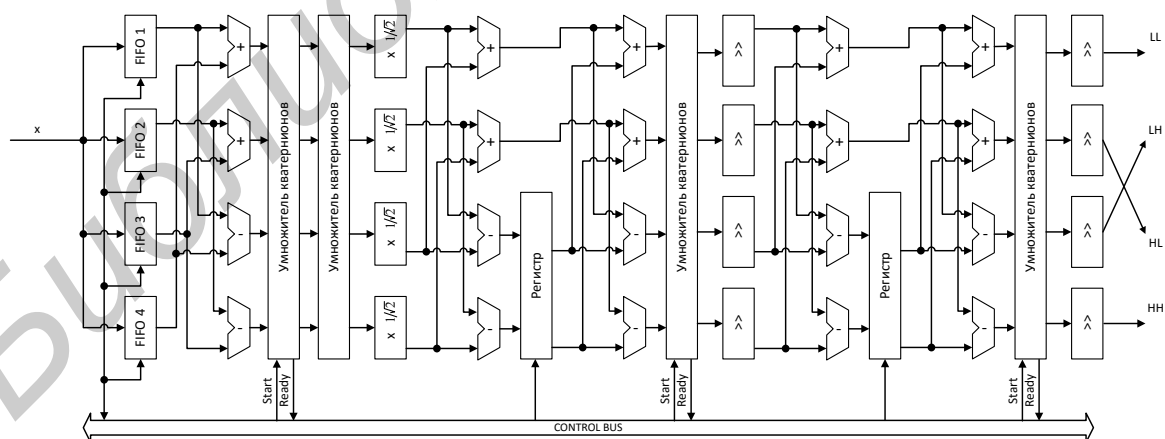


Рисунок 4. – Структура конвейерного процессора прямой схемы умножения кватернионов на DA-модулях

Архитектура процессора обратимого оператора умножения кватернионов на основе блочной лестничной схемной параметризации и DA-модулей представляет собой пятиступенчатый конвейер. Главное преимущество данной структуры перед структурой умножителя с CORDIC-лестничной схемной параметризацией состоит в том, что конвейер ступеней здесь синхронный – время выполнения операции DA постоянно для всех ступеней и не зависит от кватерниона-константы. Если принять в структуре DA-модуля  $L = B$ , т. е. операция DA выполняется за один цикл синхронизации, то выигрыш в скорости будет не менее чем в  $M + L$  раз, где  $M$  и  $L$  – число итераций итерационного и масштабирующего процессов соответственно CORDIC-алгоритма. Например, для  $B = 16$  и  $L = 1$ , FPGA XC6VLX240T (Xilinx Virtex-6) при сопоставимых аппаратных ресурсах ПЛИС производительность практически в 5 раз выше ( $23,7 \cdot 10^6$  против  $4,8 \cdot 10^6$  операций умножения произвольного кватерниона на кватернион-константу).

**Четвертая глава** посвящена разработке и исследованию параллельно-поточных процессоров 2D преобразований на основе  $Q$ -ПУБФ для систем трансформационного кодирования изображений. Предложено функционально-архитектурное проектирование архитектуры поточного процессора  $Q$ -ПУБФ на основе функциональной специализации отдельных макромодулей, организации конвейера функциональных макромодулей, соответствующих уровням обработки в структуре  $Q$ -ПУБФ и пространственном распределении вычислительного процесса между различными макромодулями, что обеспечивает сбалансированное решение между производительностью и аппаратными затратами, дает возможность реализации умножителя кватернионов как обратимого оператора умножения кватернионов в арифметике с фиксированной запятой.

Разработана архитектура поточного процессора  $Q$ -ПУБФ на базе умножителей на кватернион-константу (рисунок 5). Показано, что вне зависимости от типа умножителя кватернионов латентность поточного процессора  $Q$ -ПУБФ составит  $4n_{Q-MUL} + 1$  цикла частоты синхронизации, где  $n_{Q-MUL}$  — число циклов выполнения операции умножения на кватернион-константу, а пропускная способность поточного процессора  $Q$ -ПУБФ равна  $n_{Q-MUL}$  циклам частоты синхронизации. Максимальная пропускная способность поточных процессоров  $Q$ -ПУБФ на DA-умножителях для параметра ускорения  $L = B$  составит два цикла частоты синхронизации, а минимальная латентность —  $4 \times 2 + 1 = 9$  циклов частоты синхронизации, что в разы меньше, чем у лучшей реализации поточного процессора  $Q$ -ПУБФ на основе CORDIC-умножителя на кватернион-константу.



**Рисунок 5. – Архитектура поточного процессора  $Q$ -ПУБФ**

На основе разделимого подхода параллельно-поточная схема вычисления 2D преобразования изображения, в основу которой положены блочные лестничные структурные преобразования, позволяет найти компромисс между скоростью обработки и аппаратными затратами, сократить количество опера-

ций округления и затраты памяти, уменьшить латентность 2D преобразования. Разработана архитектура (рисунок 6) параллельно-поточного процессора 2D 4-полосного Q-ПУБФ (P<sup>2</sup>E Q-PUFB) “16in-16out”.

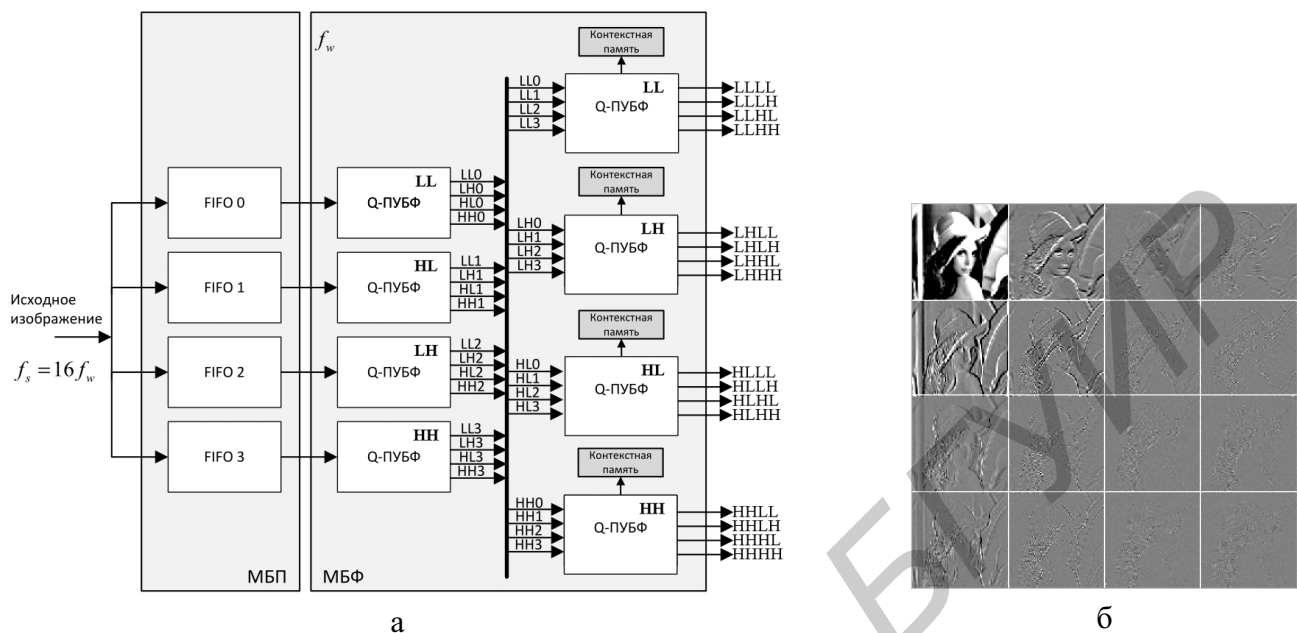


Рисунок 6. – Архитектура параллельно-поточного процессора “16in-16out”

Параллелизм вычислений здесь достигается благодаря новому способу блочного сканирования исходного изображения на этапе обработки строчных блоков пикселей  $[(4 \times 4)n, n = 1 \dots N/4]$ , а схема делимого 2D декоррелирующего преобразования в следующей фазе обработки позволяет применить принцип поточной обработки для параллельного вычисления преобразования над столбцовыми блоками пикселей  $[(4 \times 4)n, n = 1 \dots N/4]$ . В результате 2D 4-канальное Q-ПУБФ преобразование исходного изображения будет вычислено за  $N^2/16$  циклов блочной обработки и по сравнению с типовым 2-канальным банком фильтров (число циклов обработки составляет  $N^2/4$ ) производительность увеличивается в 4 раза, а выходная латентность параллельно-поточного процессора уменьшается и не зависит от размера исходного изображения, что позволяет сократить объем буферной памяти FIFO до 32 пикселей и соответствует требованиям реализации системы трансформационного кодирования на FPSoC.

Экспериментальные исследования 2D Q-ПУБФ как системы-на-кристалле ПЛИС (FPSoC Xilinx Zynq) показаны в **пятой главе**. Предложена архитектура и реализация программируемой системы кодирования цифровых изображений по схеме L2L (lossless-to-lossy) FPSoC-P<sup>2</sup>E Q-PUFB на системах-на-кристалле ПЛИС (FPSoC Xilinx Zynq), ядром которой является параллельно-поточный процессор 2D трансформационного преобразования на основе 4-полосного



$Q$ -ПУБФ ( $P^2E Q$ -PUFB). Вычисление 2D преобразования исходного изображения возлагается на специализированный параллельно-поточный процессор ( $P^2E Q$ -PUFB), а квантование коэффициентов преобразования и энтропийное кодирование — на встроенный управляющий микроконтроллер.

Реализация 2D трансформационного преобразования на параллельно-поточном процессоре "16in-16out" на основе 4-полосного  $Q$ -ПУБФ параметризованного  $4 \times 12$   $Q$ -ПУБФ,  $CG = 8,19$  дБ (обратимый множитель на кватернион-константу, распределенная 16-разрядная арифметика) для исходных 8-битовых изображений ( $512 \times 512$ ) пикселей: "Lena", "Barbara", "Ships" показала, что исходное и реконструированное изображения идентичны, т. е. восстановленные изображения на входе параллельно-поточного процессора "16in-16out" осуществляются без потерь.

Анализ сравнительных результатов (таблица 1) по объективному показателю  $PSNR$  (пиковое отношение сигнал/шум) сжатия цифровых изображений (8-битовые тестовые изображения  $512 \times 512$  "Lena" и "Barbara", 2D трансформационное преобразование на базе 8-полосного  $Q$ -ПУБФ ( $8 \times 24$   $Q$ -ПУБФ,  $CG = 9,38$  дБ) в режиме lossy сопоставимо с другими известными преобразованиями, а для изображений с относительно сильными высокочастотными компонентами ("Barbara") имеет выше эффективность.

Таблица 1. – Сравнительные результаты кодирования по показателю  $PSNR$

Тип банка фильтров	"Lena"			"Barbara"		
	0,25 bpp	0,5 bpp	1,0 bpp	0,25 bpp	0,5 bpp	1,0 bpp
Daubechies wavelet 12	33,65	36,77	40,01	28,16	32,09	37,30
9/7 wavelet	33,71	36,83	40,03	28,10	32,01	37,17
$8 \times 24$ PUBF	33,36	36,64	39,94	29,43	33,53	38,34
$8 \times 24$ GenLOT	33,25	36,54	39,82	29,31	33,55	38,31
$8 \times 24$ BOFB	33,53	36,82	39,84	29,66	33,63	38,38
$8 \times 24$ GLBT	33,32	36,61	39,68	29,29	33,29	38,18
<b><math>8 \times 24</math> <math>Q</math>-ПУБФ</b>	<b>34,65</b>	<b>37,15</b>	<b>39,41</b>	<b>30,58</b>	<b>34,51</b>	<b>38,19</b>
JPEG2000 (9/7 wavelet)	33,25	36,29	39,25	27,73	31,41	36,56

## ЗАКЛЮЧЕНИЕ

### Основные научные результаты диссертации

1. Разработан метод блочной лестничной схемной параметризации оператора умножения кватернионов как обратимого преобразователя в арифметике с фиксированной запятой, характеризующийся тем, что округление как лестничных коэффициентов, так и результата умножения не влияет на обратимость преобразования. Количество источников шума здесь сокращается в 2,67 раза

по сравнению с прямой структурой умножения кватернионов за счет объединения многих операций округления [3, 11, 12, 15].

2. Предложен метод блочной лестничной схемной факторизации передаточной матрицы  $Q$ -ПУБФ на основе 2D CORDIC-алгоритма для фиксированного угла вращения, что позволяет аппроксимировать действительные умножения микровращениями CORDIC-алгоритма, параметры управления итерационного и масштабирующего процессов которого могут быть определены и оптимизированы заранее, а  $Q$ -ПУБФ рассматриваются как многополосные обратимые вейвлет преобразования «целое к целому» с числом операций округления почти в три раза меньшим по сравнению со стандартной факторизацией [3, 7, 8, 10, 15, 19, 22, 26].

3. Разработан 4D CONST-Q-CORDIC-алгоритм умножения на кватернион-константу на базе 2D вращений в 4D гиперплоскости путем факторизации матрицы умножения единичных кватернионов на произведение трех вырожденных единичных кватернионов с одной мнимой частью, матрицы умножения которых разреженные. Параметры управления 4D вращением представляются нелинейной функцией числа сдвигов входных операндов операции микровращения в отличие от стандартного 4D CORDIC-алгоритма, характеризующегося последовательностью однобитных сдвигов и итерационный процесс сходится [7, 16, 17, 21, 23, 26].

4. Метод быстрого прототипирования умножителя на кватернион-константу как обратимого преобразователя в целочисленной арифметике на основе расщепления матрицы оператора умножения кватернионов и блочной лестничной схемной параметризации с использованием модулей распределенной арифметики позволяет проектировать процессор умножителя, соответствующий необходимым условиям трансформационного кодирования изображения по схеме  $L2L$  [1, 3, 5, 11, 14].

5. Разработана архитектура параллельно-поточного процессора 2D 4-канальной  $Q$ -ПУБФ ( $P^2E Q$ -PUFB), параллелизм вычислений в которой достигается благодаря новому способу блочного сканирования исходного изображения на этапе обработки строчных блоков пикселей, а схема разделимого 2D декоррелирующего преобразования в следующей фазе обработки позволяет применить принцип поточной обработки для параллельного вычисления преобразования над столбцовыми блоками пикселей. По сравнению с типовым 2-канальным банком фильтров производительность увеличивается в 4 раза, а выходная латентность уменьшается и не зависит от размера исходного изображения [12, 20].

6. Реализована программируемая система FPSoC- $P^2E Q$ -PUFB трансформационного кодирования цифровых изображений по схеме  $L2L$  на кристалле

ПЛИС Xilinx Zynq, ядром которой является параллельно-поточный процессор “16in-16out” ( $P^2E$   $Q$ -PUFB) 2D преобразования  $Q$ -ПУБФ. В режиме кодирования lossless цифровых изображений исходное и реконструированное изображения идентичны, по объективному показателю  $PSNR$  результаты сжатия 1 : 32, 1 : 16, 1 : 8 в режиме lossy сопоставимы с альтернативными преобразованиями, а для изображений с относительно сильными высокочастотными компонентами преобразование  $Q$ -ПУБФ имеет выше эффективность [4, 8, 20].

### **Рекомендации по практическому использованию результатов**

Разработанные методы структурного синтеза  $Q$ -ПУБФ для трансформационного кодирования изображений в ограничениях арифметики с фиксированной запятой могут использоваться в компрессии цифровых медицинских изображений по схеме *lossless*, в цифровой аппаратуре аудио/видео регистрации и других мобильных мультимедийных устройствах. Разработаны и внедрены на предприятиях Республики Беларусь и Российской Федерации следующие аппаратно-программные средства и мобильные реконфигурируемые системы на кристалле:

1. Программное обеспечение цифровой аппаратуры аудио-видео регистрации. — ЗАО «РОСС», г. Москва.
2. Метод и исследовательский стенд быстрого прототипирования встраиваемых программируемых систем на кристалле ПЛИС (FPSoC) для мультимедийных приложений. — ЧНПУП «НТЛаб-системы», г. Минск.
3. Метод CORDIC-лестничной параметризации  $Q$ -ПУБФ, а также встраиваемая программируемая система на кристалле ПЛИС (FPSoC) кодирования изображений по схеме  $L2L$ . — ЧНПУП «НТЛаб-системы», г. Минск.
4. Методические материалы быстрого прототипирования процессоров многополосного вейвлет преобразования в целочисленной арифметике для систем обработки мультимедиа данных для специальности 1-40 02 02 «Электронные вычислительные средства». — БГУИР, г. Минск.

## **СПИСОК ПУБЛИКАЦИЙ СОИСКАТЕЛЯ УЧЕНОЙ СТЕПЕНИ**

### **Статьи в рецензируемых научных журналах**

1. Петровский, Н.А. Реализация умножителя кватернионов на распределенной арифметике / Н.А. Петровский, М. Парфенюк // Доклады БГУИР. — 2011. — Т. 55, № 1. — С. 70–74.
2. Петровский, Н.А. Процессор обработки изображения на многополосном вейвлет преобразовании в алгебре кватернионов / Н.А. Петровский // Доклады БГУИР. — 2011. — Т. 61, № 7. — С. 76–82.

3. Parfieniuk, M. Rapid Prototyping of Quaternion Multiplier: From Matrix Notation to FPGA-based Circuits / M. Parfieniuk, N.A. Petrovsky, A.A. Petrovsky // *Rapid Prototyping Technology: Principles and Functional Requirements*. — Vienna: InTech, 2011. — P. 227–246. **doi:10.5772/20939**.

4. Петровский, Н.А. Оптимальное распределение бит в параунитарном субполосном кодере изображений на основе алгебры кватернионов / Н.А. Петровский // *Доклады БГУИР*. — 2014. — Т. 79, № 1. — С. 72–77.

5. Petrovsky, N. Low read-only memory distributed arithmetic implementation of quaternion multiplier using split matrix approach / N. Petrovsky, A. Stankevich, A. Petrovsky // *Electronics Letters*. — 2014. — Vol. 50, № 24. — P. 1809–1811. **doi:10.1049/el.2014.1775**.

6. Ключеня, В.В. Быстрое прототипирование встраиваемых программируемых систем на ПЛИС для мультимедийных приложений / В.В. Ключеня, Н.А. Петровский // *Информатика*. — 2015. — № 47. — С. 13–28.

7. Петровский, Н.А. CORDIC техника для фиксированного угла вращения в операции умножения кватернионов / Н.А. Петровский, А.В. Станкевич, А.А. Петровский // *Информатика*. — 2015. — № 48. — С. 85–108.

8. Petrovsky, N. CORDIC-lifting factorization of paraunitary filter banks based on the quaternionic multipliers for lossless image coding / N. Petrovsky, A. Stankevich, A. Petrovsky // *Multidimensional Systems and Signal Processing, in special issue Efficient video coding and beyond*. — 2016. — V.27, № 3. — P. 667–695. **doi:10.1007/s11045-015-0323-x**

**Статьи в сборниках материалов научных конференций, включенных в системы международного цитирования (Scopus, Web of Knowledge и IEEE Xplore digital library)**

9. Petrovsky, N.A. The CORDIC-inside-lifting architecture for constant-coefficient hardware quaternion multipliers / N. A. Petrovsky, M. Parfieniuk // *In Proc. Int. Conf. on Signals and Electronic Systems (ICSES), Wroclaw, Poland; 2012 / Wroclaw, 2012*. — 6 P. **doi:10.1109/ICSES.2012.6382236**.

10. Petrovsky, N. Pipelined embedded processor of quaternionic m-band wavelets for image multiresolution analysis / N. Petrovsky, M. Parfieniuk, A. Petrovsky // *2nd Mediterranean Conference on Embedded Computing (MECO)*, — Budva, Montenegro; 2013 / Budva, 2013. — P. 196–199. **doi:10.1109/MECO.2013.6601355**.

11. Petrovsky, N. Structurally orthogonal finite precision implementation quaternionic based paraunitary filter bank / N. Petrovsky, A. Stankevich, A. Petrovsky // *Audio Language and Image Processing (ICALIP): International Conference on*, Shanghai, China; 2014 / Shanghai, 2014. — P. 942–947. **doi:10.1109/ICALIP.2014.7009933**.

12. Petrovsky, N. Design and high-performance hardware architecture for image coding using block-lifting-based quaternionic paraunitary filter banks / N. Petrovsky, A. Stankevich, A. Petrovsky // Embedded Computing (MECO): 4th Mediterranean Conference on, Budva, Montenegro; 2015 / Budva, 2015. — P. 193–198. doi:10.1109/MECO.2015.7181901.

13. Petrovsky, N. FPSoC using Xilinx Zynq for medical image coding based on the quaternionic paraunitary filter banks / N. Petrovsky, A. Stankevich, A. Petrovsky // e-Health Networking, Applications Services (Healthcom), 2015 IEEE 17th International Conference on, Boston, USA; 2015 / Boston, 2015. — P. 587–588. doi:10.1109/HealthCom.2015.7454573.

#### Статьи в сборниках материалов научных конференций

14. Petrovsky, N.A. Distributed arithmetic-based quaternion M-band wavelets kernel for multi-resolution analysis of multimedia data / N.A. Petrovsky, M. Parfieniuk // Pattern recognition and information processing (PRIP'2011): Proc. 11th Int. Conf., Minsk, Belarus; 2011 / Minsk 2011. — P. 253–258.

15. Петровский, Н.А. Параллельный множитель кватернионов на ПЛИС для параунитарных банков фильтров / Н.А. Петровский, М. Парфенюк // Цифровая обработка сигналов и ее применение (DSPA'2011): сб. тр. 13-й Междунар. конф., Москва, 2011 г. / Москва, 2011. — Т. 2. — С. 305–308.

16. Петровский, Н.А. Лестничная схема множителя кватернионов на основе 2D-CORDIC алгоритма / Н.А. Петровский, М. Парфенюк // Цифровая обработка сигналов и её применение (DSPA'2012): сб. тр. 14-й Междунар. конф., Москва, 2012 г. / Москва, 2012. — С. 402–406.

17. Петровский, Н. А. Многомерный CORDIC алгоритм кватернионов с «разреженными» итерациями / Н. А. Петровский, М. Парфенюк // Цифровая обработка сигналов и её применение (DSPA'2013): сб. тр. 15-й Междунар. конф., Москва, 2013 г. / Москва, 2013. — Т. 2. — С. 206–210.

18. Петровский, Н.А. 4D-CORDIC арифметика для процессора параунитарного банка фильтров на основе алгебры кватернионов / Н.А. Петровский, М. Парфенюк, А. А. Петровский // Вопросы оптимизации вычислений: сб. тр. 40-ой науч. конф., Ялта, Украина: 2013 г. / Ялта, 2013. С. 214–215.

19. Ключеня, В.В. Исследование реализации алгоритмов ДКП на основе Microblaze / В.В. Ключеня, Н.А. Петровский // Цифровая обработка сигналов и ее применение (DSPA'2015): сб. тр. 17-й Междунар. конф., Москва, 2015 г. / Москва, 2015. — Т. 2. — С. 631–636.

20. Петровский, Н.А. Обобщенная блочная-лестничная факторизация параунитарного банка фильтров на основе кватернионов / Н.А. Петровский, А.А. Петровский // Цифровая обработка сигналов и ее применение (DSPA'2015): сб. тр. 17-й Междунар. конф., Москва, 2015 г. / Москва, 2015. — Т. 1. — С. 186–191.

**Тезисы докладов в сборниках материалов научных конференций**

21. Петровский, Н.А. Особенности FPGA реализации умножителя кватернионов на базе схемы 4D CORDIC / Н.А. Петровский // Информационные технологии и системы (ИТС'2012): сб. тр. междунар. науч. конф., Минск, Беларусь, 2012 г. / БГУИР. — Минск, 2012. — С. 198–199.

22. Петровский, Н.А. Рекурсивный процессор умножителя кватернионов со структурной CORDIC-лестничной параметризацией / Н.А. Петровский, А.В. Станкевич // Информационные технологии и системы (ИТС'2013): сб. тр. междунар. науч. конф., Минск, Беларусь, 2013 г. / БГУИР. — Минск, 2013. — С. 196–197.

23. Петровский, Н.А. FPGA реализация параунитарного банка фильтров на базе многомерного CORDIC алгоритма / Н.А. Петровский, А.В. Станкевич // сб. тр. междунар. молодежной науч.-техн. конф. Современные проблемы радиотехники и телекоммуникаций (РТ-2013) Севастополь, Украина, 2013 г. / СевНТУ. — Севастополь, 2013. — С. 349.

24. Ключеня, В.В. Стенд исследований алгоритмов обработки изображений на основе отладочного модуля Xilinx ML-401 / В.В. Ключеня, Н.А. Петровский // Информационные технологии и системы (ИТС'2014): сб. тр. междунар. науч. конф., Минск, Беларусь, 2014 г. / БГУИР. — Минск, 2014. — С. 184–185.

25. Петровский, Н.А. Параунитарный банк фильтров без потерь с линейной ФЧХ на основе DSP48 блоков в FPGA архитектуре / Н.А. Петровский // Информационные технологии и системы (ИТС'2014): сб. тр. междунар. науч. конф., Минск, Беларусь, 2014 г. / БГУИР. — Минск, 2014. — С. 190–191.

26. Петровский, Н.А. CORDIC алгоритм в умножителях кватернионов / Н.А. Петровский // Международная научно-техническая конференция, приуроченная к 50-летию МРТИ-БГУИР: сб. тр. / БГУИР. — Минск, 2014. — Т. 1. — 2014. — С. 293–295.



## РЕЗЮМЕ

Петровский Николай Александрович

### **Параунитарные банки фильтров на основе умножителей кватернионов для трансформационного кодирования изображений в ограничениях арифметики с фиксированной запятой**

**Ключевые слова:** параунитарный банк фильтров, трансформационное кодирование цифровых изображений, алгебра кватернионов, параллельно-поточный процессор.

**Цель работы:** разработка методов структурного синтеза параунитарных банков фильтров в алгебре кватернионов в ограничениях арифметики с фиксированной запятой для систем трансформационного кодирования цифровых изображений по схеме lossless-to-lossy ( $L2L$ ) и реализация программируемой системы на кристалле (FPSoC — Field-Programmable System-on-Chip).

**Полученные результаты и их новизна:** разработаны методы блочной лестничной схемной факторизации передаточных матриц  $Q$ -ПУБФ и операторов умножения кватернионов на основе 2D CORDIC-алгоритма и модулей распределенной арифметики как обратимых преобразователей, характеризующиеся тем, что округление как лестничных коэффициентов, так и результатов умножения не влияет на обратимость преобразования, а число операций округления почти в 3 раза меньше по сравнению со стандартной факторизацией, что соответствует необходимым условиям трансформационного кодирования изображений по схеме  $L2L$ . Реализована программируемая система FPSoC- $P^2E$   $Q$ -PUFB трансформационного кодирования цифровых изображений по схеме  $L2L$  на кристалле ПЛИС Xilinx Zynq, ядром которой является параллельно-поточный процессор “16in-16out” ( $P^2E$   $Q$ -PUFB) 2D преобразования  $Q$ -ПУБФ. В режиме кодирования lossless цифровых изображений исходное и реконструированное изображения идентичны, по объективному показателю  $PSNR$  результаты сжатия 1 : 32, 1 : 16, 1 : 8, в режиме lossy сопоставимы с альтернативными преобразованиями, а для изображений с относительно сильными высокочастотными компонентами преобразование  $Q$ -ПУБФ имеет выше эффективность.

**Рекомендации по использованию и область применения:** разработанные методы и система трансформационного кодирования изображений могут использоваться в сжатии цифровых медицинских изображений, в цифровой аппаратуре аудио/видео регистрации и других мобильных мультимедийных устройствах. Результаты внедрены на предприятиях Республики Беларусь (ЧНПУП «НТЛаб-системы» г. Минск) и Российской Федерации (ЗАО «РОСС» г. Москва), а также используются в учебном процессе БГУИР для специальности 1-40 02 02 «Электронные вычислительные средства».

## РЭЗІЮМЭ

Пятроўскі Мікалай Аляксандравіч

### Параўнітарныя банкі фільтраў на падставе памнажальнікаў кватэрніонаў для трансфармацыйнага кадавання выяў у абмежаваннях арыфметыкі з фіксаванай коскай

**Ключавыя словы:** параўнітарны банк фільтраў, трансфармацыйнае кадаванне лічбавых выяў, алгебра кватэрніонаў, паралельна-патокавы працэсар.

**Мэта работы:** распрацоўка метадаў структурнага сінтэза параўнітарных банкаў фільтраў у алгебры кватэрніонаў у абмежаваннях арыфметыкі з фіксаванай коскай для сістэм трансфармацыйнага кадавання лічбавых выяў па схеме lossless-to-lossy ( $L2L$ ) і рэалізацыя праграмаванай сістэмы на крышталі (FPSoC — Field-Programmable System-on-Chip).

**Атрыманыя вынікі і іх навізна:** распрацаваны метады блокавай лесвічнай схемнай фактарызацыі перадаткавых матрыц  $Q$ -ПУБФ і апэратараў памнажэння кватэрніонаў на падставе 2D CORDIC-алгарытма і модуляў размеркаванай арыфметыкі як абарачальных пераўтваральнікаў, якія характэрызуюцца тым, што акругленне як лесвічных каэфіцыентаў, так і вынікаў памнажэння не ўплывае на абарачальнасць пераўтварэння, а колькасць аперацый акруглення амаль ў 3 разы меншая ў параўнанні са стандартнай фактарызацыяй, што адпавядае неабходным умовам трансфармацыйнага кадавання выяў па схеме  $L2L$ . Рэалізаваная праграмаваная сістэма FPSoC- $P^2E$   $Q$ -PUFB трансфармацыйнага кадавання лічбавых выяў па схеме  $L2L$  на крышталі ПЛІС Xilinx Zynq, ядром якой з'яўляецца паралельна-патокавы працэсар "16in-16out" ( $P^2E$   $Q$ -PUFB) 2D пераўтварэння  $Q$ -ПУБФ. У рэжыме кадавання lossless лічбавых выяў выточная і рэканструяваная выявы ідэнтычныя, па аб'ектыўнаму паказчыку  $PSNR$  вынікі сціскання 1 : 32, 1 : 16, 1 : 8, у рэжыме lossy супастаўныя з альтэрнатыўнымі пераўтварэннямі, а для выяў з адносна моцнымі высокачастотнымі кампанентамі пераўтварэнне  $Q$ -ПУБФ мае вышэйшую эфектыўнасць.

**Рэкамендацыі па выкарыстанні і вобласць ужывання:** распрацаваныя метады і сістэма трансфармацыйнага кадавання выяў могуць выкарыстоўвацца ў сцісканні лічбавых медыцынскіх выяў, у лічбавай апаратуры аўдыё/відэа рэгістрацыі і іншых мабільных мультымедыйных прыладах. Вынікі выкарыстання на прадпрыемствах Рэспублікі Беларусь (ЧНПУП «НТЛаб-системы» г. Мінск) і Расійскай Федэрацыі (ЗАО «РОСС» г. Масква), а таксама выкарыстоўваюцца ў навучальным працэсе БДУІР для спецыяльнасці 1-40 02 02 «Электронныя вылічальныя сродкі».



## SUMMARY

Petrovsky Nick Aleksandrovich

### **Quaternion multiplier based paraunitary filter banks for transform image coding with fixed point arithmetic constraints**

**Key words:** paraunitary filter bank, digital image transformational coding, quaternion algebra, parallel processor.

**The purpose of research** is development of structural synthesis methods of paraunitary filter banks based on the quaternion algebra in constraints of fixed point arithmetics for the transformation digital image coding system according to the lossless-to-lossy scheme ( $L2L$ ) and implementation of the developed programmable System-on-Chip (FPSoC – Field-Programmable System-on-Chip).

**The results obtained and their novelty:** methods of block-lifting factorization of  $Q$ -PUFB transfer matrix and quaternion multiplication operators based on 2D CORDIC-algorithm and distributed arithmetic modules used as reversible transform, characterized by the fact that adjustment of either lifting coefficients or multiplication results does not affect the reversibility of transformation, and the number of rounding operations is almost 3 times less than the standard factorization, which meets necessary conditions for transformational image coding based on  $L2L$  scheme. Implementation of developed FPSoC- $P^2E$   $Q$ -PUFB system of digital image transformational coding based on  $L2L$  scheme on the FPGA Xilinx Zynq, the core of which is a parallel-flow "16in-16out" processor ( $P^2E$   $Q$ -PUFB) of 2D transformation of  $Q$ -PUFB. In case of lossless digital image coding the original and reconstructed images are identical, according to objective  $PSNR$  indicator the results 1 : 32, 1 : 16, 1 : 8 compression in lossy mode are comparable with alternative transformations, and for images with relatively strong high-frequency components  $Q$ -PUFB transform is more effective.

**Recommendations on the use and field of application:** the developed methods and transformational image coding system can be applied for digital medical images compression, in digital devices of audio/video recording and other mobile multimedia devices. The results are implemented in enterprises of the Republic of Belarus («NTLab-systems» CJSC, Minsk) and the Russian Federation («ROSS» CJSC, Moscow), as well as used in the educational process in BSUIR for speciality 1-40 02 02 «Computer engineering».

*Научное издание*

**Петровский Николай Александрович**

**ПАРАУНИТАРНЫЕ БАНКИ ФИЛЬТРОВ  
НА ОСНОВЕ УМНОЖИТЕЛЕЙ КВАТЕРНИОНОВ  
ДЛЯ ТРАНСФОРМАЦИОННОГО КОДИРОВАНИЯ  
ИЗОБРАЖЕНИЙ В ОГРАНИЧЕНИЯХ АРИФМЕТИКИ  
С ФИКСИРОВАННОЙ ЗАПЯТОЙ**

**АВТОРЕФЕРАТ**

диссертации на соискание ученой степени кандидата технических наук

по специальности 05.13.15 — Вычислительные машины,  
комплексы и компьютерные сети

Подписано в печать 17.05.2016. Формат 60x84. Бумага офсетная. Гарнитура «Таймс».  
Отпечатано на ризографе. Усл. печ. 1,63. Уч.-изд. л. 1,4. Тираж 60 экз. Заказ 114.

Издатель и полиграфическое исполнение: учреждение образования  
«Белорусский государственный университет информатики и радиоэлектроники»

Свидетельство о государственной регистрации издателя, изготовителя,  
распространителя печатных изданий № 1/238 от 24.03.2014,

№ 2/113 от 07.04.2014, № 3/615 от 07.04.2014.

ЛИ № 02330/264 от 14.04.2014.

220013, Минск, П. Бровки, 6