

ДИВЕРСНЫЙ ПРОГРАММИРУЕМЫЙ ЛОГИЧЕСКИЙ КОНТРОЛЛЕР

Д. И. Черемисинов

Объединённый институт проблем информатики Национальной академии наук Беларуси

Минск, Республика Беларусь

E-mail: {cher@newman.bas-net.by}

Рассматривается проблема многоверсионности как метод достижения высокого уровня надежности и безопасности в системах, требовательных к безопасности. Под многоверсионностью подразумевается дублирование подсистем, так что дублирующие подсистемы используют альтернативные (диверсные) методы вычислений. Предлагается использовать в системах логического управления в качестве альтернативного логический контроллер, программируемый на языке ПРАЛУ. Надежность системы логического управления с дублированием такого типа повышается благодаря использованию принципа диверсности.

ВВЕДЕНИЕ

Программируемый логический контроллер (ПЛК) – это встроенное устройство, базовый элемент подсистем управления в промышленном оборудовании. Наиболее распространенным примером применения ПЛК является устройство управления автоматической технологической машиной: станком, сборочной линией и т. д. Подсистемы управления специфичны для каждого вида промышленного оборудования, в то же время ПЛК является универсальным устройством. Универсальность обеспечивает возможность серийного производства контроллеров, а это и позволяет сократить время подготовки, модернизации производства, повысить надежность и улучшить иные технические характеристики подсистем управления. Проектирование подсистемы управления на основе ПЛК сводится к программированию последнего.

Важной задачей в развитии безопасности критически важных компьютерных систем является достижение высокого уровня надежности и безопасности. Для целей повышения уровня безопасности систем часто используется метод, подразумевающий программно-аппаратную и/или функциональную избыточность, который еще известен как многоверсионный подход (принцип диверсности – *diversus* – отличающийся) [1-2]. Метод диверсности применяется для компенсации рисков в системах, требовательных к безопасности, прежде всего, в системах специального назначения. Особенно часто метод используется в программно-аппаратных решениях для АЭС и аэрокосмических бортовых системах управления. В диверсной система парирование ошибок достигается N-кратным резервированием и использованием мажоритарного элемента, с постоянным включением резервных элементов, при котором дубли устройства проектируются независимо. Здесь можно предполагать отсутствие корреляции ошибок в дублях, так как независимость процесса разработки уменьшает ве-

роятность ошибок в дублях по общей причине (common cause failure).

I. ЦИКЛ СКАНИРОВАНИЯ ПЛК

Один из главных параметров ПЛК - время выполнения цикла сканирования (PLC scan time). По принципу работы почти все выпускаемые логические контроллеры моделируют поведение релейно-контактных схем (РКС) и программируются в символикe этих схем [3]. Когда выполняется программа на РКС, логический контроллер постоянно выполняет единственный цикл, называемый циклом сканирования. Цикл сканирования состоит из опроса датчиков, выполнения РКС и выдачи команд на исполнительные механизмы. В результате опроса датчиков становятся известными значения входных сигналов. Выполнение РКС заключается в моделировании поведения релейно-контактной схемы. Цикл сканирования завершается установкой выходных сигналов, вычисленных при выполнении программы на РКС. Длительность цикла сканирования (PLC scan time) задает минимальную длительность событий на входах ПЛК. Иногда быстродействие ПЛК задается скоростью (частотой) сканирования (PLC scan rate). Частота сканирования - это число циклов сканирования, выполненных в единицу времени. Скорость сканирования может значительно измениться от одного цикла сканирования к другому. В цикле сканирования главные затраты времени связаны с формированием таблицы входных переменных в ходе опроса датчиков и установкой выходных сигналов по таблице выходных переменных. Например, чтобы просмотреть один контакт в РКС требуется меньше одной микросекунды. Время, необходимое для опроса или установки внешнего вывода составляет 200 - 300 микросекунд. Таким образом, основным фактором, ограничивающим быстродействие ПЛК является число каналов ввода/вывода и в меньшей степени размер памяти для программы.

В качестве примера типичного ПЛК можно привести продукцию одного из мировых лидеров автоматизации производства – фирмы Siemens Automatic. Так контроллеры серии S7-300 обеспечивают минимальное время выполнения одного цикла программы равное 10 мс. Учитывая теорему Котельникова, можно подсчитать, что частоты протекающих в объекте управления процессов не должны превышать 50 Гц.

Известны две типичные архитектуры центрального процессора ПЛК: стандартный или немного модифицированный микроконтроллер (например специализированный процессор, реализованный в виде заказной СБИС - ASIC) или двухпроцессорная архитектура с разделенной обработкой команд, работающих с битами и обрабатывающих переменные длиной в несколько байтов. Способ, которым процессор ПЛК обращается к модулям ввода/вывода, имеет решающее влияние на операционную скорость ПЛК.

II. ЛОГИЧЕСКИЙ КОНТРОЛЛЕР, ПРОГРАММИРУЕМЫЙ НА ЯЗЫКЕ ПРАЛУ

Технологическую машину можно условно разбить на взаимодействующие между собой управляющее и исполнительное устройства. В первом сосредоточены все управляющие функции. Объект управления – это идеализация, для которой характерно предположение, что переходы в технологическом процессе происходят лишь в результате управляемого воздействия на исполнительные механизмы. Параллелизм, присутствующий в объектах управления, проявляется параллелизмом и в алгоритме управления. Для описания таких процессов были предложены язык ПРАЛУ [4], в котором основными операциями являются ожидания наступления некоторого события и действия – выдачи команд на исполнительные механизмы. Кроме того, в языке представлены операции ограниченной арифметики, и реакции на особые события типа срабатывания аварийной защиты - операция гашения. Технология программирования обычных ПЛК на языке ПРАЛУ предложена [5]. Процесс трансляции алгоритма управления в программу на языке РКС представляет собой последовательность оптимизирующих преобразований моделей алгоритма управления: алгоритм управления → асинхронный параллельный автомат → асинхронный секвенциальный автомат → программа для ПЛК в символьном виде → программа на языке РКС выбранного ПЛК.

Логический контроллер с оригинальной архитектурой, программируемый на ПРАЛУ [6], позволяет получить меньшее время реакции по сравнению с выпускаемыми контроллерами. Оценка длительности цикла сканирования контроллера на основе языка ПРАЛУ: $T_{\text{скан}} = T_{\text{ком}} K$, где $T_{\text{ком}}$ – среднее время выполнения одной команды логическим блоком, K – коэффициент параллелизма в алгоритме управления.

Управляющую структуру программы для контроллера, программируемый на ПРАЛУ, составляет также как в традиционных ПЛК бесконечный цикл, заключающийся во вводе в оперативную память сигналов датчиков, вычислении по значениям этих сигналов реакции устройства управления и выводе сигналов на исполнительные механизмы. Программа управления в целом состоит из блоков запуска, вычисления реакций, сопряжения и выхода. Вычисление реакций заключается в определении состояний выходных переменных по заданным значениям условных переменных. Блок сопряжения осуществляет реализацию операций со счетчиками, управление таймерами и ввод-вывод сигналов. Блоки обмениваются информацией через области памяти для хранения условных и выходных переменных. В этой структуре алгоритм управления локализован в блоке вычисления реакций, а особенности применения программируемого контроллера учитываются в блоке сопряжения. В качестве процессора этого ПЛК может использоваться стандартный микроконтроллер или специализированный процессор, реализованный в виде заказной СБИС [6].

III. ВАРИАНТЫ ДИВЕРСНОГО ДУБЛИРОВАНИЯ

В соответствии с принципом диверсности при дублировании традиционного ПЛК контроллер, программируемый на ПРАЛУ, отличается и по принципу программирования и по архитектуре процессора. Еще одну диверсную реализацию ПЛК можно получить, используя для реализации ПРАЛУ стековый процессор языка Forth [7] и транслятор ПРАЛУ в слова Forth.

1. Волковой А. В. Многоверсионные системы и технологии для критических приложений: Лекц. материал; Под ред. В.С. Харченко / А.В. Волковой, И.В. Лысенко, В.С. Харченко, О.В. Шурыгин. – Министерство образования и науки Украины, Национальный аэрокосмический университет им. Н.Е. Жуковского «ХАИ», 2008. – 224 с.
2. Многоверсионные системы, технологии, проекты; под ред. В.С. Харченко / В.С. Харченко, В.Я. Жихарев, В.М. Илюшко и др. – Х.: НАУ «ХАИ», 2002. – 486 с.
3. Michel G. Programmable Logic Controllers – Architecture and Applications – John Wiley Sons, London, 1992. – 338 p.
4. Закревский А.Д., Василенко В.К. Формальное описание алгоритмов логического управления при проектировании дискретных систем // Электронное моделирование, 1984. – № 4. – С. 79–84.
5. Черемисинова, Л.Д. Реализация параллельных алгоритмов логического управления / Л.Д. Черемисинова. Минск: Ин-т техн. кибернетики НАН Беларуси, 2002. – 246 с.
6. Черемисинов Д.И. Кросс-транслятор ПРАЛУ для контроллеров на базе микропроцессора К580. – Минск, 1987. – 46 с. (Препринт / Ин-т техн. кибернетики АН БССР, 1987, № 13).
7. Черемисинов Д.И. Логический контроллер, программируемый на ПРАЛУ // Распределенные микропроцессорные управляющие системы и локальные вычислительные сети. Материалы Всесоюз. научно-техн. конф. – Томск: ТГУ, 1991. – С. 228–230.