

# РЕДАКТОР ТОПОЛОГИИ ЗАКАЗНЫХ ЦИФРОВЫХ СБИС EDTOP-2

Романов В. И.

Объединённый институт проблем информатики Национальной академии наук Беларусь  
Минск, Республика Беларусь  
E-mail: rom1954@tut.by

*Описывается редактор топологии, представляющий собой одну из компонент программного комплекса топологического проектирования цифровых заказных интегральных схем. В основу этого комплекса положен иерархический подход к организации формируемого топологического эскиза. Редактор топологии кроме визуализации и масштабирования обеспечивает автоматизацию построения топологической реализации отдельных композитов - фрагментов эскиза с заданным составом компонент.*

## ВВЕДЕНИЕ

Производство схем большой степени интеграции (СБИС), ориентированных на специальные применения, в настоящее время немыслимо без сложных комплексных систем автоматизированного проектирования. Свобода в выборе элементного состава и топологии кристалла, характерная для заказных СБИС, позволяет добиваться высоких технологических характеристик реализуемого на кристалле устройства управления, но одновременно значительно усложняет процесс проектирования. Этот процесс имеет многоэтапный характер. Проектная информация, представляющая собой в начале проектирования алгоритмическое либо функционально-логическое описание будущей схемы, проходит через ряд этапов проектирования, пока не будет преобразована в геометрическое описание слоев будущего кристалла, пригодное для технологического производства.

### I. ИЕРАРХИЧЕСКИЙ ПОДХОД

Разрабатываемый программный комплекс проектирования топологии иерархически организованных сетей макроэлементов заказных цифровых СБИС предназначен для автоматизированного построения топологии функциональных блоков управляющей логики цифровых микросхем, описание которых носит иерархический характер и основано на использовании как отдельных макроэлементов, так и сетей макроэлементов, выполненных в виде регулярных МОП (металл-оксид-полупроводник)-структур. В качестве макроструктур, реализуемых в существующей версии комплекса, используются PLA (программируемая логическая матрица), MOS (регулярная МОП-схема), ROM (постоянное запоминающее устройство). Выполняемая разработка является развитием САПР, описанной в [1] и основывается на методологическом подходе, описанном в [2]. Его суть состоит в представлении топологии схемы с помощью иерархии композитов - фрагментов схемы с уже спроектированной топологией. Самый нижний (нулевой) уровень иерархии состоит из отдельных библио-

течных логических элементов и макроэлементов, топология которых разработана и хранится в готовом виде или параметрически настраивается по заранее сформулированным правилам. Пример отображения топологического эскиза редактором EdTop-2 представлен на рис.1.

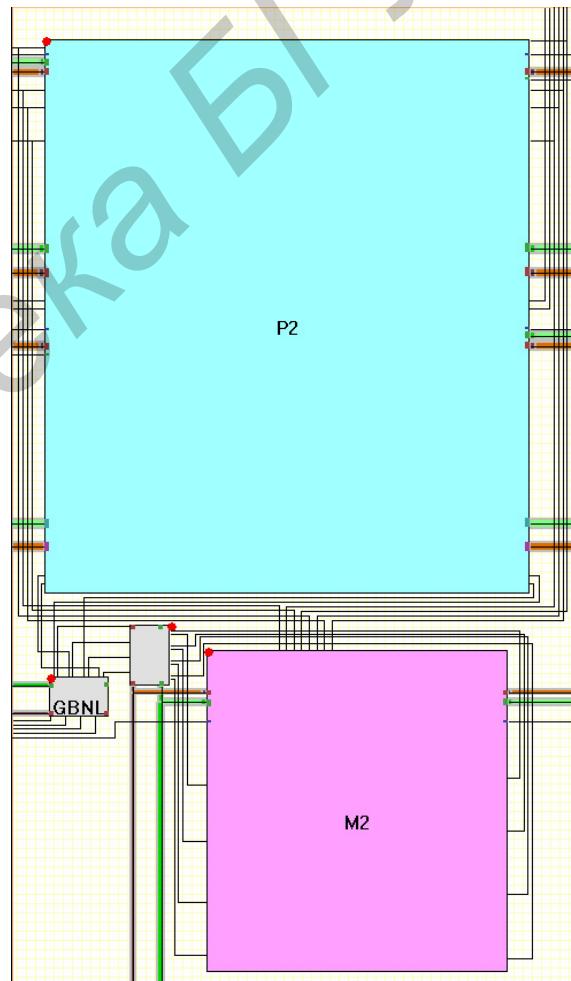


Рис. 1 – Топологический эскиз итоговой схемы

При использовании на более верхних уровнях иерархии каждый из композитов топологически определяется прямоугольником, на сторонах которого отмечены позиции расположения портов, служащих для передачи информационных сигналов и подводки силовых шин. В

в этом случае внутренняя организация композита уже может не рассматриваться и использоваться только при окончательном определении топологии схемы в промышленных форматах. Постепенное укрупнение фрагментов, образующих композит приводит к сокращению затрат на размещение элементов и трассировку их соединений.

## II. ТИПИЗАЦИЯ КОМПОЗИТОВ

Среди всех уровней иерархии особо выделяется первый уровень. На этом уровне для композита заранее известны топологии его составляющих. Проведенный анализ позволил определить набор «стандартных» композитов, для построения которых разработаны специальные программные средства. В состав набора входят:

- композит, образованный парой однотипных макроэлементов («парный композит»);
- композит, состоящий из макроэлемента и группы информационно однозначно связанных с ним логических элементов («расширенный композит»);
- композит, состоящий из группы логических элементов («блок нерегулярной логики»).

## III. ВЕДЕНИЕ СЕАНСА РЕДАКТИРОВАНИЯ

В сеансе редактора EdTop-2 осуществляется топологическая реализация обрабатываемого композита – определяется привязка его составляющих по месту и выполняется разводка информационных связей, линий синхросигнала и силовых (земля-питание) шин.

Топология парных композитов Р2 и М2 из схемы, приведенной на рис.1, показана на рис.2 и рис.3 в том виде, как она видится проектировщику в редакторе EdTop-2.

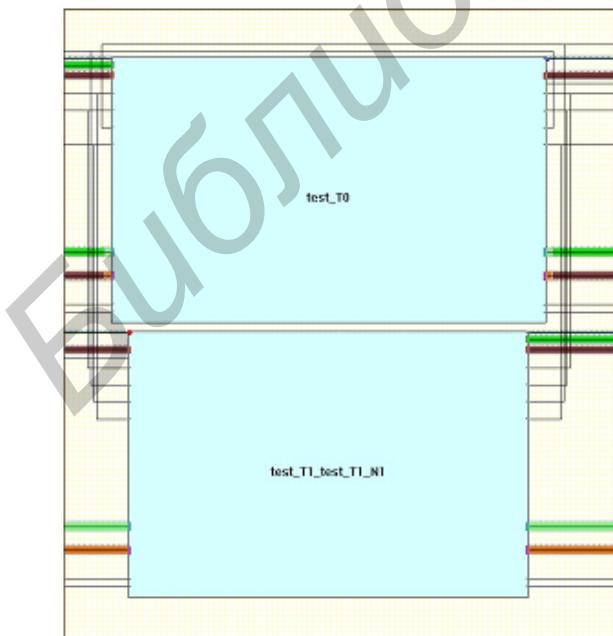


Рис. 2 – Топологический эскиз композита из пары PLA

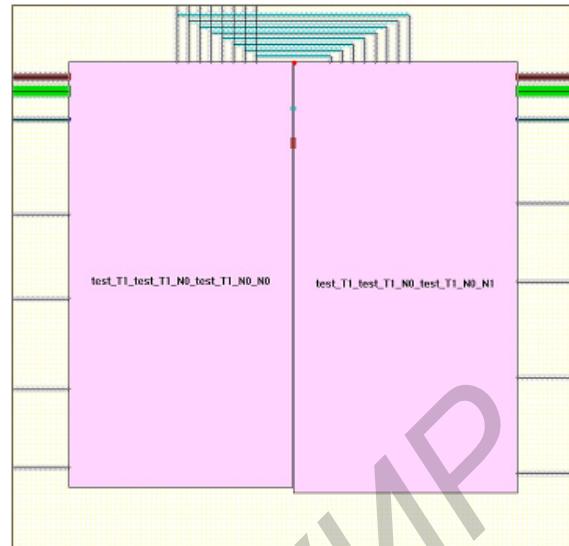


Рис. 3 – Топологический эскиз композита из пары MOS

Информация, поступающая на редактирование представлена на специальном языке декларативного типа, в котором описываются составляющие композит элементы и их связи. На первом этапе проектирования в зависимости от типа обрабатываемого композита подключаются специализированные средства автоматического размещения элементов и трассировки их связей. В дальнейшем полученный эскиз преобразуется проектировщиком с помощью средств редактора с целью его улучшения (сокращения занятой площади и длины соединений) и ликвидации недопустимых размещений (пересечения в одном слое линий соединений или линий соединений и элементов). Данный редактор предполагает наличие двух слоев металла, по которому разводятся информационные и силовые соединения, в силу чего трассировка соединений может быть корректно выполнена для любых схем. Для обеспечения вариативности отображения реализованы разнообразные средства визуализации и масштабирования. Следует отметить такую особенность редактора EdTop-2 как отсутствие средств рисования схемы с «нуля» - никаких новых элементов или их соединений, кроме описанных в исходном описании схемы, создавать нельзя. Такое свойство обеспечивает более высокий уровень надежности получаемых результатов.

## IV. СПИСОК ЛИТЕРАТУРЫ

1. Бибило, П. Н. Система CLTT проектирования топологии функциональных блоков заказных цифровых СБИС / П. Н. Бибило, И. П. Логинова, В.И. Романов, Л. Д. Черемисинова // Информационные технологии, — 2011. — № 1. — С. 8—14.
2. Романов, В. И. Иерархический подход к топологическому проектированию микросхем / В. И. Романов // Информатика, — 2012. — № 4. — С. 100 —107.