

Министерство образования Республики Беларусь  
Учреждение образования  
«Белорусский государственный университет  
информатики и радиоэлектроники»

Кафедра электронных вычислительных средств

**А.В.Станкевич, Д.С.Лихачёв**

## **САПР P-CAD 2001**

### **Лабораторный практикум**

по курсу

“Прикладные пакеты систем автоматизированного проектирования  
проблемно-ориентированных электронных вычислительных средств”

для студентов специальности

40 02 02 “Электронные вычислительные средства”

дневной формы обучения

Минск 2004

УДК 004.9(075.8)  
ББК 32.973 я 73  
С 76

**Станкевич А.В.**

С 76 САПР P-CAD 2001: Лаб. практикум по курсу “Прикладные пакеты систем автоматизированного проектирования проблемно-ориентированных электронных вычислительных средств” для студ. спец. 40 02 02 “Электронные вычислительные средства” дневной формы обучения / А.В.Станкевич, Д.С.Лихачёв. – Мн.: БГУИР, 2004. – 55 с.: ил.

ISBN 985-444-590-9.

Данный лабораторный практикум содержит описание системы проектирования P-CAD 2001 применительно к задаче разработки печатного узла. Приводится порядок создания печатной платы электронного узла, описание лабораторных работ.

УДК 004.9(075.8)  
ББК 32.973 я 73

ISBN 985-444-590-9

© Станкевич А.В., Лихачёв Д.С., 2004  
© БГУИР, 2004

## 1. Назначение и возможности САПР

Система P-CAD 2001 предназначена для создания принципиальных электрических схем цифровых и аналого-цифровых устройств, разработки многослойных печатных плат, подготовки управляющих файлов для фотоплоттеров и сверлильных станков с числовым программным управлением.

Ограничения разрабатываемого проекта:

- максимальное количество секций в компоненте до 5000;
- максимальное количество выводов компонента 10000;
- число листов схемы до 999;
- максимальный размер платы 60x60 дюймов;
- число слоев платы до 999.

Система P-CAD 2001 устанавливается на ПК с процессором начиная от P-133 МГц и работает под управлением Windows 95/98/2000/XP или Windows NT 4. Для графического редактора схем P-CAD Schematic требуется ОЗУ емкостью 32 Мб, графического редактора печатных плат P-CAD PCB – 32 Мб.

## 2. Порядок разработки печатного узла

Разработка печатного узла с помощью САПР P-CAD 2001 предполагает выполнение следующих этапов:

1. Создание новой библиотеки.
2. Создание или редактирование компонентов с помощью Library Executive, Symbol Editor и Pattern Editor.
3. Синтез электрической принципиальной схемы с помощью Schematic.
4. Проверка электрической принципиальной схемы.
5. Создание списка связей.
6. Загрузка списка связей в PCB и размещение компонентов на печатной плате.
7. Трассировка печатной платы.
8. Проверка соблюдения конструкторско-технологических ограничений.

В качестве примера для иллюстрации этапов разработки печатного узла будем рассматривать устройство, принципиальная схема которого приведена на рис.1.

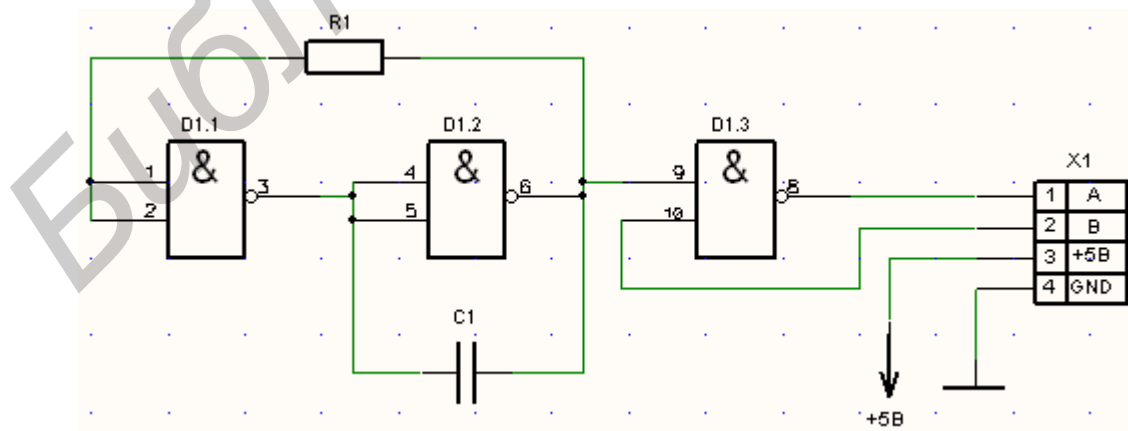



Рис.1

## 2.1. Создание новой библиотеки

В библиотеке P-CAD хранится информация о графике условного графического обозначения (УГО), графике посадочного места и текстовая информация о компоненте.

Новая библиотека создаётся командой меню **Library/New**. В открывшемся диалоговом окне с помощью команды  **Create New Folder** создаём новую папку проекта (например папку **MyProject**) и новую библиотеку **MyLibrary** (кнопка **Save**).

## 2.2. Создание компонентов

### 2.2.1. Создание символа (УГО) компонента с помощью графического редактора P-CAD Symbol Editor

#### 2.2.1.1. Начальные настройки

Для создания символьного изображения компонента используется графический редактор P-CAD **Symbol Editor**. Он может быть вызван из программы работы с библиотеками P-CAD **Library Executive** выбором соответствующего пункта в меню **Utils/ P-CAD Symbol Editor** или через меню кнопки **Start (Пуск)** на рабочем столе Windows. Перед созданием нового УГО элемента схемы необходимо выполнить некоторые начальные настройки редактора. Для этого из меню **Symbol Editor** выполняем команду **Options/Configure** и в открывшемся окне (рис.2) в разделе **Workspace Size** для рабочего поля указываем формат листа **A4**, в разделе **Units** выбираем метрическую систему единиц – **mm**, а в разделе **Orthogonal Mode** устанавливаем режимы ортогональности **90/90 Line** и **45/90 Line**. Остальные установки оставляем без изменения.

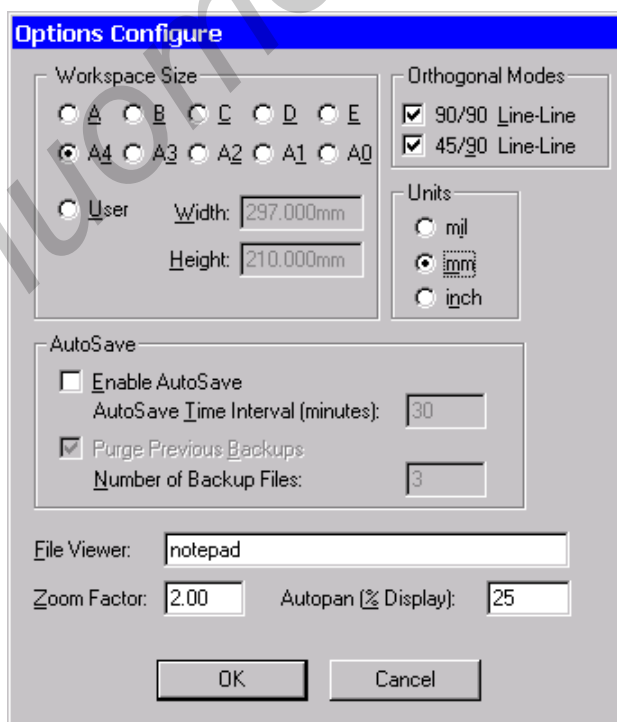


Рис.2

Далее с помощью команды *Options/Grids* устанавливаем параметры сетки. Для назначения нового шага сетки (например **2.0**) в окне **Options Grid** (рис.3) в поле **Grid Spacing** необходимо ввести требуемую величину шага сетки, после чего с помощью кнопки **Add** добавить её в список доступных сеток **Grids**. Новый размер сетки должен отобразиться в списке **Grids**. Неиспользуемые размеры сеток можно удалить кнопкой **Delete**. Для отображения сетки на экране в разделе **Visible Grid Style** необходимо установить флажок **Visible** и выбрать вид сетки в виде точек – **Dotted** или линий – **Hatched**.

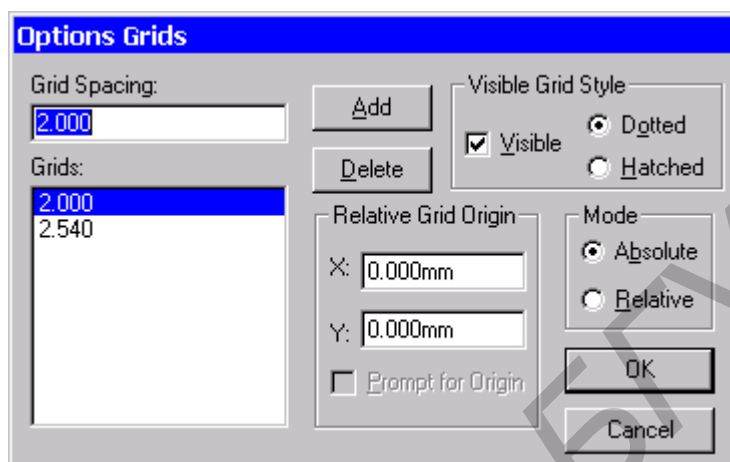


Рис.3

Используя команду *Options/Current Line*, устанавливаем необходимую ширину линии. В разделе **Width** окна **Options Current Line** (рис.4) необходимо выбрать **User** и в нижнем поле ввести необходимое значение ширины линии (например, для основной линии можно выбрать ширину **0.4mm**).

В дальнейшем в поле со списком **Line Width** (Ширина линии) – рис.5, расположенном в строке состояния, можно выбирать необходимое значение ширины линии из ранее установленных величин.



Рис.4

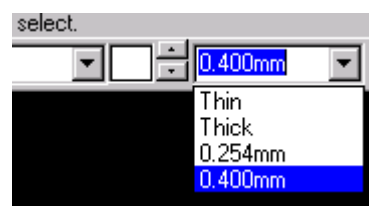


Рис.5

Далее, при необходимости, с помощью команды *Options/Text Style* можно осуществить настройку существующих или установить дополнительные шрифты (рис.6).

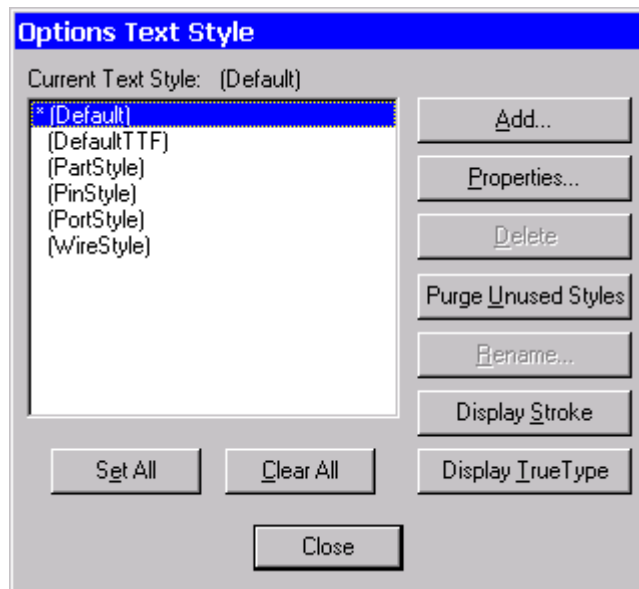


Рис.6

Например, требуется шрифт, высотой 3,5 мм. В окне **Options Text Style** нажимаем кнопку **Add** и в открывшемся окне **Add Text Style** (рис.7) в поле **Style Name** вводим имя нового стиля **3.5mm** и нажимаем кнопку **OK**. В открывшемся окне **Text Style Properties** (рис.8) выбираем тип шрифта **True Type**, устанавливаем опцию разрешения **Allow True Type** и щёлкаем по кнопке **Font**. В открывшемся окне выбираем тип шрифта и его размер. Если все действия по установке нового стиля шрифта выполнены верно, то в списке **Current text style** в окне **Options Text Style** появится имя стиля **3.5mm**.

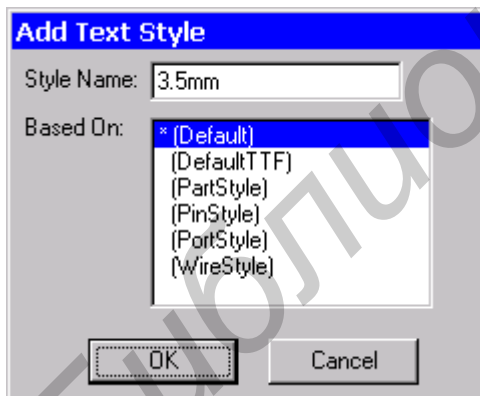


Рис.7

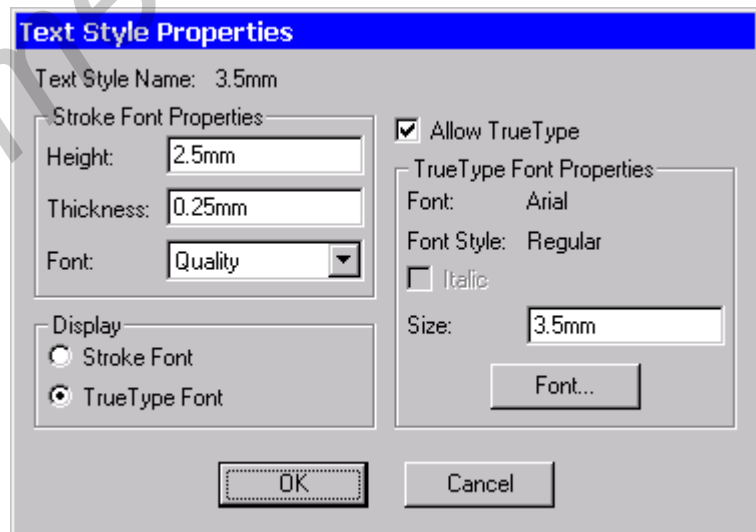



Рис.8

### 2.2.1.2. Создание УГО компонента

УГО (symbol) компонента может быть создано с использованием мастера или без его использования.

Процесс создания УГО компонента без использования мастера рассмотрим на примере резистора. Последовательность действий следующая.

## 1. Ввод контура символа.

С помощью команды рисования линий  **Place/Line** вычерчиваем контур элемента линиями требуемой ширины (в данном случае ширина основной линии установлена равной **0.4mm**) – рис.9.

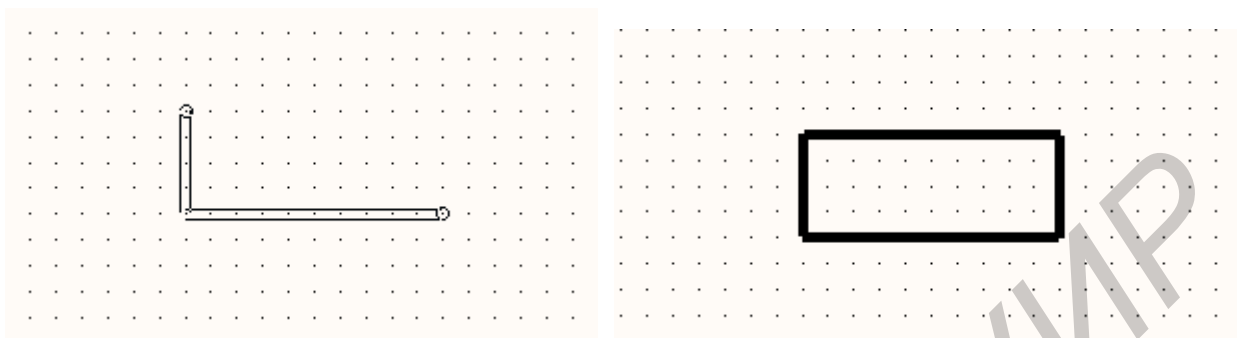




Рис.9

Ширина линии устанавливается командой **Options/Current Line** или с помощью списка выбора ширины линии в строке состояния (см. рис.5). Для вычерчивания контуров других элементов (транзисторы, конденсаторы, резисторы и др.) можно дополнительно использовать команды рисования дуги  - **Place/Arc** или нанесения полигона (сложной ломаной замкнутой линии)  - **Place/Polygon**.

## 2. Нанесение выводов.

Осуществляется по команде  - **Place/Pin** (рис.10).

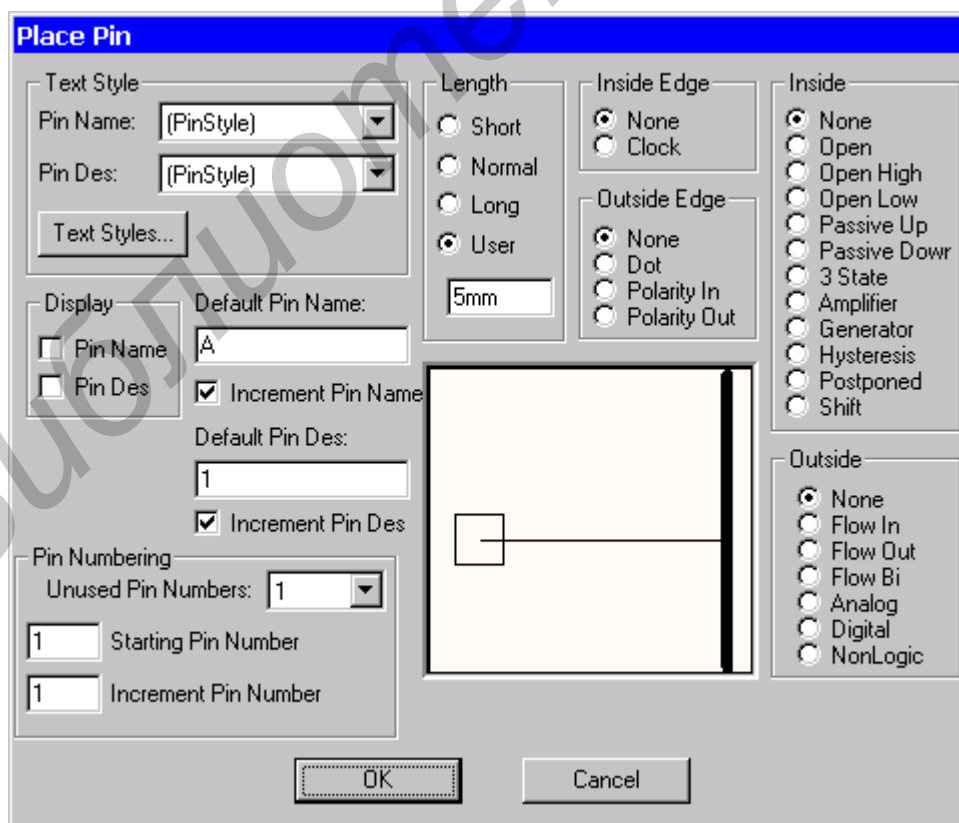


Рис.10

В окне **Place Pin** в разделе **Display** выключаем опции **Pin Name** и **Pin Des** (отключить видимость на схеме имен и номеров выводов), в разделе **Length** указываем тип вывода **User** и задаём длину вывода **5mm**, поскольку в остальных случаях длина вывода не соответствует метрической сетке. В разделе **Text Style** можно отдельно задавать как стиль текста имени вывода (**Pin Name**), так и стиль текста номера вывода (**Pin Des**). Рекомендуется в качестве стиля использовать стиль **DefaultTTF** или другой, использующий True Type шрифты для обеспечения возможности применения стандартных средств Windows при выводе информации на принтеры и плоттеры. В поле **Default Pin Name** задаём имя вывода, например **A**, и номер вывода в поле **Default Pin Des**. Нажимаем кнопку **OK** и размещаем первый вывод резистора (рис.11).

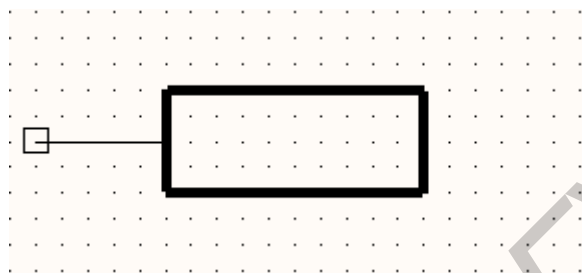


Рис.11

Аналогично вводим второй вывод резистора с именем **B** и номером **2** (рис.12). По умолчанию вывод изображается как входной, поэтому в процессе размещения его на УГО, не отпуская кнопку мыши, необходимо нажать клавишу **F** – вывод развернётся на 180° (зеркальное отображение) или 2 раза нажать кнопку **R** (поворот на 90°) – рис.13.

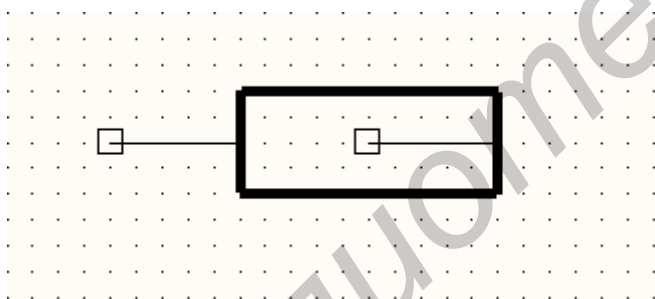


Рис.12

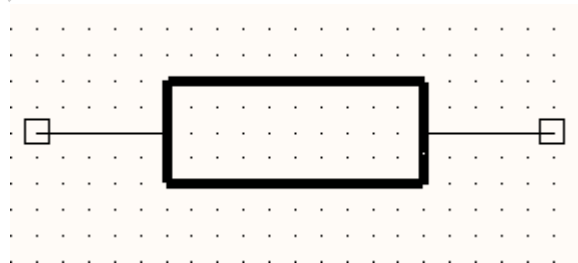


Рис.13

### 3. Ввод точки привязки.

С помощью команды  **Place ref point** размещаем точку привязки на левом выводе резистора (рис.14).

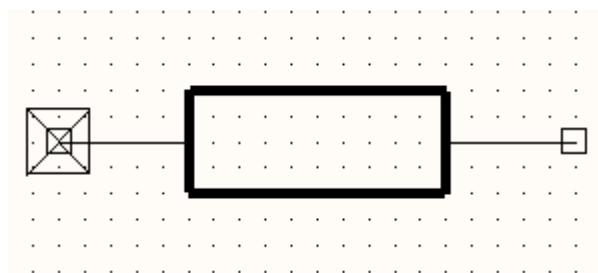



Рис.14



#### 4. Ввод атрибутов символа.

Для резистора необходимо ввести атрибуты **RefDes** (позиционное обозначение) и, возможно, **Value** (значение номинала, которое при необходимости отображается на принципиальной схеме). Для этого выполняем команду  **Place/Attribute** и в открывшемся окне **Place Attribute** (рис.15) выбираем из списка **Attribute Category** элемент **Component**, а из списка **Name** элемент **RefDes**. Дополнительно указываем в поле **Text Style** стиль текста **3.5mm**, а в зоне **Justification** устанавливаем привязку атрибута по центру.

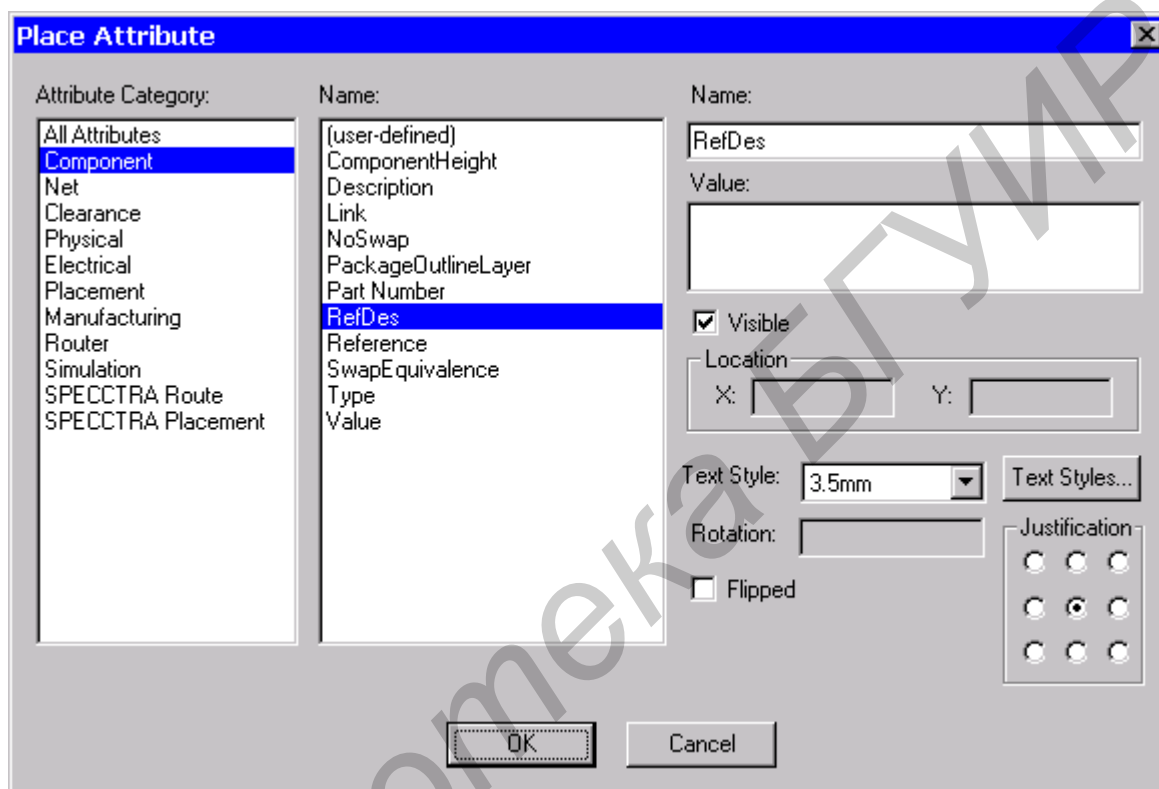


Рис.15

Нажимаем кнопку **OK** и размещаем атрибут над УГО (рис.16).

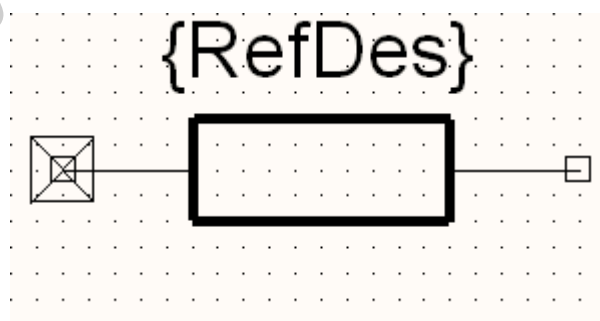


Рис.16

Аналогично, при необходимости, размещается атрибут **Value** (номинал резистора) – рис.17.

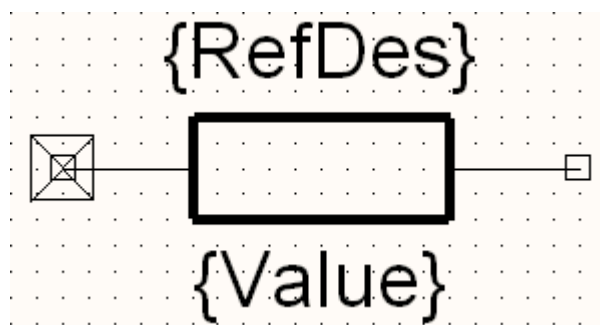



Рис.17

## 5. Проверка символа компонента.

Осуществляется с помощью команды *Utils/Validate* или команды меню  *Validate Symbol*. Если обнаружена какая-либо ошибка, то откроется окно с описанием ошибки (рис.18). В данном случае возникла ошибка **Found duplicate pin number** (найжены выводы с одинаковыми номерами).

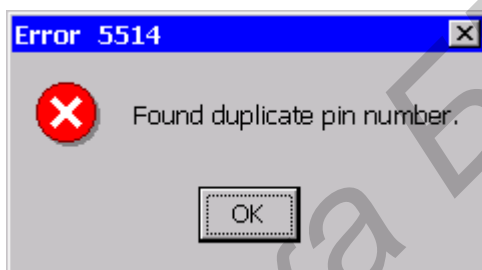


Рис.18

Если ошибок не обнаружено, появится окно (рис.19) со строкой **No errors found!** (ошибок не обнаружено).

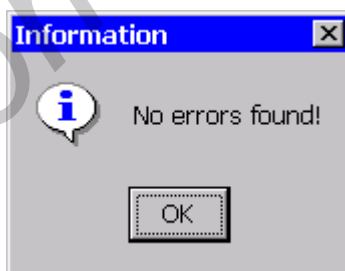


Рис.19

## 6. Сохранение символа.

Созданный символ рекомендуется сохранить на диске в виде файла с расширением **.SYM** с помощью команды **Symbol/Save To File** или **Symbol/Save To File As** и занести в библиотеку с помощью команды **Symbol/Save** или **Symbol/Save As**.

По команде **Symbol/Save** открывается окно (рис.20), в котором с помощью кнопки **Library** необходимо указать путь и имя библиотеки, в которую сохраняется символ. В поле **Symbol** указываем имя для символа, например **R**. Выбираем опцию **Create Component** (разрешить создание нового библиотечного компонента) и в поле **Component** указываем имя создаваемого компонента – **R**.

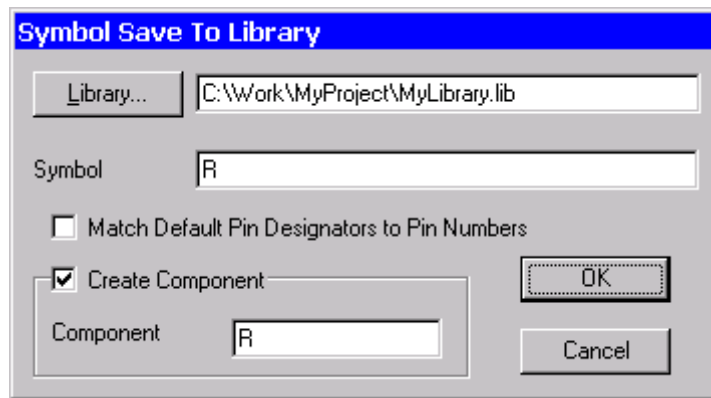


Рис.20

Далее в открывшемся окне **Save Component As** (рис.21) в поле **Component Name** указываем имя компонента – **R** и в разделе **Component Type** – тип компонента **Normal**. В дальнейшем для символов питания и схемной земли необходимо будет указывать тип компонента **Power**.

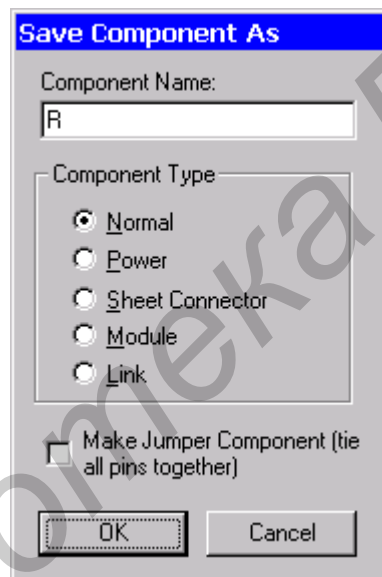



Рис.21

### 2.2.1.3. Создание символа (УГО) микросхемы

Рассмотрим процесс создания символа микросхемы К1533ЛА3 с помощью мастера создания символа компонента **Symbol Wizard**. Эта микросхема содержит четыре однотипных логических вентиля 2И-НЕ. Для запуска мастера необходимо выполнить команду **Symbol/Symbol Wizard** или щёлкнуть по кнопке  **Symbol Wizard**.

*Перед началом создания компонента следует установить систему единиц и шаг сетки редактора, как это было описано ранее.*

В правой половине окна мастера **Symbol Wizard** отображается создаваемый символ, в левой – вводится информация о нем (рис.22).

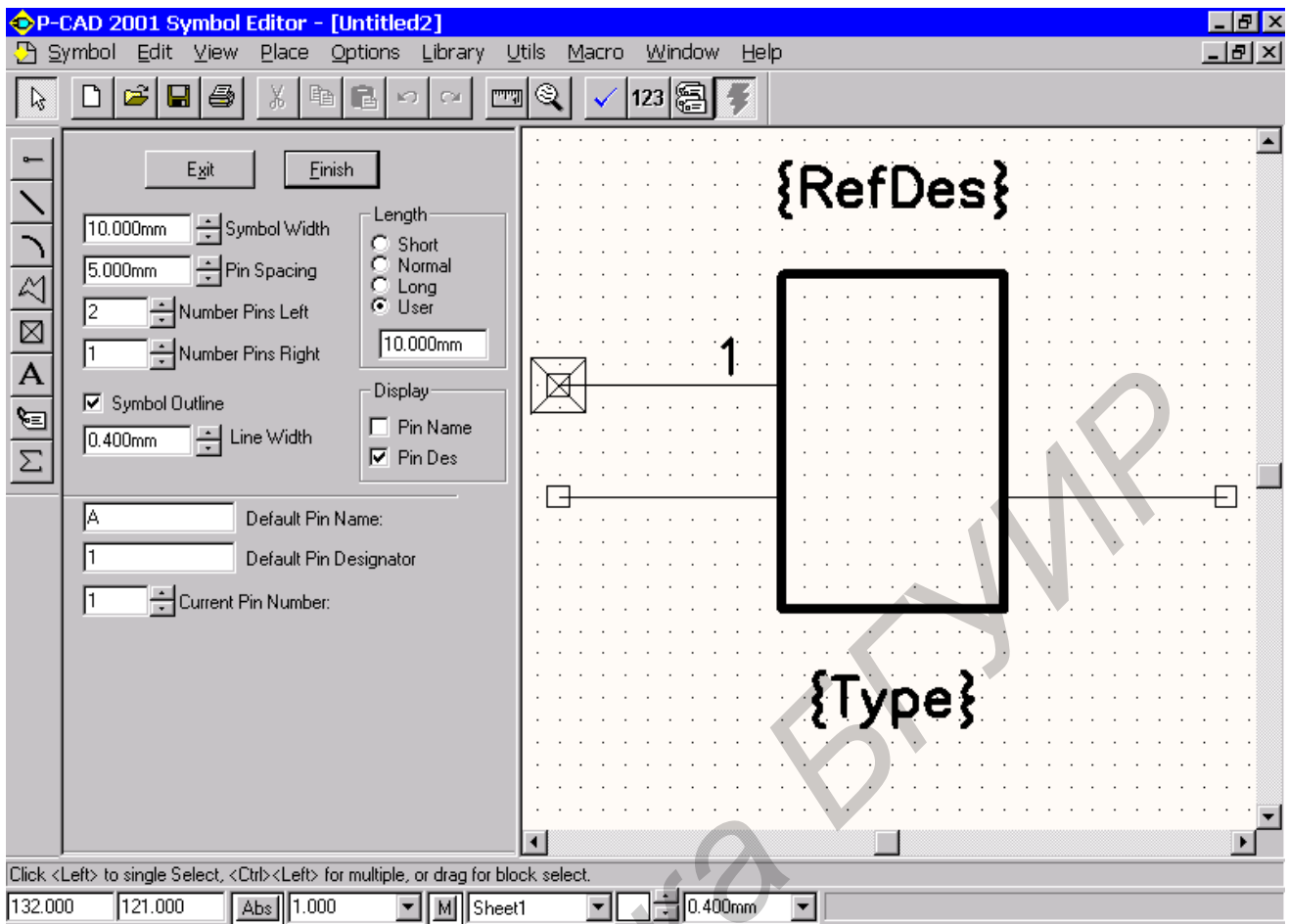


Рис.22

В поле **Symbol Width** задаём ширину прямоугольника, изображающего символ компонента, равную **10mm**.

В поле **Pin Spacing** указываем шаг между выводами **5mm**.

В полях **Number Pins Left** и **Number Pins Right** вводим число выводов с левой и правой сторон символа соответственно **2** и **1**.

Устанавливаем опцию **Symbol Outline**, которая разрешает отображение графики символа в виде прямоугольника. При создании непрямоугольного УГО, например транзистора или диода, этот флажок должен быть сброшен.

В поле **Line Width** вводим толщину линии рисования контура символа компонента, равную **0.4mm**.

В разделе **Length** выбираем длину вывода компонента **User** и в соответствующее поле вводим значение **10mm**.

В разделе **Display** устанавливаем опцию **Pin Des**, которая задаёт видимость номера вывода, а опцию видимости имени вывода **Pin Name** сбрасываем (для логических элементов имена выводов не отображаются на принципиальной схеме).

В поле **Default Pin Name** вводим имя вывода, для первого вывода, например, вводим значение **A**.

В поле **Default Pin Designator** задаём номер вывода - **1**, а в поле **Current Pin Number** порядковый номер вывода - **1** (рис.23).

Вводим второй вывод с именем **Default Pin Name - B**, номером **Default Pin Designator - 2** и порядковым номером вывода **Current Pin Number - 2** (рис.24).

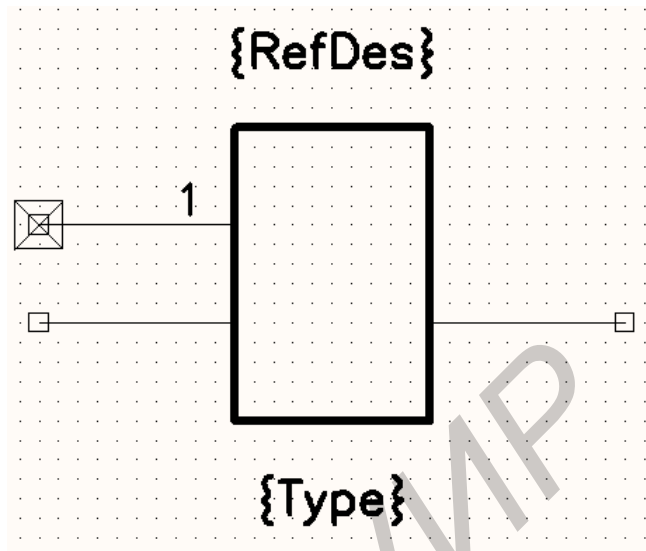
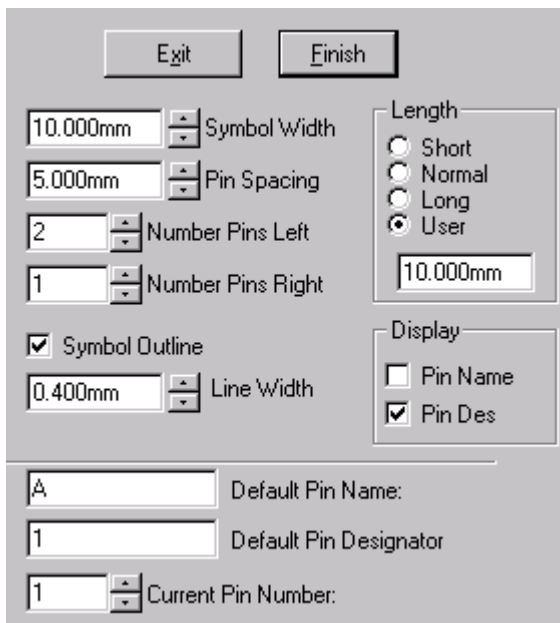


Рис.23

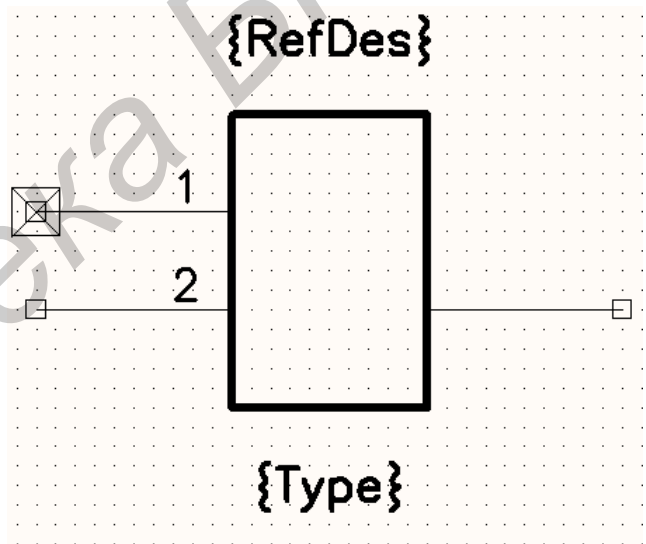
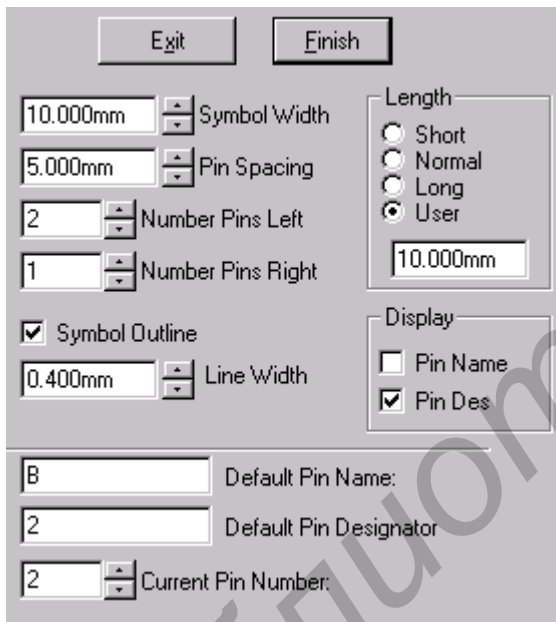


Рис.24

Вводим третий вывод с именем **Default Pin Name - C**, номером **Default Pin Designator - 3** и порядковым номером вывода **Current Pin Number - 3** (рис.25).

После нажатия кнопки **Finish** происходит переход в режим обычного редактирования символа, где можно изменить графику вывода, ввести текстовые обозначения, нарисовать дополнительные поля и т. д.

Изменим местоположение третьего вывода, чтобы он располагался примерно посередине, и отредактируем графику вывода. Для этого левой кнопкой мыши выделяем требуемый вывод, щёлкаем правой кнопкой и из контекстного меню выбираем команду **Properties**.

Для задания инверсного вывода в открывшемся окне **Pin Properties** (рис.26) в разделе **Outside Edge** необходимо выбрать значение **Dot** (графическое изображение инверсного вывода с окружностью около контура УГО).

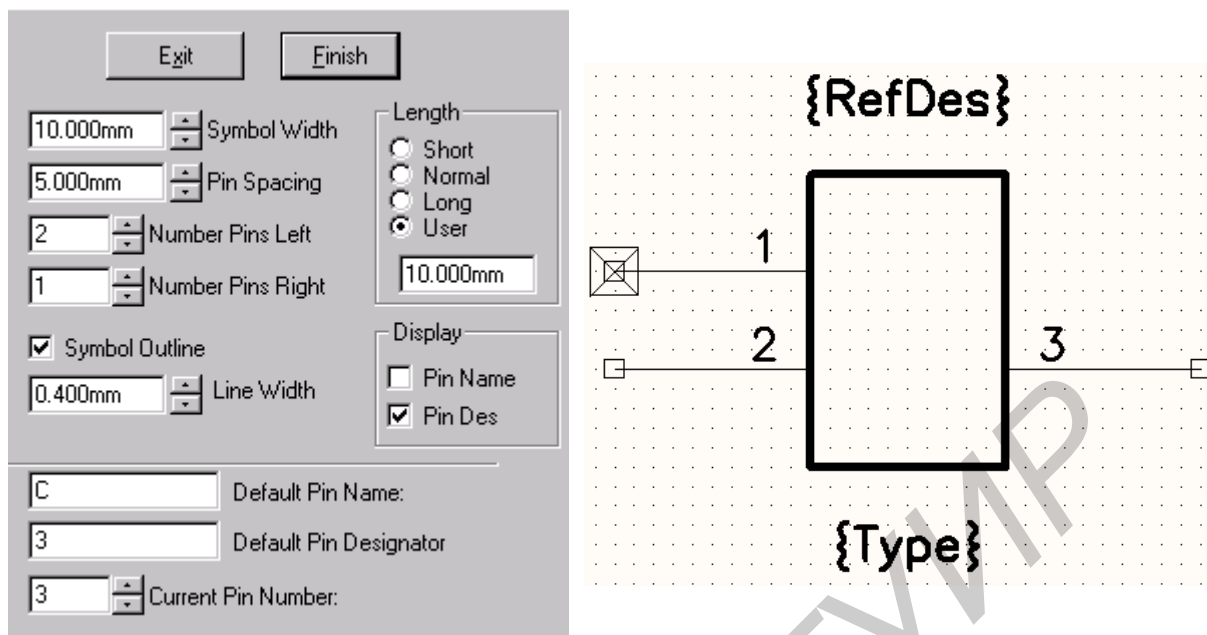


Рис.25

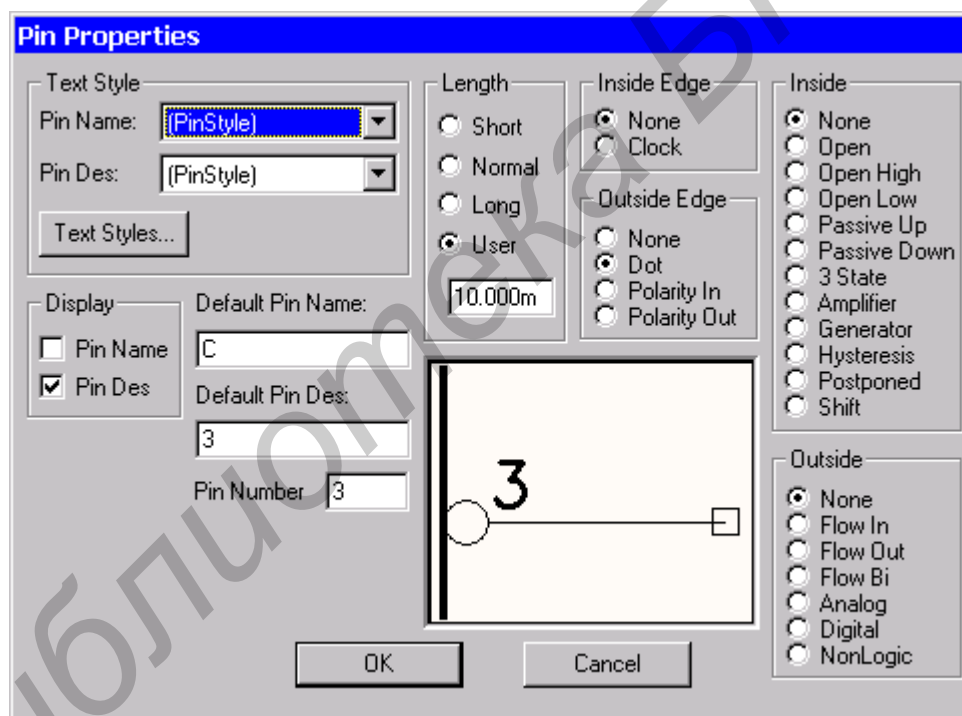


Рис.26

Получаем УГО логического элемента, изображённого на рис.27.

Установим текстовый стиль **3.5mm** для отображения атрибутов **RefDes** и **Type**. Для этого выделяем необходимый атрибут левой кнопкой мыши и по щелчку правой кнопки из контекстного меню выбираем команду **Properties**. В открывшемся окне **Attribute Properties** в поле **Text Style** выбираем нужный стиль текста (рис.28).

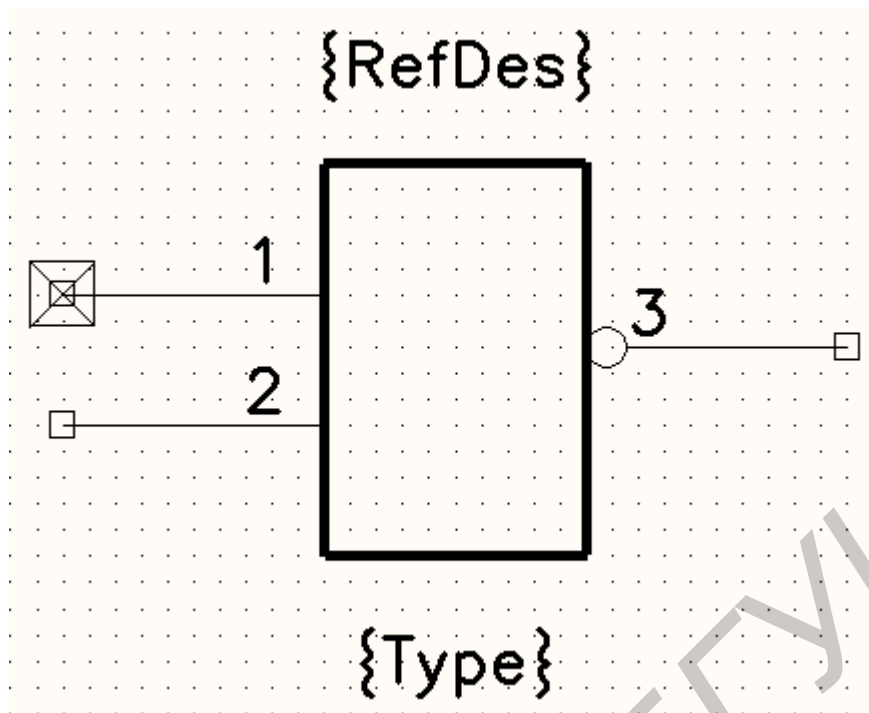


Рис.27

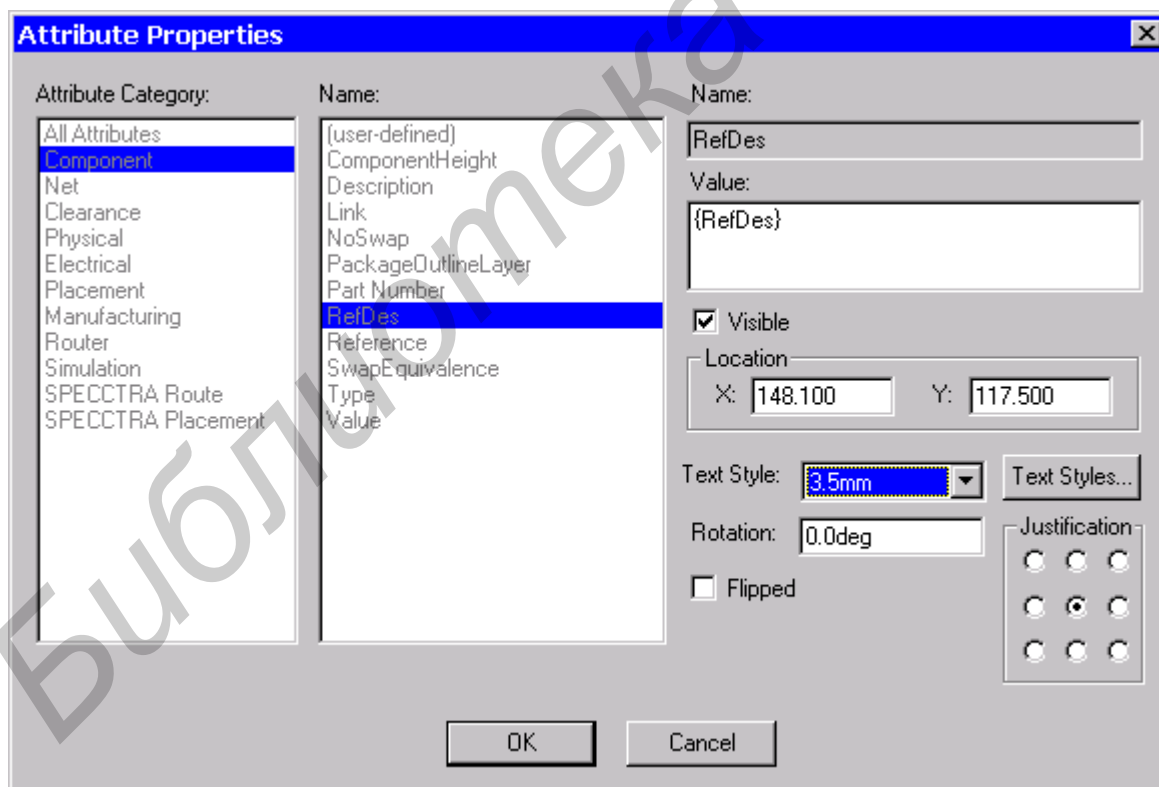


Рис.28

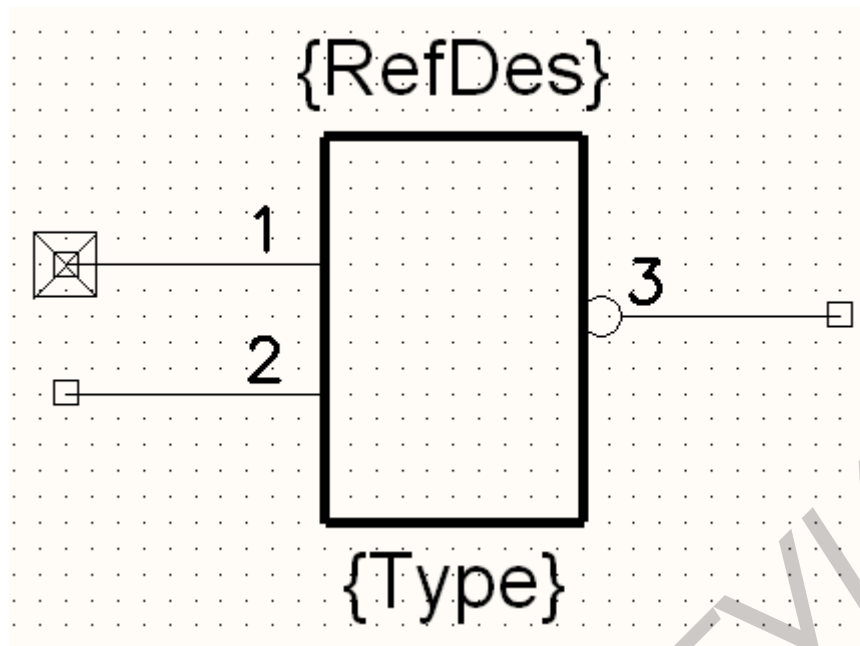


Рис.29

Для полученного УГО (рис.29) необходимо также указать функциональное назначение логического элемента. Для этого выполняем команду **A Place/Text** и в открывшемся окне **Place Text** в основное поле вносим необходимые текстовые надписи, указываем стиль текста **3.5mm** в поле **Text Styles** и привязку посередине в разделе **Justification**. После нажатия кнопки **Place** текст размещается в нужном месте (рис.30).

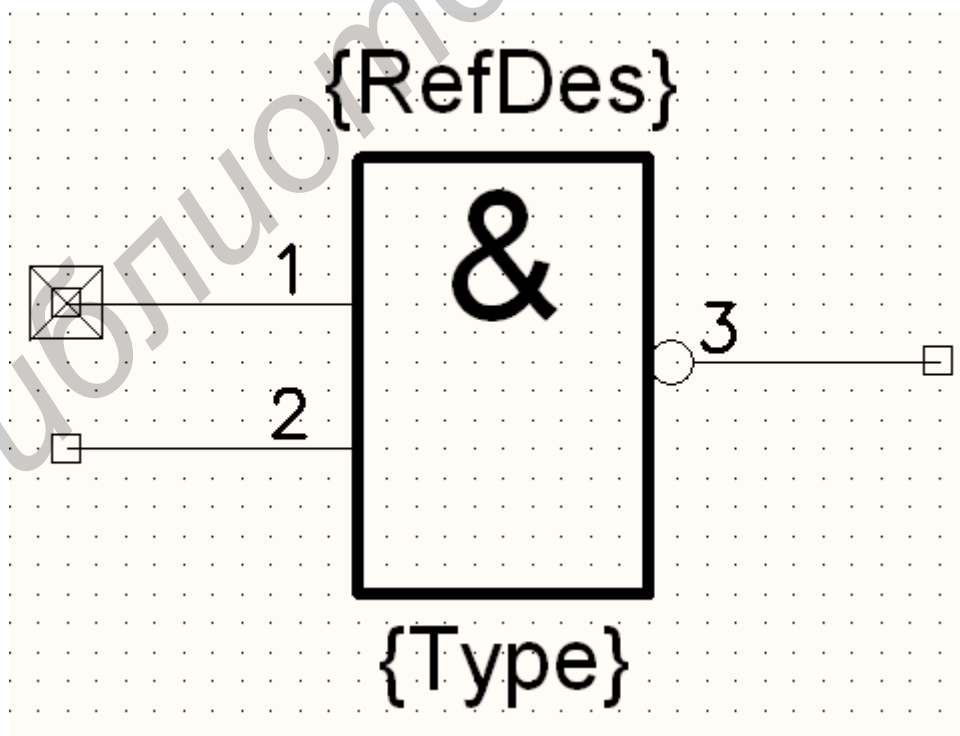


Рис.30



Символ сохраняется командами группы **Save** (рис.31). *Обращаем внимание на то, что для многосекционных однородных компонентов создается УГО только одной секции.*

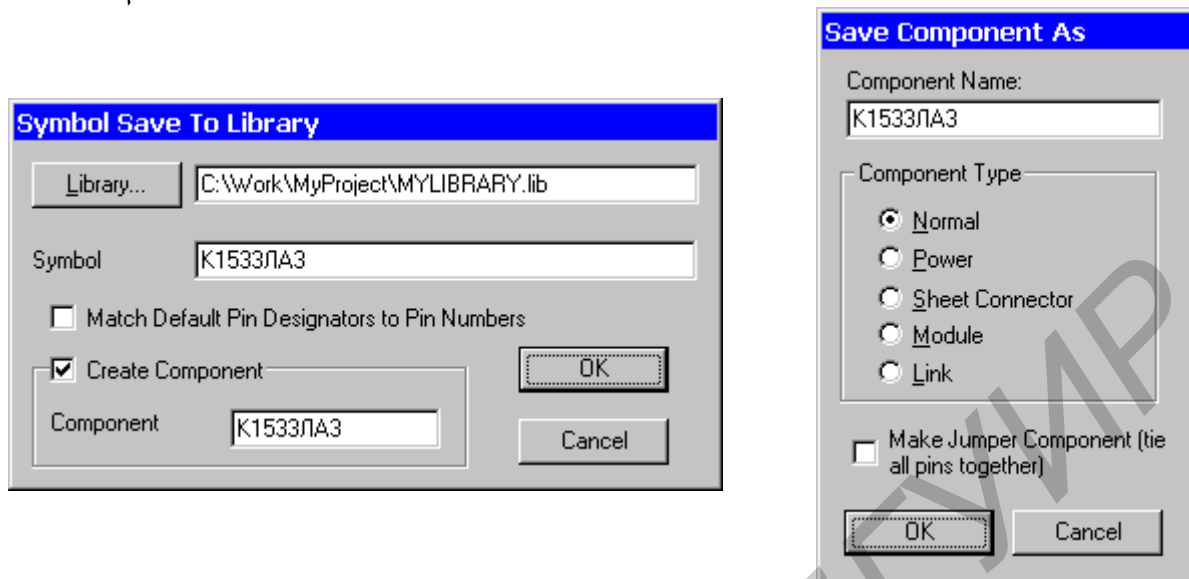


Рис.31

Аналогично создаём все присутствующие на принципиальной схеме символы компонентов и сохраняем их в библиотеку **MyLibrary** (рис.32, 33). Однако при сохранении символов, изображённых на рис.33, следует при создании компонента в разделе **Component Type** указать тип компонента **Power**.

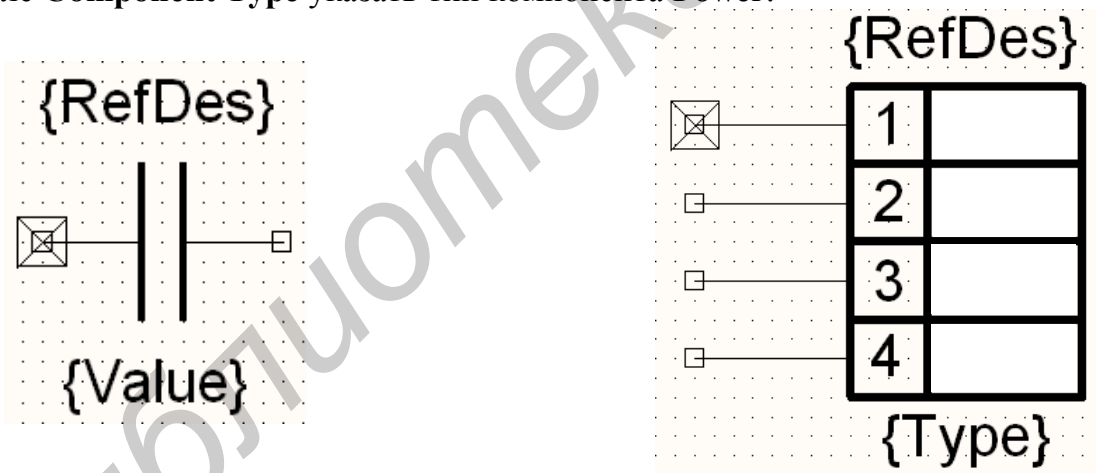


Рис.32

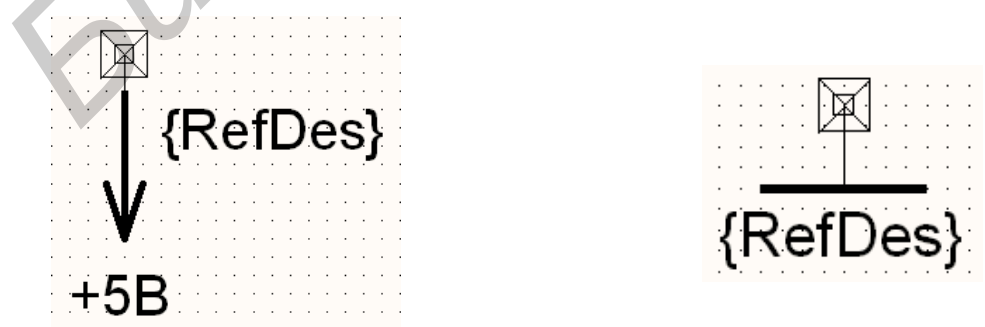



Рис.33

## 2.2.2. Создание посадочного места (корпуса) компонента

Посадочное место компонента создается с помощью графического редактора **P-CAD Pattern Editor**. Графический редактор **P-CAD Pattern Editor** может быть вызван из менеджера библиотек **P-CAD Library Executive** выбором команды **Utils/Pattern Editor**. Посадочное место может быть создано с помощью мастера посадочных мест (команда  **Pattern /Pattern Wizard** редактора **P-CAD Pattern Editor**) или без него. Рассмотрим последовательность действий по созданию посадочного места компонента без использования мастера на примере резистора.

### 1. Подготовительные операции.

Выполняем команду меню **Options/Configure** и в открывшемся окне в разделе **Units** выбираем значение **mm** (метрическая система единиц), а в разделе **Workspace size** в полях **Width** и **Height** выбираем размер рабочей области, например **210mm** на **297mm** (формат A4) – рис.34. Остальные установки оставляем без изменения.

Далее по команде **Options/Grids** устанавливаем шаг сетки, равный расстоянию между выводами. В нашем случае он равен **2.5mm**.

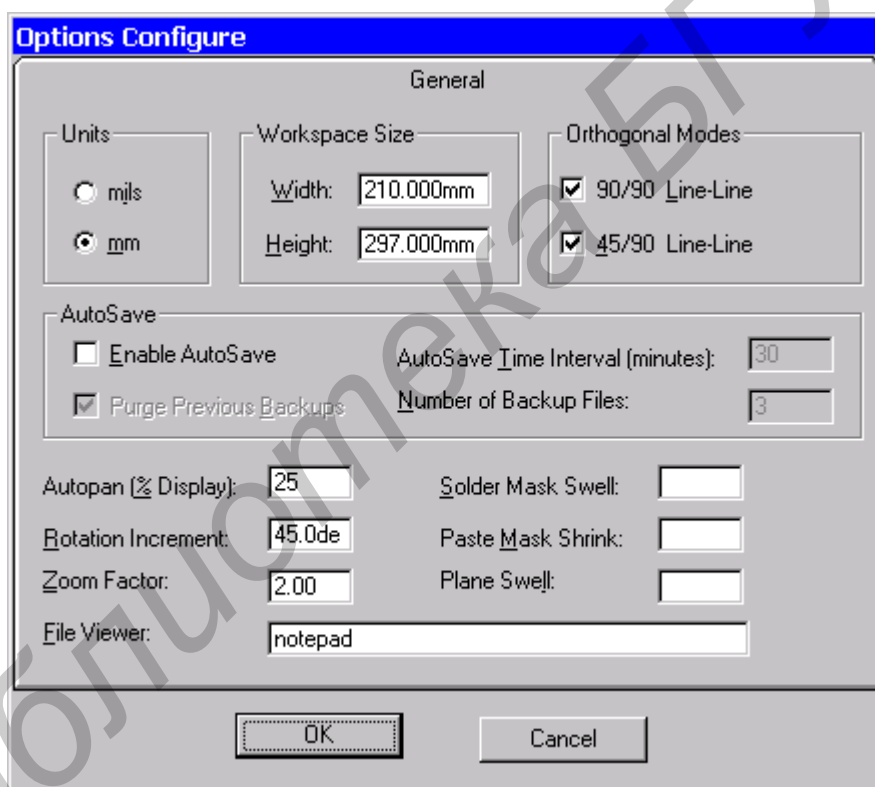


Рис.34

По команде **Options/Pad Style** осуществляется просмотр и изменение стеков контактных площадок. Рассмотрим процесс создания собственного стиля для круглой и прямоугольной контактных площадок для двусторонней печатной платы. Для печатных плат 4-го класса точности внутренний **d** и внешний **D** диаметры контактной площадки выбираются из ряда значений **0,6/1,0; 0,8/1,15; 1,0/1,4; 1,2/1,65; 1,5/2,0; 1,8/2,3** [1]. Будем использовать значения из этого ряда в последующих примерах.

При начальной загрузке программы в окне **Options Pad Style** (рис.35) в разделе **Current Style** показан только один стиль **[Default]** (по умолчанию). Он используется

как прототип для разработки остальных стилей для стеков контактных площадок. Создадим новый стиль для монтажного отверстия с круглой и прямоугольной контактными площадками с внутренним диаметром  $d=1.0$  мм и внешним  $D=1.4$  мм. Для этого в окне **Options Pad Style** щёлкаем по кнопке **Copy** и в открывшемся окне **Copy Pad Style** (рис.36) вводим имя для круглой контактной площадки **KP1,0/1,4** и затем щёлкаем по кнопке **OK**.

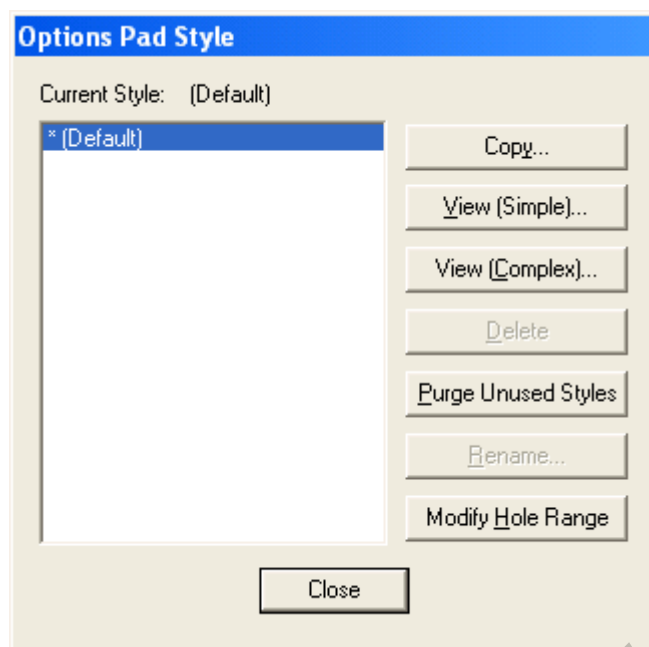


Рис.35

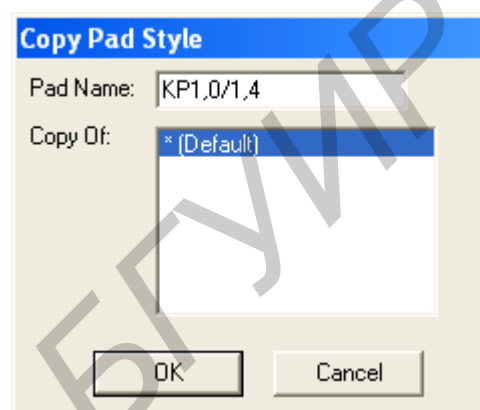


Рис.36

Окно **Options Pad Style** примет вид, изображённый на рис.37.

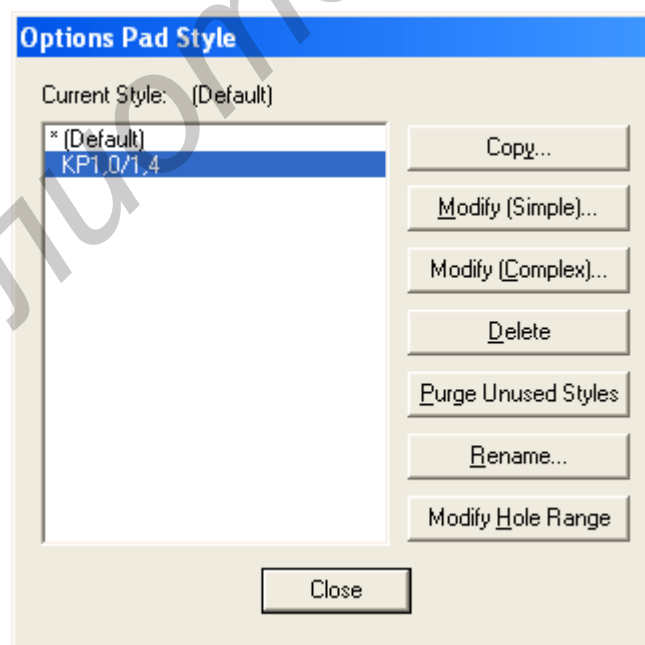


Рис.37

Щёлкаем по кнопке редактирования *простого* стека контактных площадок (контактные площадки одинаковые на всех слоях платы) **Modify (Simple)** и в от-

крывшемся окне **Modify Pad Style** устанавливаем следующие параметры. В разделе типа отверстия **Type** указываем сквозное **Thru** (используются компоненты со штыревыми выводами). В разделе формы контактной площадки **Shape** указываем значение **Ellipse** (эллиптическая), а в полях ширины **Width** и длины **Height** контактной площадки указываем значение **1.4mm**. В разделе **Hole** в поле **Diameter** указываем диаметр отверстия **1.0mm** и устанавливаем флажок **Plated** (металлизация) – рис.38.

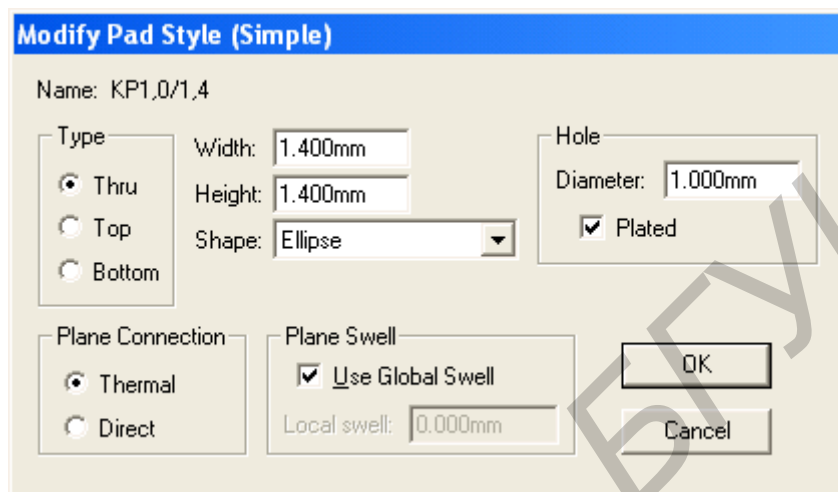


Рис.38

Аналогично создаём и редактируем стиль для прямоугольной контактной площадки **PP1,0/1,4**, но в поле **Shape** в окне **Modify Pad Style (Simple)** устанавливаем значение **Rectangle** (прямоугольная). Прямоугольную контактную площадку будем использовать в дальнейшем в качестве ключа.

## 2. Размещение выводов компонента.

По команде **Place/Pad** размещаем выводы компонента (рис.39, 40).

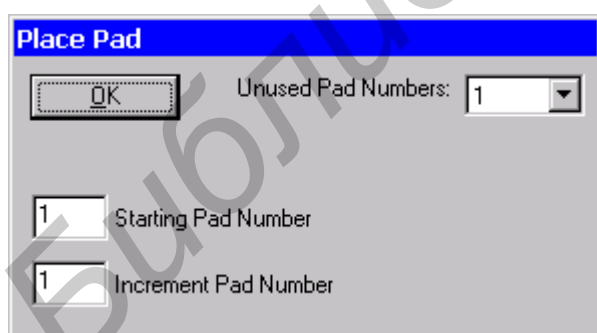


Рис.39



Рис.40

Для изменения стека контактных площадок выбираем соответствующий вывод (предварительно выполнив команду **Select**) и выполняем команду **Properties** из контекстного меню, которое открывается по правому щелчку мыши. На вкладке **Pad** в поле **Pad Style** выбираем стек контактных площадок с именем **KP1,0/1,4** (рис.41).

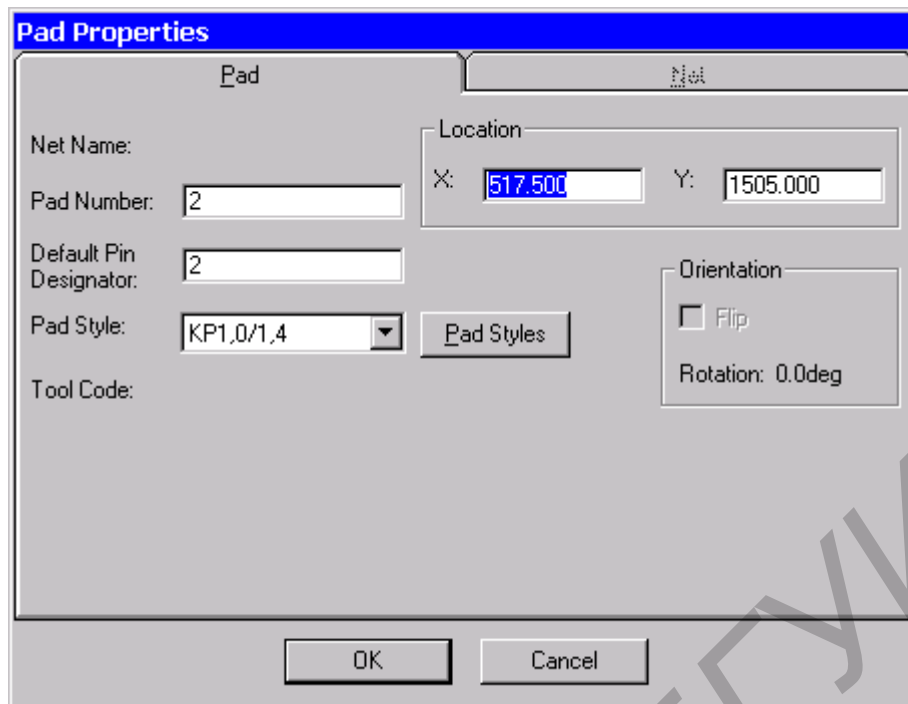


Рис.41

### 3. Нанесение контура компонента.




На слое **Top Silk** (рис.42) рисуем контур (проекцию корпуса на плоскость платы) компонента (рис.43) с помощью команды нанесения линии  **Place/Line** с шириной 0,2 мм. При этом обычно шаг сетки уменьшают до требуемой величины (например 0,5 мм). При рисовании других элементов можно также воспользоваться командами рисования дуги  **Place/Arc** или размещения полигона  **Place/Polygon**.



Рис.42

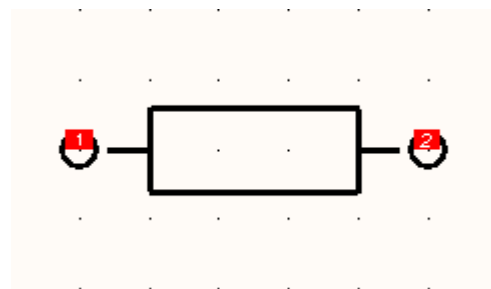



Рис.43

### 4. Нанесение атрибутов.

На слое **Top Silk** по команде  **Place Attribute** размещаем атрибуты **RefDes** и **Value**. Атрибут **Value** можно не наносить (рис.44).

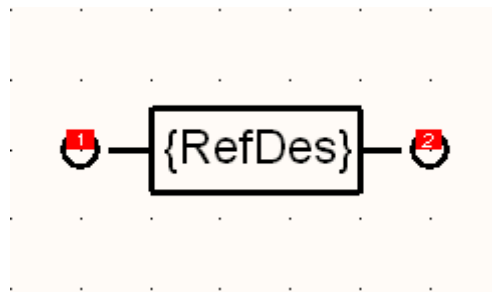


Рис.44

### 5. Нанесение точки привязки.

С помощью команды  **Place Ref Point** ставим точку привязки (отмечаем левый или первый вывод компонента) – рис.45.

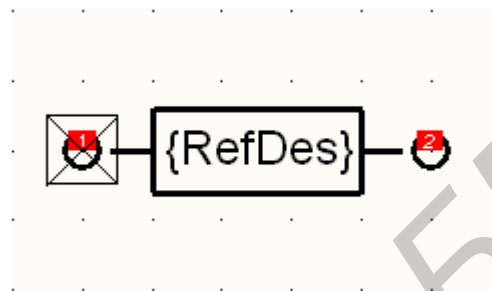


Рис.45

### 6. Проверка посадочного места.

Выполняем команду  **ValidatePattern**. Если ошибок нет, то появляется сообщение **No errors found!** (ошибок не найдено).

### 7. Сохранение корпуса.

Выполняем команду занесения созданного корпуса в **.pat** файл **Pattern/Save to file as** и сохраняем его в библиотеку по команде **Pattern/Save As** (рис.46).

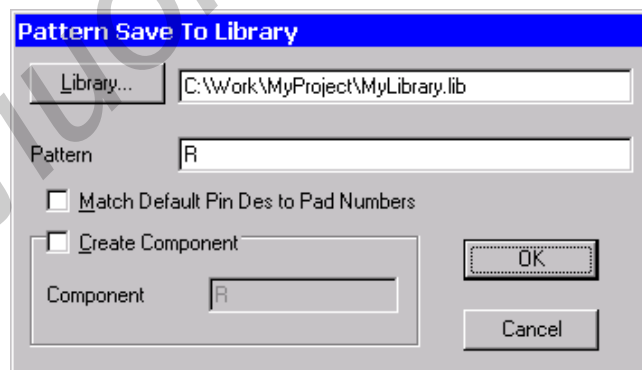



Рис.46

### 2.2.3. Создание посадочного места компонента с помощью мастера создания посадочных мест Pattern Wizard

Запуск мастера создания посадочного места компонента осуществляется нажатием на пиктограмму  в панели инструментов редактора **P-CAD Pattern Editor** или с помощью команды **Pattern/Pattern Wizard**.

Перед началом работы с мастером **Pattern Wizard** (рис.47) необходимо установить шаг сетки, единицы измерения и цвета экрана с помощью соответствующих команд меню **Options**. Кроме того, необходимо выбрать файл технологических параметров проекта (*Design Technology Parameters*), в котором, в частности, определены используемые типы контактных площадок.

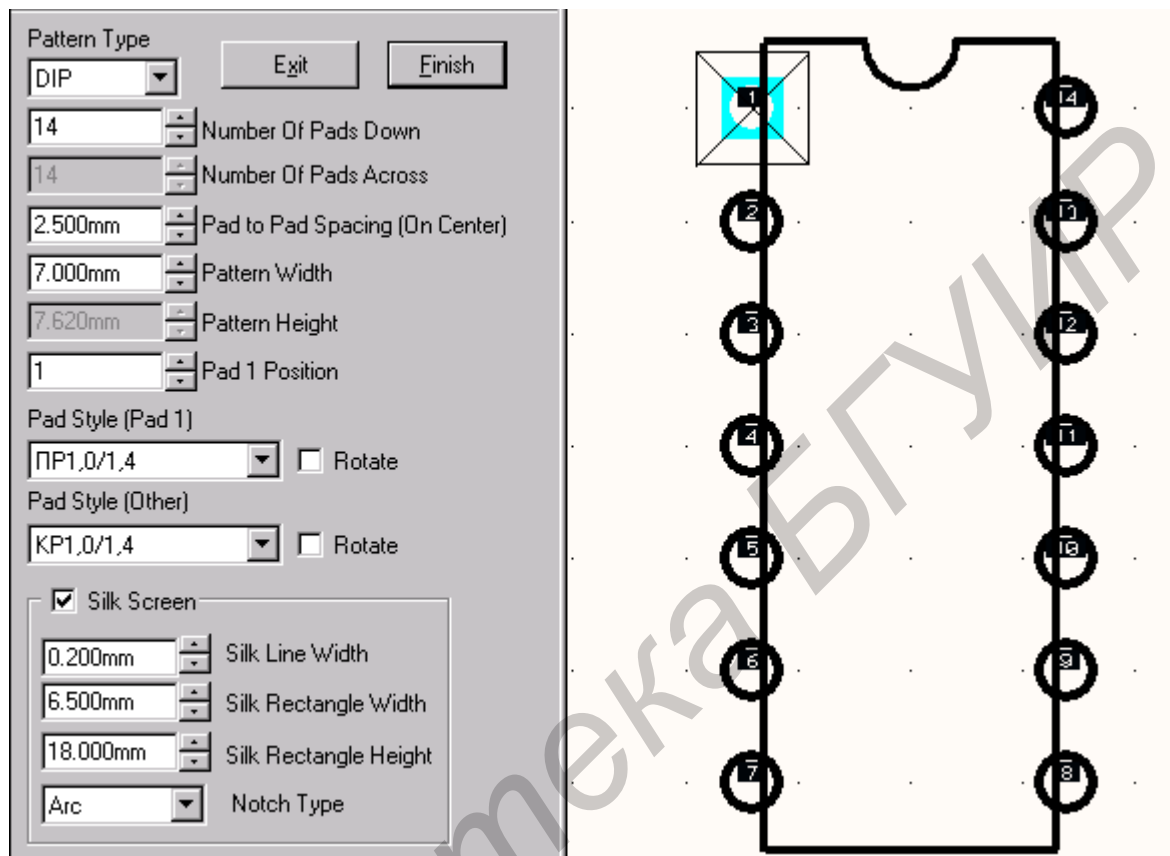


Рис.47

При создании посадочного места микросхемы К1533ЛА3 в диалоговом окне команды заполняются следующие поля.

**Pattern Type** – тип корпуса компонента. Возможны 3 варианта: **DIP** – корпус с двухрядным расположением планарных или штыревых выводов; **QUAD** – прямоугольный корпус с расположением выводов по периметру; **ARRAY** – корпус «массив выводов». Выбираем тип корпуса **DIP**.

**Number Of Pads Down** – число выводов по вертикали (Для корпуса типа DIP указывается общее число выводов). Вводим значение **14**.

**Number Of Pads Across** - число выводов по горизонтали. Редактирование поля возможно только для корпусов типа **QUAD** и **ARRAY**.

**Pad To Pad Spacing (On Center)** – расстояние между центрами контактных площадок. Вводим значение **2.5mm**.

**Pattern Width** – расстояние между рядами контактных площадок по вертикали. В нашем случае равно **7.5mm**.

**Pattern Height** – расстояние между рядами контактных площадок по горизонтали. Для корпуса типа DIP поле недоступно.

**Pad 1 Position** – положение первого (ключевого) вывода. Для корпусов типа **DIP** указывается первый вывод.

**Pad Style (Pin 1)** – стиль первой контактной площадки. Компоненты со штыревыми выводами обычно имеют квадратную площадку для первого вывода и круглую для остальных. Выбираем стиль прямоугольной контактной площадки **PP1,0/1,4**.

**Pad Style (Over)** – стиль контактной площадки остальных выводов компонента. Выбираем стиль круглой контактной площадки **KP1,0/1,4**.

**Silk Screen** – если опция выбрана, то разрешается выполнение графического рисунка проекции корпуса микросхемы на плату. Поскольку в нашем случае предполагается выполнение графического изображения, то опция должна быть установлена.

**Silk Line Width** – толщина линии, которой изображается корпус компонента. Заносим значение **0.2mm**.

**Silk Rectangle Width** и **Silk Rectangle Height** – соответственно ширина и высота прямоугольника, изображающего корпус компонента. Заносим значения **6.5mm** и **18.0mm** соответственно.

**Notch Type** – тип изображения ключа на корпусе компонента. Выбираем значение **Arc** – полуокружность.

После завершения описания компонента нажатием кнопки **Finish** закрывается мастер создания посадочных мест и корпусов. Доработка корпуса осуществляется стандартными средствами графического редактора **P-CAD Pattern Editor**.

Отредактируем местоположение атрибута **RefDes** и удалим **Type** (рис.48).

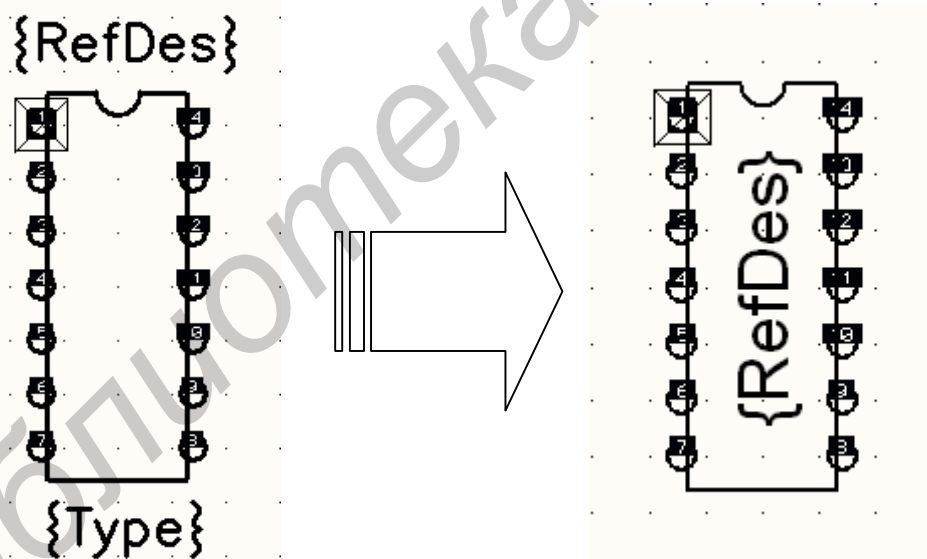


Рис.48

Сохраняем готовое посадочное место в библиотеку с помощью команд **Pattern/Save to File** и **Pattern/Save** (рис.49).



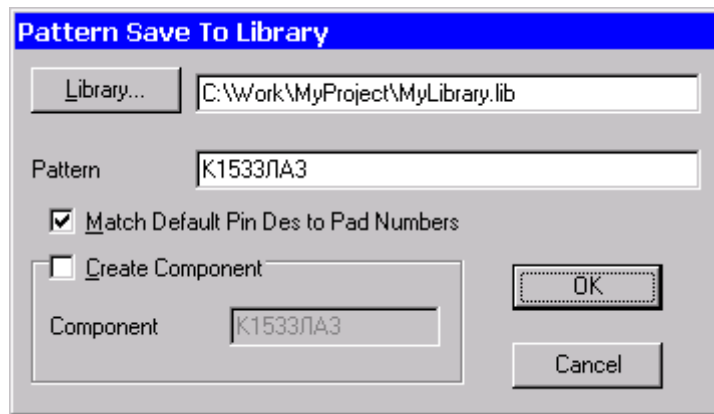


Рис.49

Аналогично создаём посадочные места для разъёма и конденсатора (рис.50).

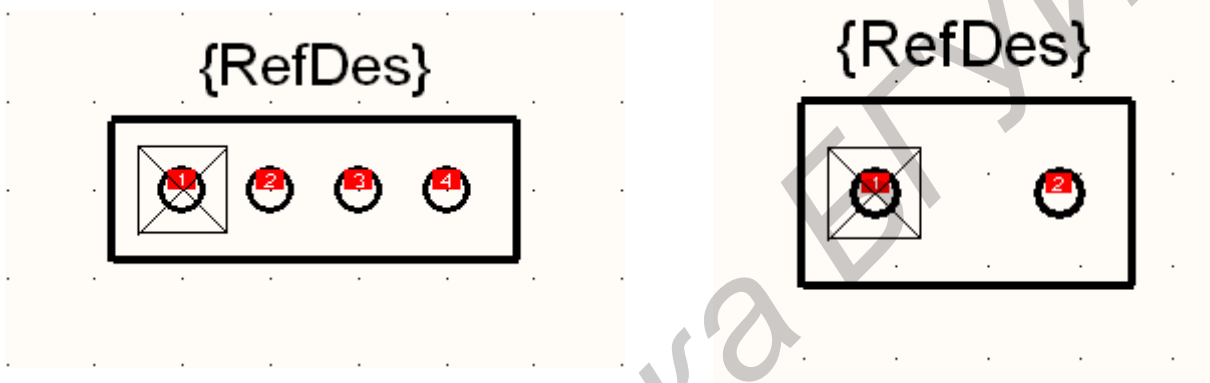


Рис.50

Если корпуса были правильно сохранены в библиотеку, список корпусов отобразится в списке **Patterns** в окне **Source Browser** в **Library Executive** (Library Manager) – рис.51.

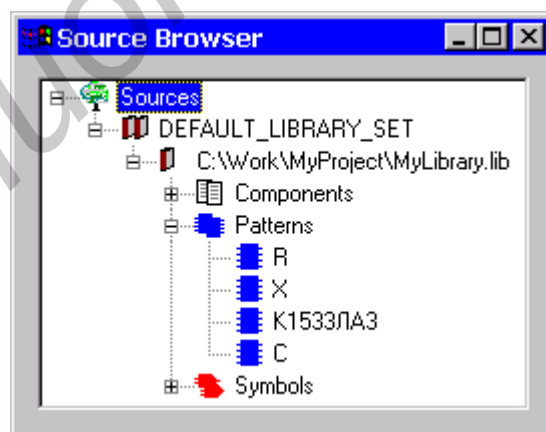


Рис.51

#### 2.2.4. Создание компонента с помощью Library Manager

После загрузки **Library Executive** выполняется команда создания нового компонента **Component/New** и указывается файл библиотеки, в который ранее занесены корпус и символ компонента. Далее редактируют следующие формы:

## 1. Форма Component Information (рис.52).

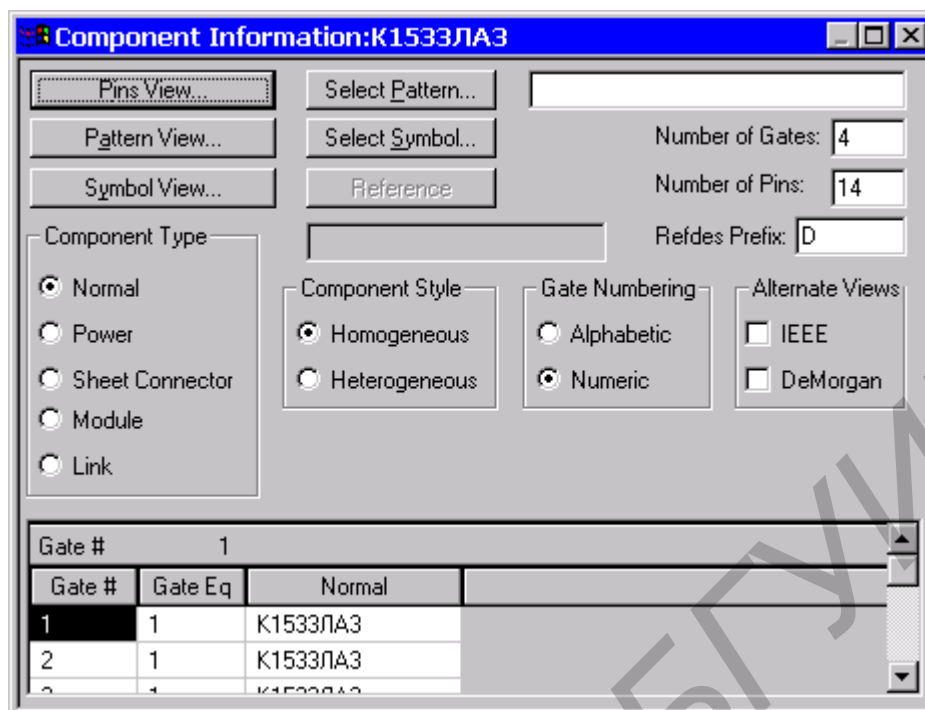


Рис.52

Заполняют следующие поля:

**Number of Gates** – число секций. Для K1533ЛАЗ вводим значение **4** (микросхема имеет четыре логических вентиля 2И-НЕ).

**Number of Pins** – число выводов. Вводим значение **14**.

**Refdes Prefix** – префикс позиционного обозначения компонента. Вводим значение **D**.

**Component Type** – тип компонента. В нашем случае – **Normal**.

**Component Style** – для однородного компонента указываем значение **Homogeneous**.

**Gate Numbering** – способ именования секций компонента (если **Alphabetic**, то первая секция получит номер А, вторая – В и т. п., для **Numeric** – значения 1,2...). Все секции однородных компонентов по умолчанию получают одинаковый код логической эквивалентности **Gate Eq**, что позволяет их автоматически переставлять в процессе минимизации длины соединений на плате. Выбираем значение **Numeric**.

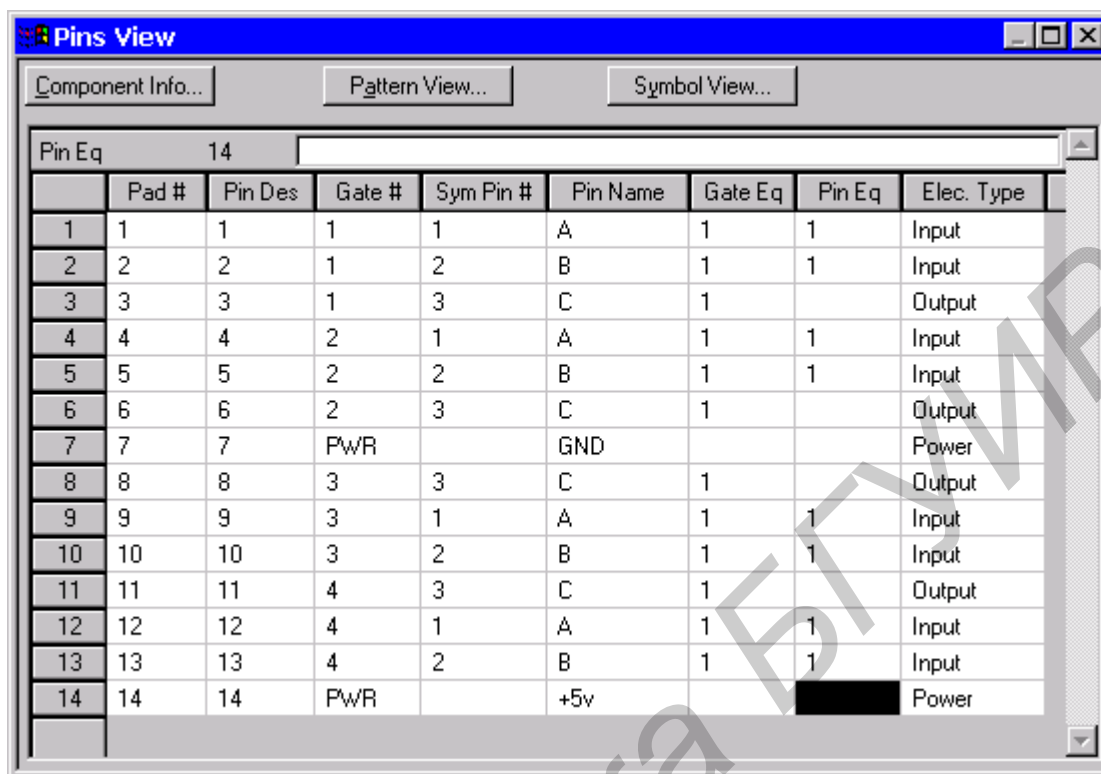
**Alternate View** – при необходимости можно включить альтернативные варианты изображения символа компонента.

Для подключения УГО необходимо выбрать в нижней таблице любую строку в графе **Normal**, нажать на кнопку **Select Symbol** и в открывшемся окне **Library Browse** из списка символов, помещенных в открытую библиотеку, выбрать нужный.

Для подключения посадочного места нажимают кнопку **Select Pattern**. В открывшемся окне **Library Browse** из списка корпусов, помещенных в открытую библиотеку, выбирают нужный.

## 2.Форма Pins View (рис.53).

Таблица выводов выводится на экран нажатием кнопки **Pins View** формы **Component Information**.



The screenshot shows a window titled "Pins View" with three tabs: "Component Info...", "Pattern View...", and "Symbol View...". The "Component Info..." tab is active. At the top, there is a search field labeled "Pin Eq" with the value "14". Below it is a table with the following columns: "Pin Eq", "Pad #", "Pin Des", "Gate #", "Sym Pin #", "Pin Name", "Gate Eq", "Pin Eq", and "Elec. Type". The table contains 14 rows of data.

Pin Eq	Pad #	Pin Des	Gate #	Sym Pin #	Pin Name	Gate Eq	Pin Eq	Elec. Type
1	1	1	1	1	A	1	1	Input
2	2	2	1	2	B	1	1	Input
3	3	3	1	3	C	1		Output
4	4	4	2	1	A	1	1	Input
5	5	5	2	2	B	1	1	Input
6	6	6	2	3	C	1		Output
7	7	7	PWR		GND			Power
8	8	8	3	3	C	1		Output
9	9	9	3	1	A	1	1	Input
10	10	10	3	2	B	1	1	Input
11	11	11	4	3	C	1		Output
12	12	12	4	1	A	1	1	Input
13	13	13	4	2	B	1	1	Input
14	14	14	PWR		+5v			Power

Рис.53

В таблице заполняются следующие столбцы:

**Pad #** – номер вывода корпуса. В нашем случае микросхема имеет корпус типа DIP-14 с 14 выводами от 1 до 14.

**Pin Des** – номера выводов на УГО. Вводим значения от 1 до 14. Номера **Pad #** и **Pin Des** должны совпадать.

**Gate #** – номер секции. Задаётся для компонентов, содержащих несколько секций. Всем выводам каждой секции, независимо от их функционального назначения, присваивается одна и та же цифра. Для микросхемы К1533ЛА3, имеющей четыре логических элемента 2И-НЕ, для выводов 1,2,3 вводим значение 1 (первая секция); для выводов 3,4,5 – значение 2 (вторая секция); для выводов 8,9,10 – значение 3; для выводов 11,12,13 – значение 4; для выводов питания 7 и 14 на данном этапе ничего не заносим.

**Sym Pin #** – номер вывода у символа. Все однородные секции в пределах одной микросхемы имеют одинаковую нумерацию выводов. Для УГО К1533ЛА3 одна секция имеет три вывода с номерами 1,2,3. Поэтому с выводами каждой секции (все выводы в пределах одного вентиля имеют одинаковый номер **Gate #**) сопоставляем выводы символа 1,2,3 и т.д.

**Pin Name** – имя вывода. Вводим имена выводов первой и остальных секций. Имена выводов в секциях для многосекционных компонентов будут повторяться (например, для ЛА3 это А,В,С и снова А,В,С и т.д.).

**Gate Eq** – код эквивалентности секций. Для однородных многосекционных компонентов секции взаимозаменяемы. Возможность замены секций отмечается в

данном столбце введением одинакового кода, отличного от нуля (например, 1). Если секции неэквивалентны (как в неоднородных микросхемах), то каждой из них присваивается свой код эквивалентности (1,2 и т.д.). В нашем случае в используемой микросхеме К1533ЛА3 все секции эквивалентны (на принципиальной схеме их можно менять местами), т.е. для каждой секции вводим значение 1.

**Pin Eq** – код эквивалентности выводов. В пределах секции могут быть эквивалентные (взаимозаменяемые) выводы, которые при проектировании печатной платы могут меняться местами, исходя из соображений удобства трассировки по критерию минимума длины связей. Таким выводам необходимо присвоить одинаковые коды эквивалентности. Для используемого логического элемента 2И-НЕ (микросхема К1533ЛА3) входы можно менять местами друг с другом в пределах одного логического вентиля, т.е. для входов вводим значение 1, для выходов ничего не ставим (выход один, и менять его со входами нельзя).

**Elec Type** – электрический тип вывода. Используется при поиске ошибок в принципиальных электрических схемах. Нажатие на стрелку в горизонтальной строке открывает список типов выводов (рис.54).

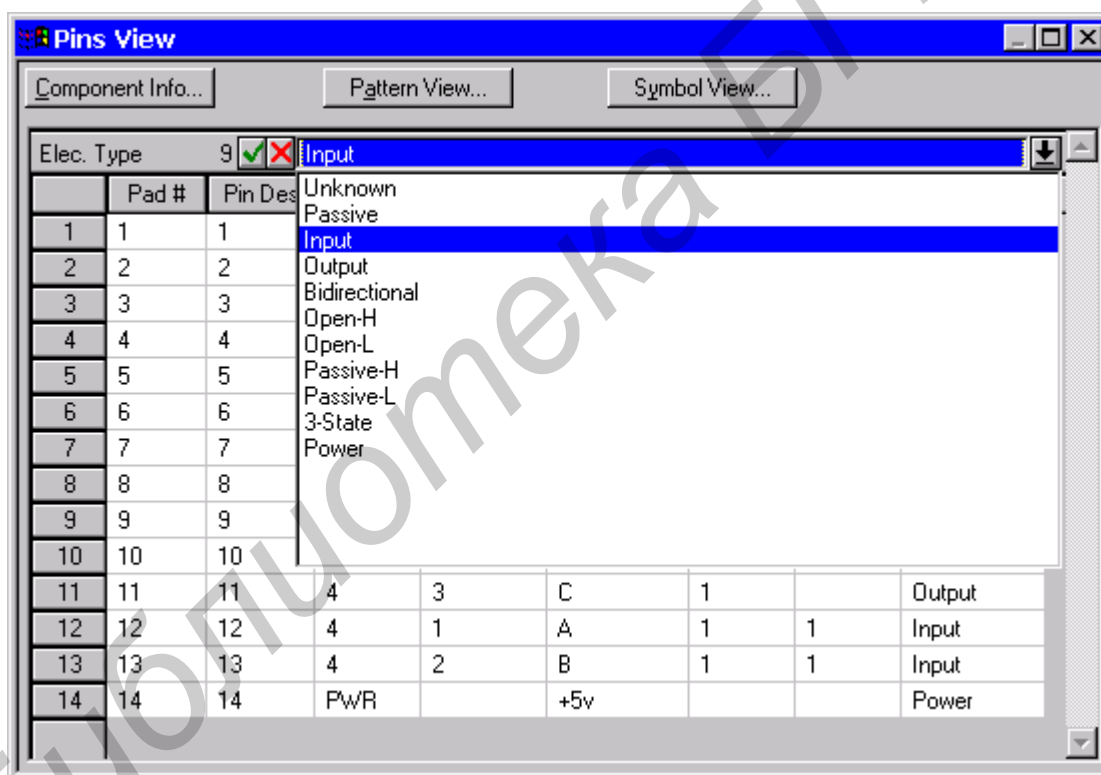


Рис.54

В нашем случае для входов (имена выводов А и В) задаём тип вывода **Input**, для выходов – тип вывода **Output**, для выводов питания выбираем тип **Power**. При этом в столбец **Gate#** автоматически будет поставлено **PWR**. При редактировании таблицы это значение надо будет устанавливать вручную. *Имена выводов питания должны совпадать с именами цепей питания и схемной земли.*

### 2.2.5. Сохранение компонента в библиотеке

Перед сохранением компонента в библиотеке целесообразно выполнить команду проверки **Component/Validate**. При обнаружении ошибок выводятся информационные сообщения, например:

**Missing Pin Des in row 1. Only 'unused' pads are allowed to have a blank Pin Des.**

(Пропущен номер вывода в строке 1. Только неиспользуемые выводы могут не иметь информации в графе Pin Des)

или

**The gate equivalence specified in Component Information for gate 4 does not match the pin's gate equivalence specified in row 14.**

(Код логической эквивалентности в окне Component Information для секции 4, не соответствует коду логической эквивалентности, указанному в строке 14).

Если же ошибок не обнаружено, программа сообщает:

**No errors found!**

После исправления всех ошибок выполняется команда сохранения компонента в текущей библиотеке **Component/Save** или **Component/Save As**. Однако перед выполнением этих команд все равно проверяется наличие ошибок, и пока ошибки не исправлены, компонент сохранить нельзя. Имя нового компонента указывают по дополнительному запросу.

Аналогично создаём и редактируем все остальные требуемые компоненты (рис.55).

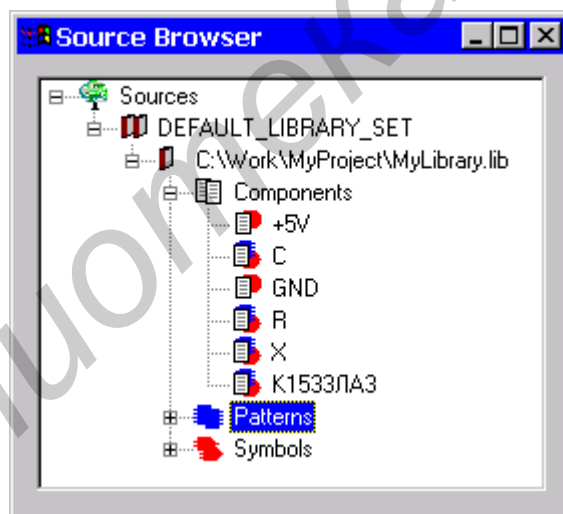


Рис.55

### 2.3. Создание принципиальной схемы с помощью P-CAD Schematic

Создание схемы принципиальной производится в следующем порядке.

#### 1. Настройка конфигурации.

Перед началом создания электрической принципиальной схемы необходимо произвести настройку конфигурации графического редактора **P-CAD 2001 Schematic**. Для этого из меню **P-CAD 2001 Schematic** выполняем команду **Options/Configure** и в открывшемся окне (рис.56) в разделе **Workspace Size** для ра-

бочего поля указываем требуемый формат листа (в нашем случае – **A4**), в разделе **Units** выбираем метрическую систему единиц **mm** (поскольку при создании принципиальных схем в соответствии с ЕСКД рекомендуется выбирать метрическую систему единиц) и в разделе **Orthogonal Mode** выбираем режимы ортогональности **90/90 Line** (если эта опция включена, то вводятся ортогональные линии и проводники) и **45/90 Line** (если эта опция включена, то возможно вводить линии по диагонали).

Необходимо отметить, что стандартные форматы **P-CAD 2001** имеют горизонтальную ориентацию вдоль длинной стороны листа. Очевидно, что формат **User** нужно применять при вертикальной ориентации формата либо для задания дополнительных форматов в соответствии с существующим ГОСТ.

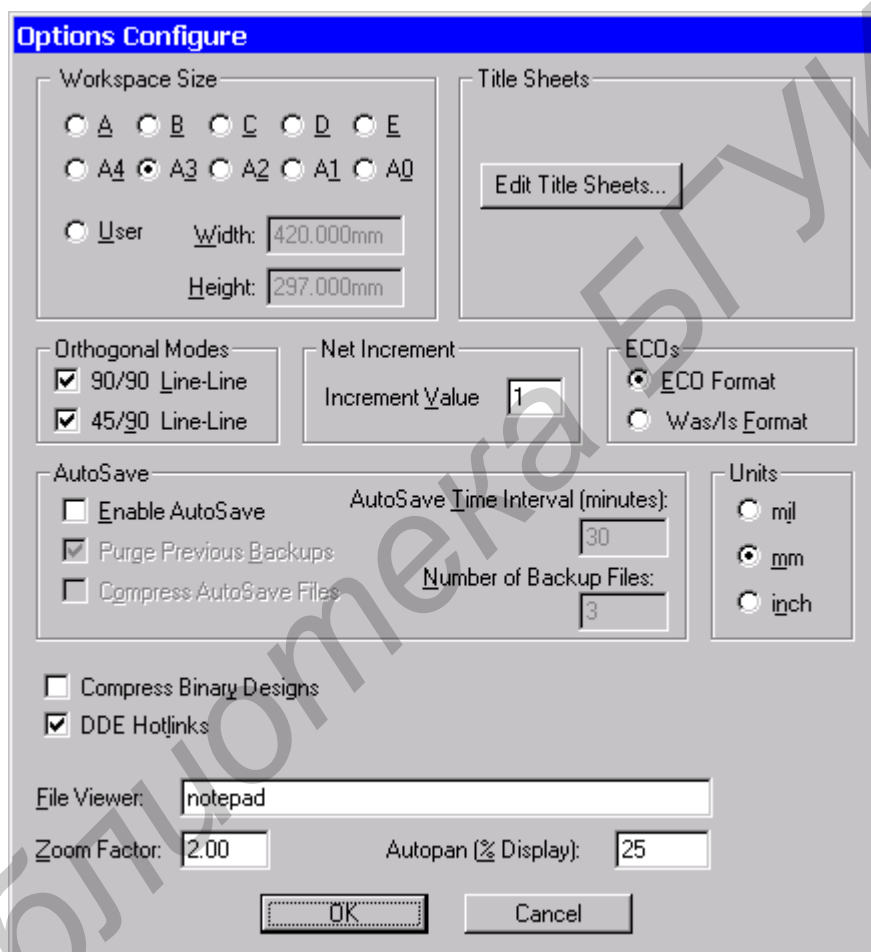


Рис.56

В группе параметров **ECOs** задается формат файла изменений схемы (**Engineering Change Orders**). **ECO** файл может быть сгенерирован либо в формате **P-CAD 2001** (отмечается пункт **ECO Format**), либо в формате **Was/Is**, который является совместимым с **Tango Series II** (отмечается пункт **Was/Is Format**). Выбираем формат файла **ECO**.

Чтобы принять изменения, следует нажать кнопку **OK**, чтобы отменить – кнопку **Cancel** или клавишу **Esc** или же правую кнопку мыши.

Далее с помощью команды **Options/Grids** устанавливаем параметры сетки. Сетка устанавливается аналогично **Symbol Editor**.

С помощью команды **Options/Wire** устанавливаем ширину линии **0.2mm** для вычерчивания линии связи (рис.57).

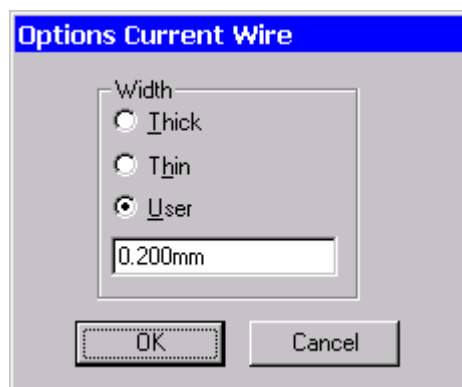


Рис.57

Конфигурация графического редактора принципиальных схем **ACCEL Schematic** завершается подключением библиотек, содержащих символы компонентов, с помощью команды **Library/Setup** (рис.58). В поле **Open Libraries** отображаются открытые библиотеки проекта. Добавление новой библиотеки осуществляется с помощью кнопки **Add**, удаление библиотеки из списка – с помощью **Delete**. Кнопки **Move Up** и **Move Down** позволяют перемещать библиотеки в списке.

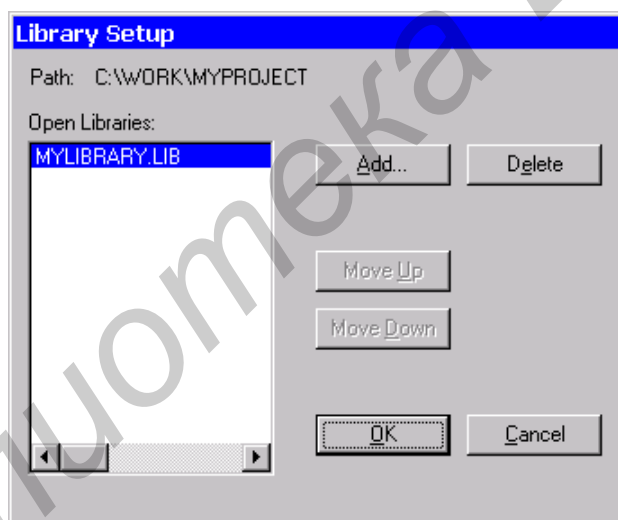


Рис.58

## 2. Размещение условных графических обозначений компонентов

Для этого используется команда **Place/Part**. В окне этой команды в поле **Component Name** отображается список элементов, входящих в открытую библиотеку. Имя открытой библиотеки отображается в поле **Library**. При необходимости в этом поле можно перейти к другой библиотеке. Группа параметров **Alternate** позволяет выбрать альтернативное изображение символа компонента. Число логических секций, входящих в компонент, отображается в поле **Num Parts**. Номер вводимой секции выводится в поле **Part Num**. Следует обратить внимание на переключение значения этого параметра при вводе неоднородных компонентов. Предварительный просмотр вводимого символа осуществляется путем нажатия кнопки **Browse**.

В полях **RefDes** и **Value** можно задать позиционное обозначение и номинал вводимого компонента. С помощью кнопки **Library Setup** можно перейти к выполнению команды настройки параметров библиотек **Library/Setup**.

Размещаем первый логический элемент микросхемы **K1533ЛА3**. Для этого в окне **Place Part** выбираем из списка элемент **K1533ЛА3** и в поле **Part Num** вводим номер логического элемента (рис.59).

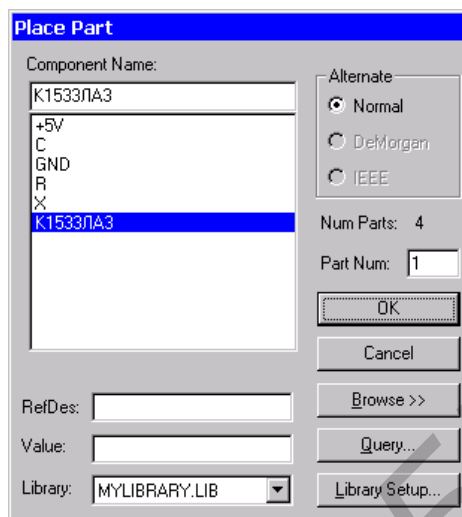


Рис.59

При вводе компонента размещение символа в поле экрана выполняется после щелчка левой кнопкой мыши в выбранной точке рабочего пространства. Пока левая кнопка мыши не нажата, можно перемещать символ по экрану. Вращение с шагом 90° осуществляется путем нажатия клавиши **R**, зеркальное отображение - клавиши **F**.

**Замечание.** Если к цепи подсоединить компонент заземления **GND** или **+5V** или другой компонент типа **Power**, то она автоматически получит имя компонента (например, **GND**).

Аналогично размещаем все остальные компоненты (рис.60).

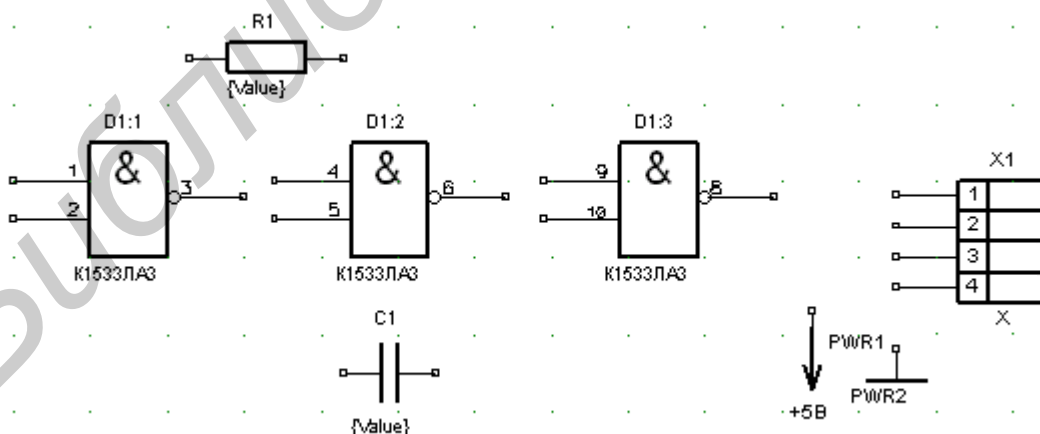


Рис.60

### 3. Простановка позиционных обозначений.

Позиционные обозначения элементов в схеме проставляются автоматически с использованием буквенных либо цифровых обозначений логических секций. При



этом разделителем между номером компонента и секции служит двоеточие (например, DD1:1 или DD1:A), что не соответствует ГОСТу. Для соблюдения стандартов рекомендуется вводить позиционное обозначение вручную как текст или атрибут пользователя. Для этого выделяем компонент **K1533ЛА3** на схеме и выполняем команду *Edit/Part Properties* и в открывшемся окне **Part Properties** сбрасываем флажки видимости атрибутов **Ref Des**, **Value** и **Type** в разделе **Visibility** (рис.61). Аналогично редактируем все остальные компоненты (рис.62).

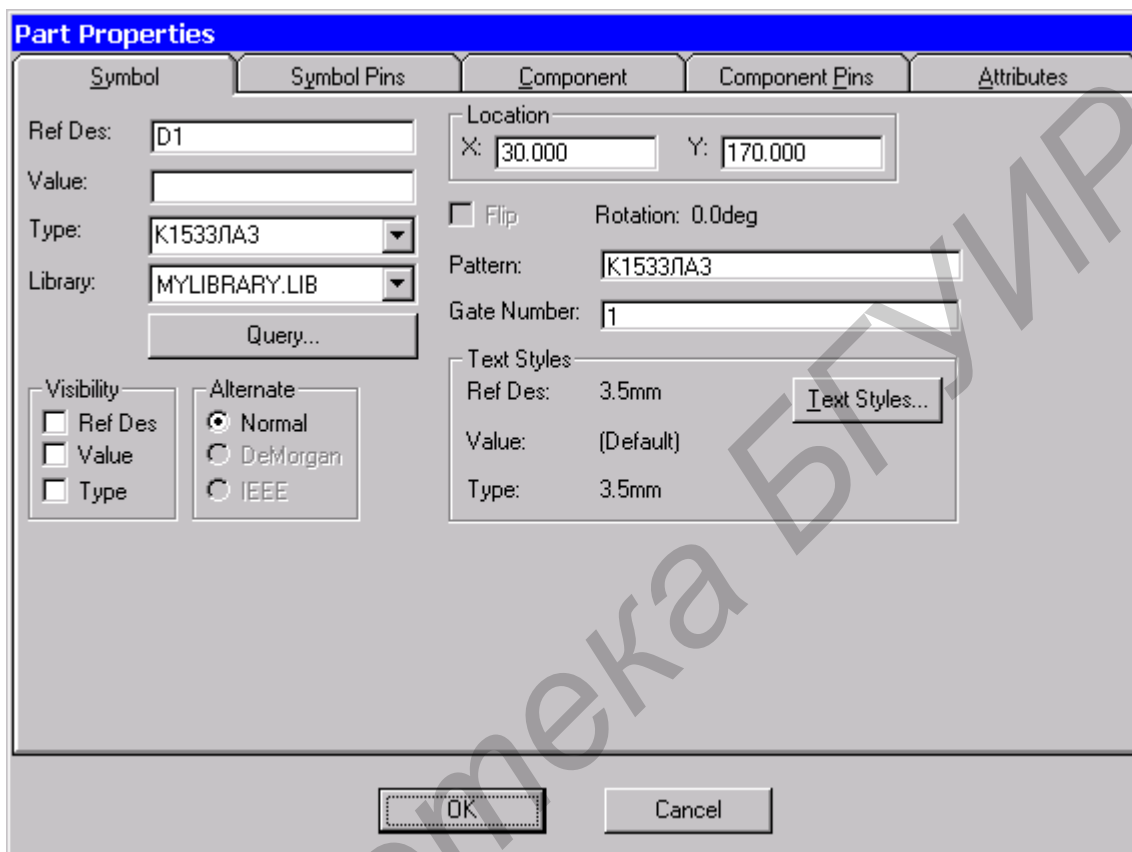


Рис.61

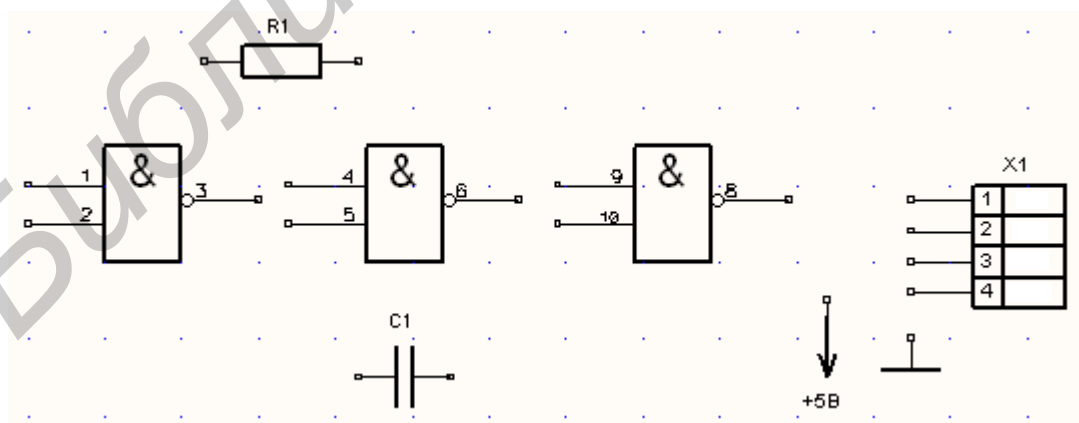


Рис.62

Далее вводим позиционные обозначения и другие необходимые надписи (идентификаторы выводов на разъёме) с помощью команды **A Place/Text** (рис.63).

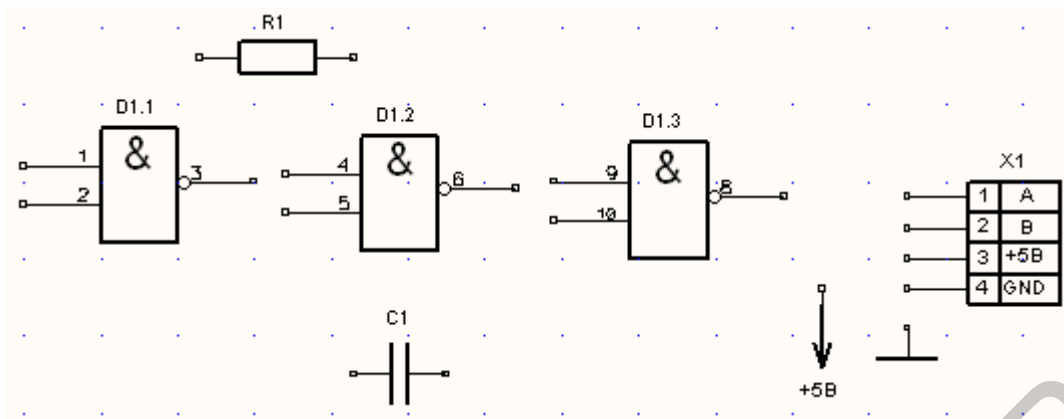



Рис.63

#### 4. Ввод соединительных проводников электрических цепей

Выполняем команду  **Place/Wire**. Щелчком левой кнопки мыши выбираем начальную точку цепи. Точка излома задается следующим нажатием левой кнопки мыши в требуемом месте рабочего поля. При необходимости сменить угол ввода линии на величину установленного при конфигурировании шага (45 или 90°) можно путем нажатия на клавишу **O**. Завершение ввода проводника – нажатие правой кнопки мыши или клавиши **Esc**. После ввода проводников получаем принципиальную схему, приведенную на рис.64.

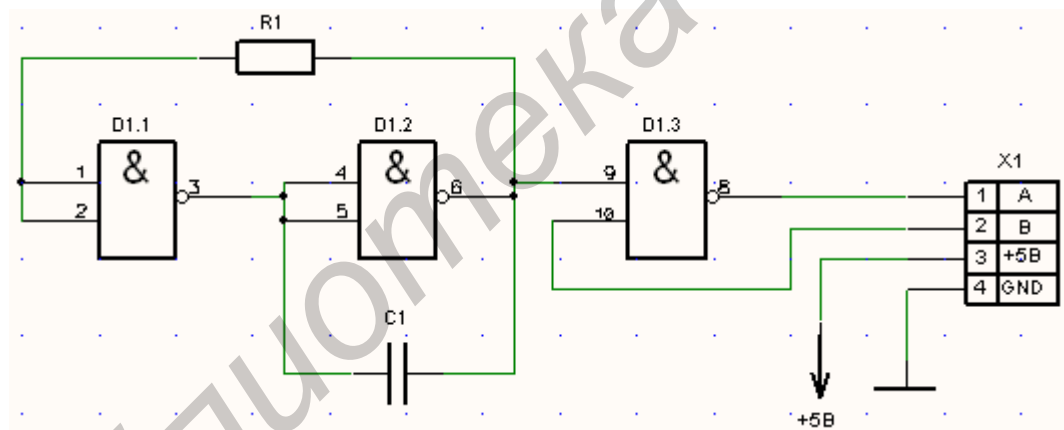





Рис.64

Часто бывает необходимо отредактировать уже введенный проводник. В этом случае дополнительную точку излома можно ввести с помощью команды  **Rewire/Manual**.

#### 5. Размещение линий групповой связи (шин, жгутов).

Для размещения шины выполняется команда  **Place/Bus** (шина рисуется утолщенной линией) – рис.65,а. Далее строятся входы/выходы шины с помощью команды **Place/Wire** (рис.65,б). При подключении отдельной связи к шине автоматически добавляется излом под углом 45°, стиль которого определяется командой **Options/Display** в окне конфигурации параметров дисплея. Также его можно отредак-

тировать по команде *Edit/Properties* (рис.66). Имена цепей, входящих в шину, задаются с помощью команды  *Place/Port* (рис.67).

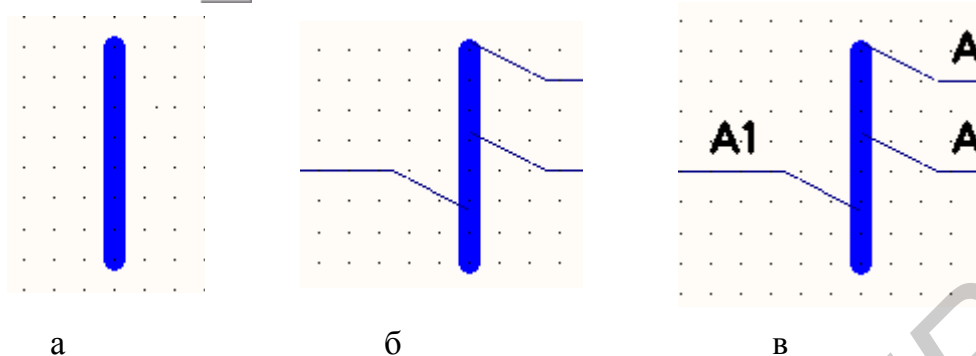


Рис.65

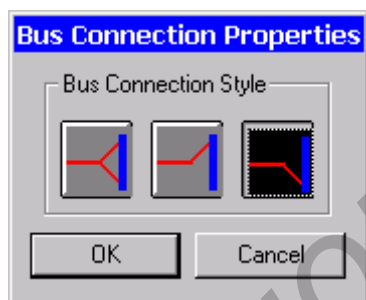


Рис.66

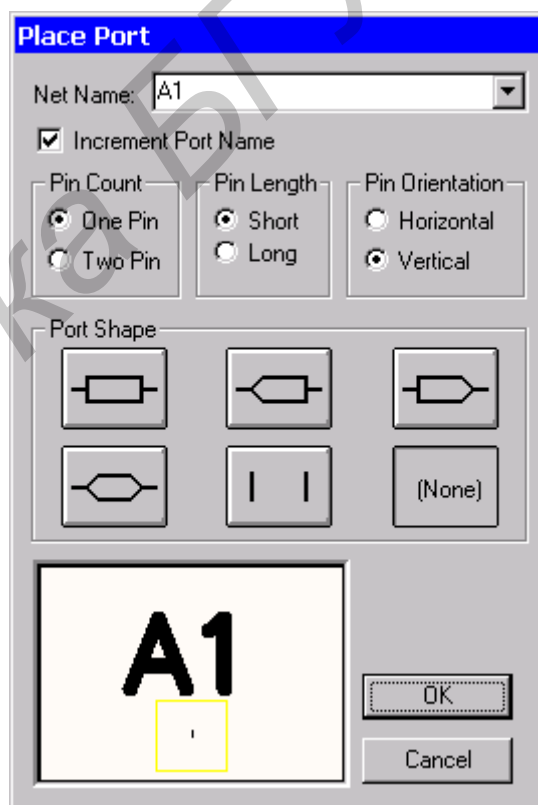


Рис.67

В окне **Place Port** в поле **Net Name** задается имя цепи, к которой подключается порт, например **A1**, флажком **Increment Port Name** включается автоматическое увеличение номера вводимого порта на единицу. В разделе **Pin Count** задается один контакт у порта **One Pin**, в разделе **Pin Length** определяется длина выводов **Short**. В разделе **Pin orientation** задается вертикальная ориентация выводов порта **Vertical**. В раз-

деле **Port Shape** устанавливается порт без рамки **None**. После закрытия окна кнопкой **OK** порты подключаются к необходимым проводникам (рис.65,в).

## 6. Сохранение схемы.

Для сохранения схемы используют команды **File/Save** и **File/Save As**.

### 2.4. Проверка электрической принципиальной схемы

Проверку схемы выполняют с помощью команды **Utils/ERC**. В диалоговом окне этой команды задают перечень проверок, результаты которых приводятся в текстовом отчете утилиты **ERC**. Элементы управления в окне команды имеют следующее назначение.

Раздел **Design Rule Checks**:

**Single Node Nets** – проверка цепей, имеющих единственный узел;

**No Node Nets** – проверка цепей, не имеющих узлов;

**Electrical Rules** – проверка электрических ошибок (соединение выводов несовместимых типов, например, соединяются два выходных вывода или выходной вывод подключается к выводу источника питания);

**Unconnected Pins** – проверка неподключенных выводов компонентов;

**Unconnected Wires** – проверка неподключенных цепей;

**Bus/Net Rules** – проверка цепей, входящих в шину только один раз;

**Component Rules** – проверка компонентов, расположенных поверх других;

**Net Connectivity Rules** – проверка правильности подключения цепей схемной земли и питания;

**Hierarchic Rules** – проверка ошибок в иерархических структурах.

Опция **View Report** позволяет просмотреть отчет с сообщениями об ошибках, а опция **Annotate Errors** даёт возможность обозначить ошибки на схеме в виде маркеров-окружностей.

Сообщения об ошибках заносятся в файл *<имя схемы>.ERC*, изменить это имя можно с помощью кнопки **Filename**.

### 2.5. Создание списка связей

Список связей представляет собой список компонентов и цепей с указанием номеров выводов компонентов, к которым они подключены. Он используется для сопоставления связей принципиальной схемы соединениям на печатной плате.

Для создания списка связей используется команда **Utils/Generate Netlist**. В списке **Netlist Format** диалогового окна команды выбирается требуемый формат списка связей. Для передачи списка в редактор **P-CAD PCB** нужно выбрать формат **P-CAD ASCII**.

С помощью кнопки **Netlist Filename** можно задать имя файла списка связей. Флажок **Include Library Information** позволяет включить информацию для менеджера библиотек в список соединений.

## 2.6. Загрузка списка связей в РСВ и размещение компонентов на печатной плате

Загрузка списка связей и размещение компонентов на плате предполагает выполнение ряда подготовительных и основных этапов.

### 1. Настройка конфигурации редактора печатных плат P-CAD 2001 PCB.

Выполняется с помощью команды *Options/Configure*. Окно этой команды имеет четыре вкладки (**General, On-lineDRC, Route, Manufacturing**).

#### Вкладка General

В разделе **Units** выбираем систему единиц в зависимости от того, на каком оборудовании будут изготовлены фотошаблоны и каким является управляющий формат станка для сверления и фрезерования платы. Будем предполагать, что поддерживается метрическая система, тогда в разделе **Units** выбираем значение **mm**. В разделе **Workspace size** в полях **Width** и **Height** выбираем размер рабочей области, например **210mm** и **297mm** соответственно (формат А4) – рис.68. В разделе **ECO Format** задаём формат файла изменений **ECO**. При установленном флажке **ECO Format** утилита ECO производит запись всех изменений проекта. Устанавливаем флажок **Auto Plow Copper Pours**, который разрешает автоматическое уменьшение числа переходных отверстий при оптимизации. Остальные установки на этой вкладке оставляем без изменения.

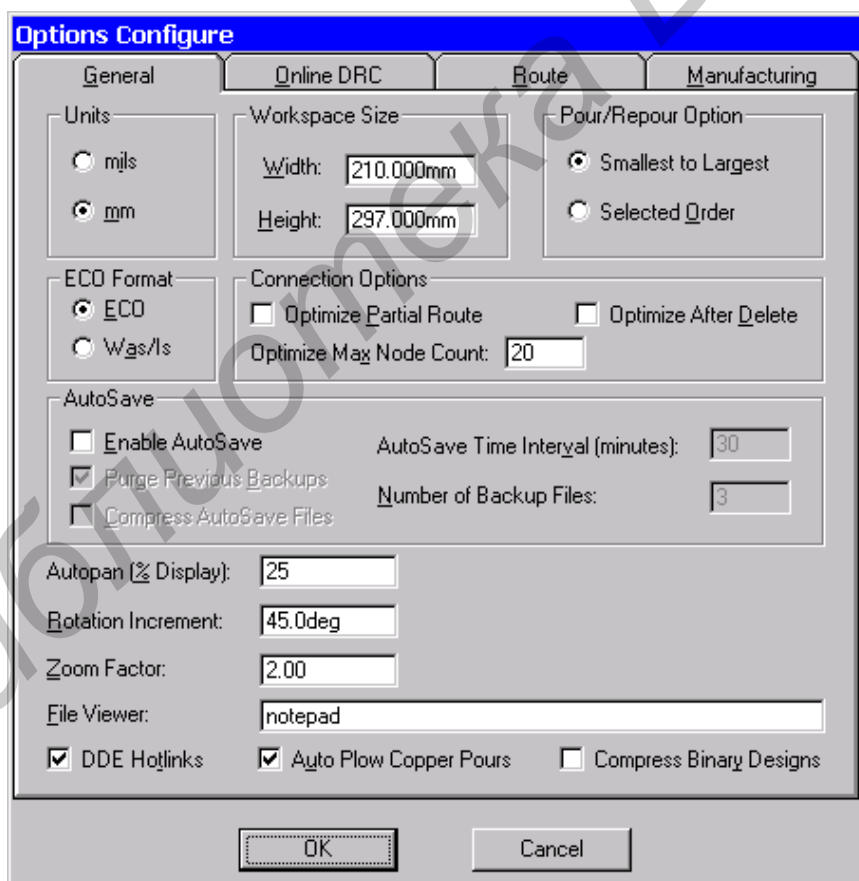



Рис.68

### Вкладка OnlineDRC

Сбрасываем флажок **Enable Online DRC** для того, чтобы отключить проверку технологических параметров при вводе проводников и размещении компонентов. В процессе работы для включения/отключения этой утилиты удобно пользоваться командой  **Online DRC**. Использовать режим **Online** утилиты **DRC** рекомендуется при ручной трассировке.

### Вкладка Route

Сбрасываем флажок **T-Route Default**, который включает режим Т-образной разводки проводников. Т-образная трассировка возможна для относительно низкочастотных цепей.

В разделе **Highlight While Routing** задаём режим подсвечивания (выделения цветом) **Pads, Traces and Connections**, который даёт возможность выделять цветом как контактные площадки, так и проводники и линии соединений на плате.

В разделе **Miter Mode** выбираем **Line** – режим сглаживания изломов проводника под углом 45°. Флажок **Arc** включает режим сглаживания дугой окружности.

В поле **Stub Length** указываем минимальную длину проводника, который используется, чтобы организовать соединение с контактной площадкой. Для этого выбираем **Grid Points** (значение задается в точках сетки) и вводим в поле значение **0**. Остальные установки на этой вкладке оставляем без изменения (рис.69).

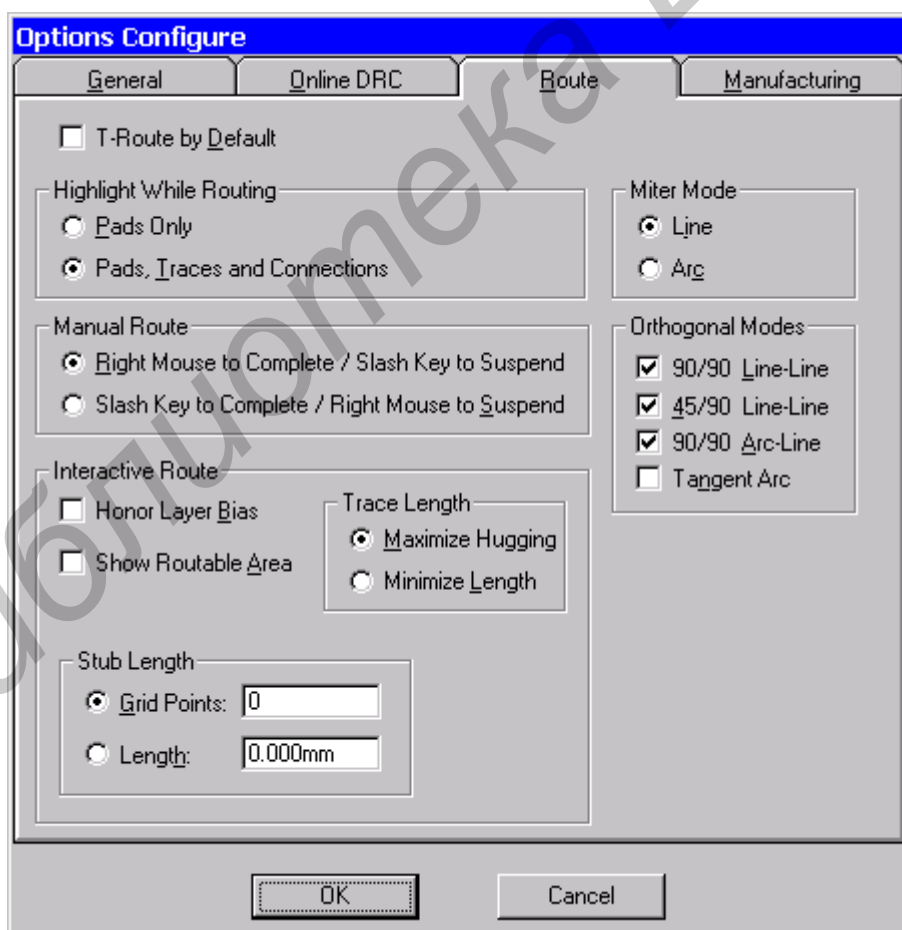


Рис.69

### Вкладка Manufacturing (рис.70)

В поле **Solder Mask Swell** задаём величину, на которую радиус области под контактную площадку в слое защитной маски пайки больше диаметра контактной площадки. Вводим в соответствующее поле величину **0.1mm**.

В поле **Paste Mask Shrink** устанавливаем величину, на которую размеры вывода компонента меньше размера контактной площадки. В данном поле зададим нулевое значение.

В поле **Plane Swell** определяем зазор между сплошным слоем металлизации и контактной площадкой или переходным отверстием, не принадлежащим данному слою. Вводим в данное поле величину в соответствии с расчетом печатного монтажа.

В окне команды **Options/Configure** параметры **Solder Mask Swell**, **Paste Mask Shrink**, **Plane Swell** устанавливаются глобально для всего проекта. Если определения соответствующих параметров зазоров делаются в конкретных слоях, то глобальные установки игнорируются.

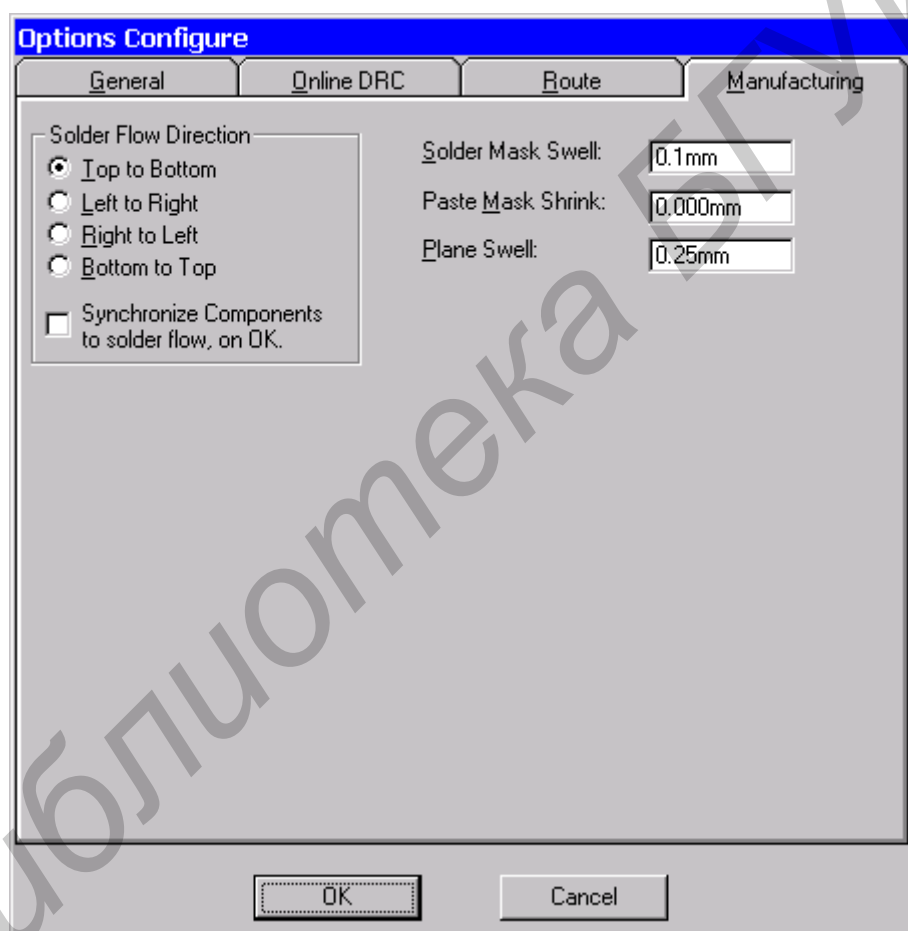


Рис.70

С помощью команды **Options/Grids** устанавливаем сетку размещения компонентов **2.5mm**. Настройка сеток производится так же, как и в графическом редакторе **P-CAD Schematic**.

По команде **Options/Current Line** задаём список возможных значений ширины линий так, как это было описано ранее для **P-CAD Schematic**.

## 2. Установка структуры слоев печатной платы.

Для установки структуры слоев печатной платы предназначена команда *Options/Layers* (рис.71). По умолчанию устанавливается структура слоев для печатной платы с двумя сигнальными слоями. Ниже представлена структура слоев печатной платы, заданная по умолчанию, и их соответствие слоям системы P-CAD. Список слоев проекта выводится на вкладке **Layers**. Назначение слоев:

**Top** – верхняя сторона платы (сторона установки компонентов);

**Bottom** – нижняя сторона платы (сторона пайки);

**Board** – контур платы;

**Top Mask** – маска пайки на верхней стороне платы;

**Bot Mask** – маска пайки на нижней стороне платы;

**Top Silk** – шелкография на верхней стороне платы (контуры компонентов и т. п.);

**Bot Silk** – шелкография на нижней стороне платы (контуры компонентов и т. п.);

**Top Paste** – графика (вставка) пайки на верхней стороне платы (обычно совпадает по форме и размеру с контактной площадкой);

**Bot Paste** – графика (вставка) пайки на нижней стороне платы;

**Top Assy** – вспомогательные данные (атрибуты) на верхней стороне платы;

**Bot Assy** – вспомогательные данные (атрибуты) на нижней стороне платы.

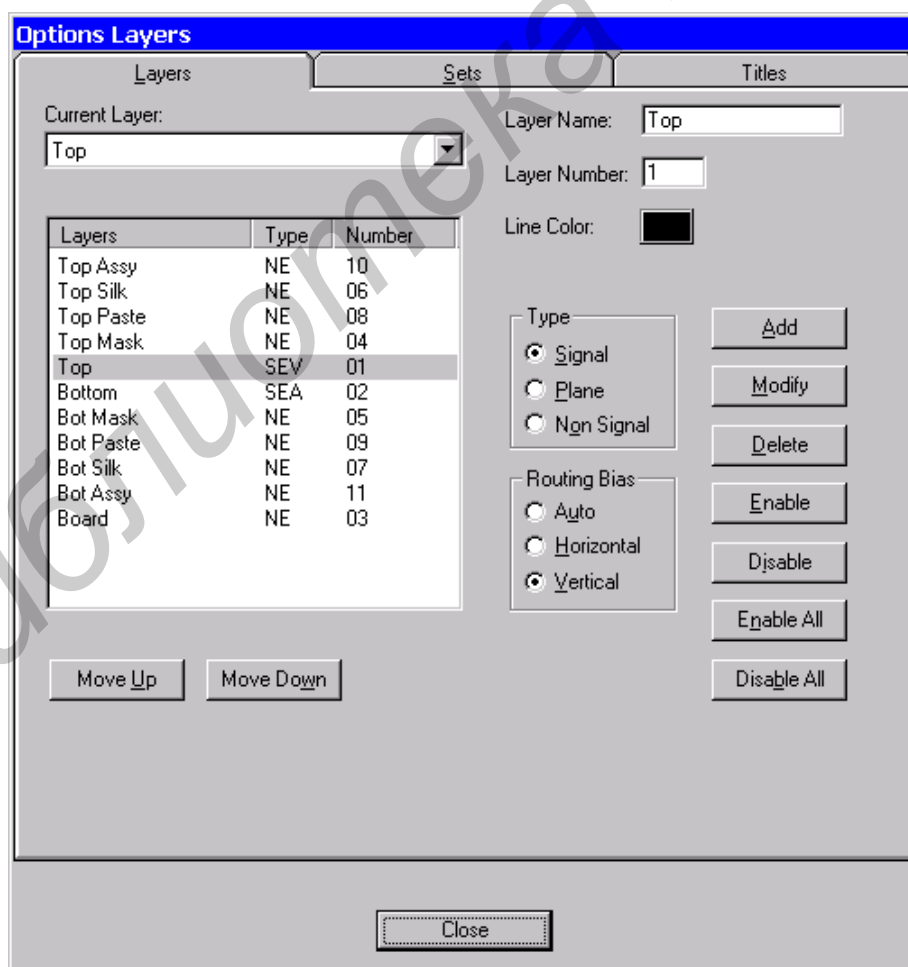


Рис.71



В окне **Options Layers** на вкладке **Layers** в списке выбираем слой **Top**, в разделе **Type** выбираем сигнальный тип слоя **Signal**, а в разделе **Routing Bias** – вертикальную ориентацию проводников на этом слое **Vertical**. После этого щёлкаем по кнопке **Modify**, чтобы сохранить выполненные изменения.

Для слоя **Bottom** также устанавливаем тип слоя **Signal**, но с горизонтальной ориентацией проводников **Horizontal**.

Слои включают и выключают нажатием на кнопки **Enable**, **Disable**. Все слои (кроме текущего) можно выключить нажатием **Disable All**, включить – нажатием **Enable All**. Предполагаем, что использоваться будут все слои, поэтому включаем их нажатием на кнопку **Enable All**.

### 3. Установка параметров контактных площадок и переходных отверстий.

По команде **Options/Pad Style** редактируем список стеков контактных площадок. Выбранный курсором в этом списке стек контактных площадок является текущим и помещается на ПП при выполнении команды **Place/Pad**. Задаём 2 типа контактных площадок: прямоугольную и круглую (рис.35-38).

По команде **Options/Via Style** редактируем список стеков переходных отверстий.




### 4. Подключение библиотек.

По команде **Library/Setup** подключаем все необходимые библиотеки компонентов (в нашем случае **MyLibrary**).

### 5. Создание новой печатной платы.

Разработку новой печатной платы начинаем с выполнения команды **File/New**.

### 6. Нанесение контура печатной платы.

С помощью команды  **Place/Line** на слое **Board** вычерчиваем контур печатной платы (рис.72). При создании более сложных плат можно пользоваться также командами  **Place/Arc**,  **Place/Poligon**.

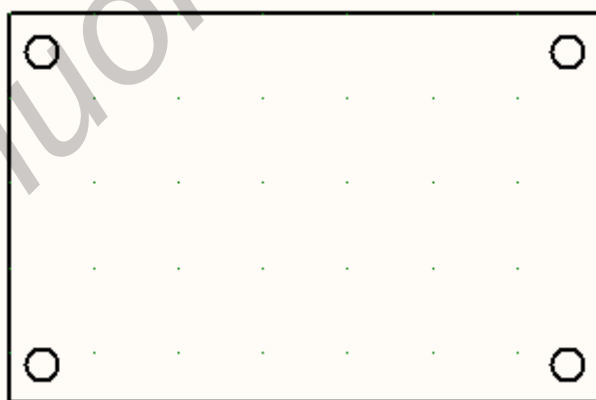


Рис.72

### 7. Упаковка схемы на печатную плату.

Выполняем команду загрузки файла списка соединений **Utils/Load Netlist** (рис.73).

В окне этой команды выбираются следующие параметры: **Netlist Format** – выбор формата списка соединений. Выбираем формат **PCAD ASCII**.

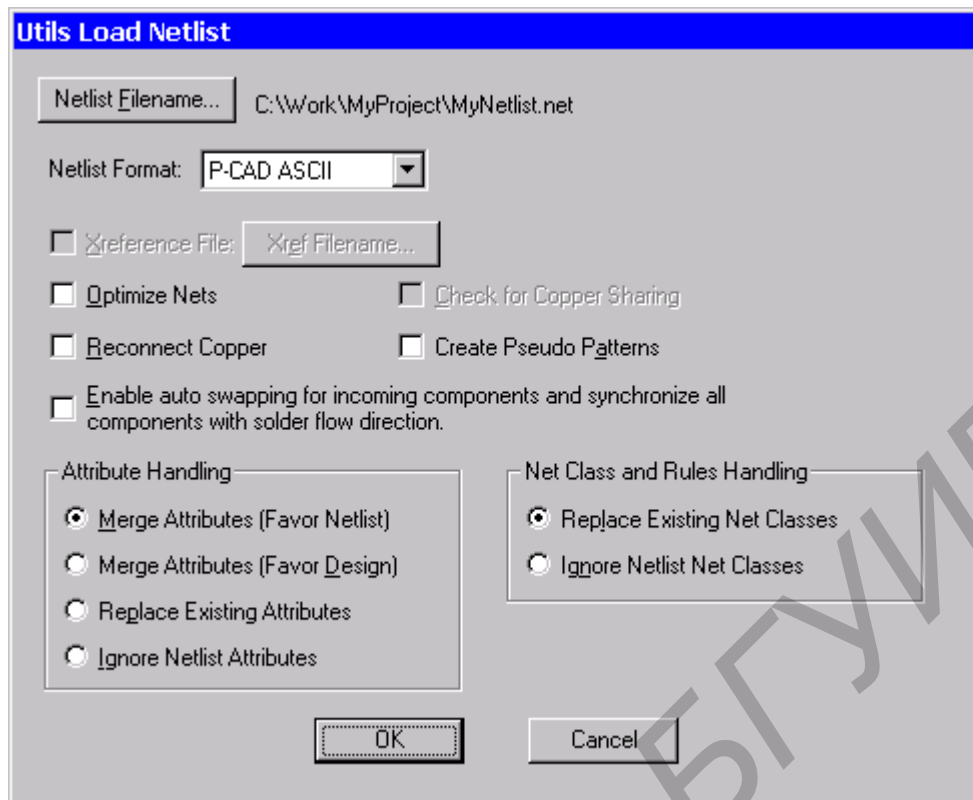


Рис.73

С помощью кнопки **Netlist Filename** задаём имя файла списка соединений (в нашем случае MyNetlist.net).

Остальные установки - по умолчанию (рис.73).

Непосредственная загрузка осуществляется при нажатии кнопки **ОК**. При этом в рабочей области размещаются компоненты и отображаются связи между ними (рис.74).

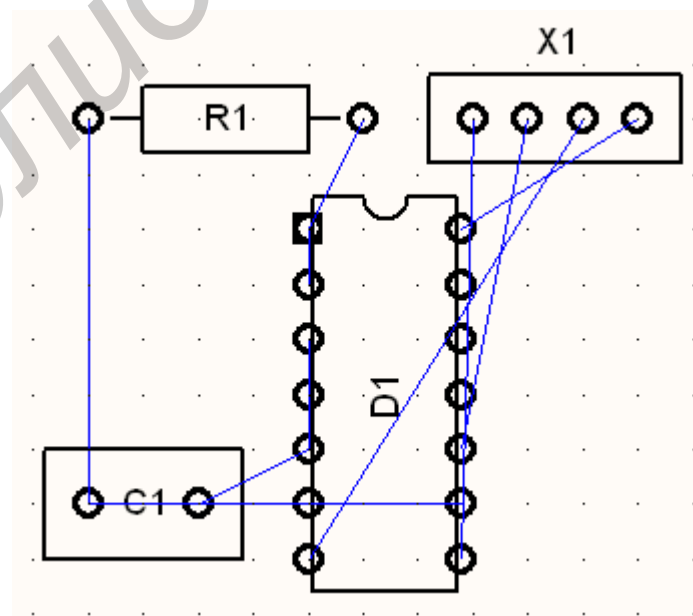


Рис.74

## 8. Размещение компонентов на плате.

После упаковки схемы на ПП приступают к размещению компонентов внутри контура печатной платы путем их перетаскивания. От размещения компонентов будет зависеть успешность трассировки проводников и работоспособность реального устройства.

Для перемещения какого-либо компонента необходимо выделить его левой кнопкой мыши и перетянуть на новое место (рис.75). При этом нажатие клавиши **R** поворачивает выбранный объект на  $90^\circ$  против часовой стрелки, одновременное нажатие **Shift+R** поворачивает его на угол, заданный в меню *Options/Configure* (параметр **Increment**), нажатие клавиши **F** зеркально отображает объекты относительно оси Y и переносит компоненты на противоположную сторону печатной платы.

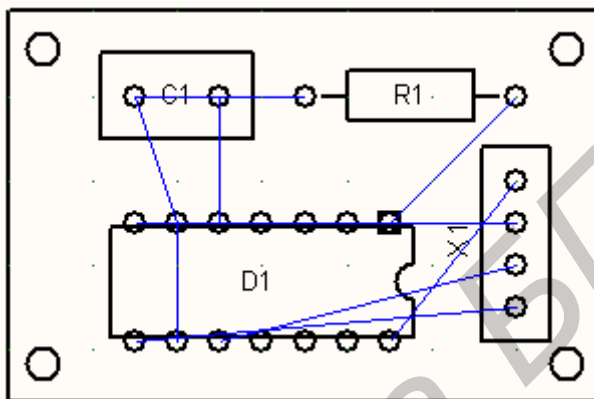


Рис.75

При размещении компонентов часто требуется изменить их свойства, в частности зафиксировать компонент, сменить тип посадочного места и т. п. Для этих целей служит команда *Edit/Properties*. Окно данной команды содержит пять закладок, позволяя редактировать и просматривать информацию о компоненте.

## 9. Оптимизация связей.

После завершения размещения компонентов полезно выполнить минимизацию длин соединений на плате путем перестановки логически эквивалентных секций компонентов и их выводов. Для этого выполняем команду *Utils/Optimize Nets* и в открывшемся окне **Utils Optimize Nets** (рис.76) выбираем автоматическую оптимизацию **Auto** с возможностью перестановки секций **Gate Swap** и выводов **Pin Swap**.

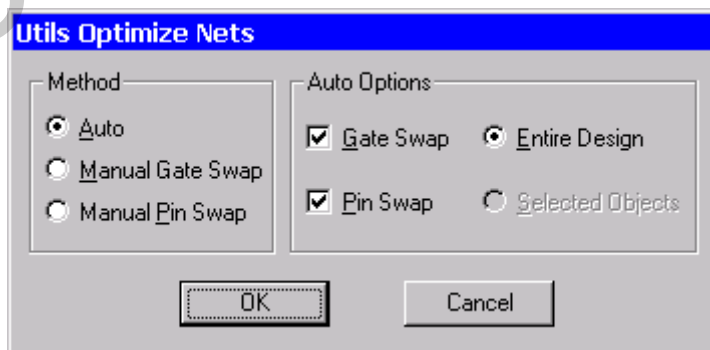


Рис.76

По окончании работы утилиты выдаст отчёт (рис.77).

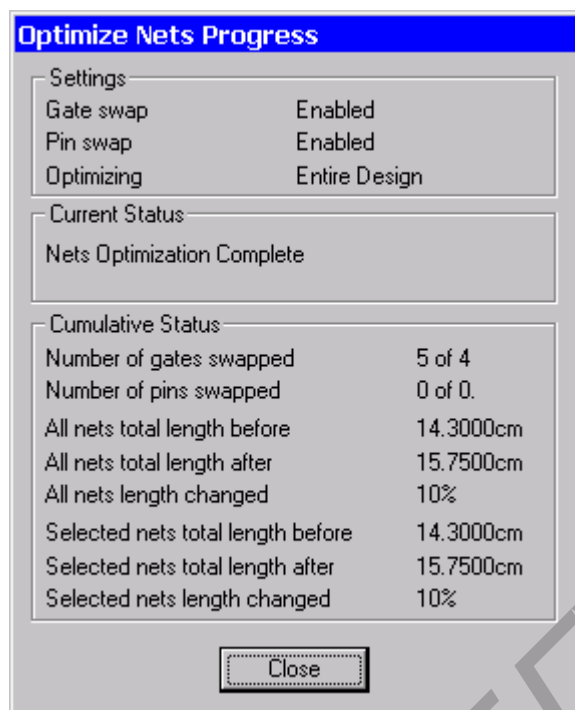


Рис.77

Результат работы этой утилиты отображён на рис.78.

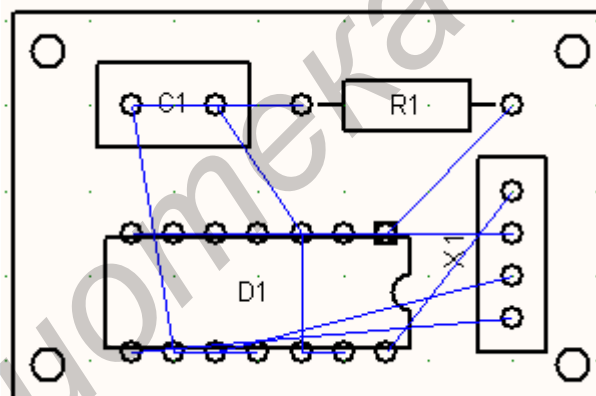


Рис.78

## 2.7. Трассировка печатной платы

Трассировка выполняется в два этапа.

### 1. Подготовка к трассировке.

По команде *Options/Current Keepout* (рис.79) осуществляем настройку конфигурации областей запрета трассировки (барьеров). В группе параметров **Style** задаётся стиль рисования области запрета в виде линии **Line** или полигона **Polygon**. Слои, в которых запрещено производить трассировку в данной области, выбираются в меню **Layers**. Можно запретить трассировку либо в текущем слое **Current**, либо во всех слоях **All**.

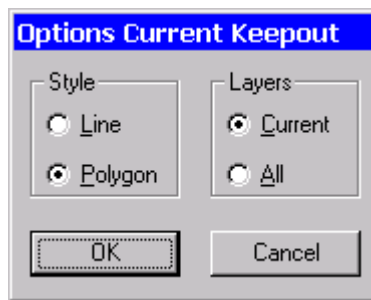


Рис.79

Задаем сетки трассировки с помощью команды **Options/Grids**. Для рассматриваемого примера устанавливаем сетку **0.5mm**.

Устанавливаем допустимые зазоры. Для этого выполняем команду **Options/Design Rules** и в открывшемся окне (рис.80) устанавливаем следующие параметры.

Вкладка **Design** (установки для платы в целом):

**Silkscreen Clearance** – зазор между шелкографией и контактными площадками или переходными отверстиями (вводим значение **2mm**). Для изменения значения по умолчанию необходимо нажать кнопку **Properties**, в поле **Value** ввести значение **2mm** и подтвердить ввод нажатием кнопки **OK**.

**Hole to Hole Clearance** – крепежное отверстие – крепежное отверстие, вводим значение **2mm**.

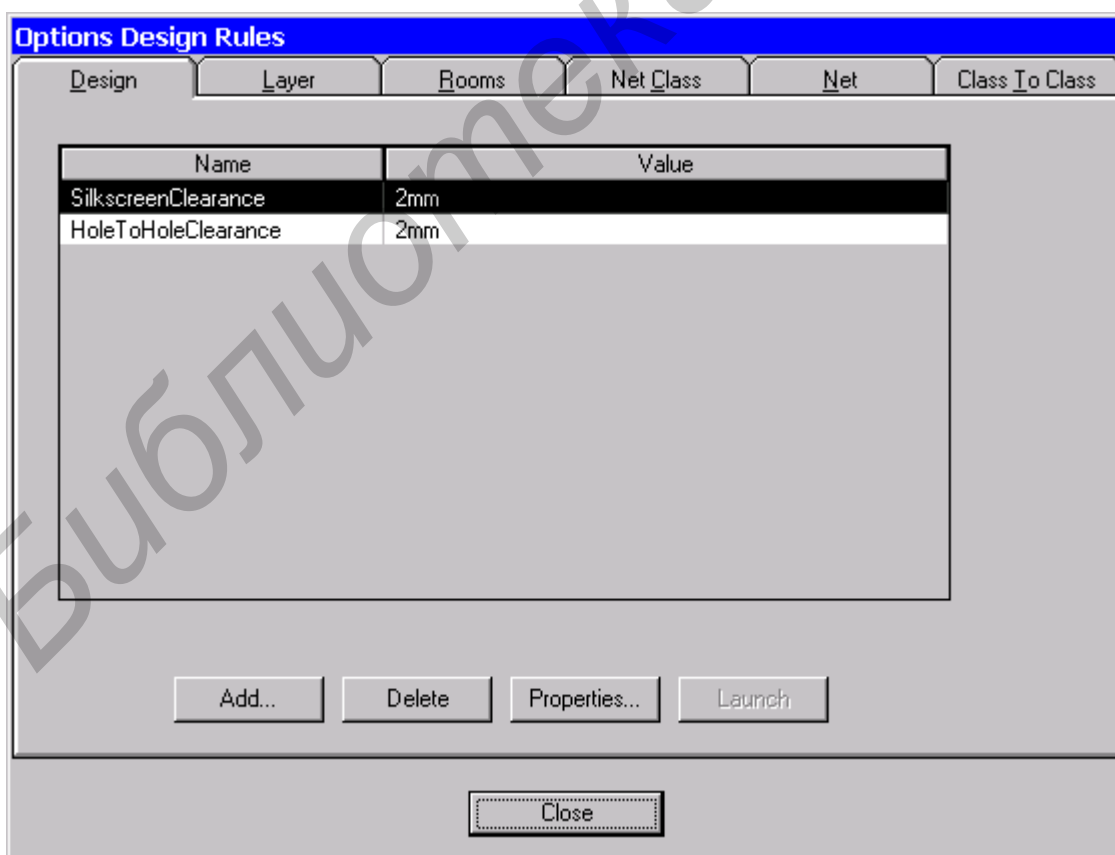


Рис.80

На вкладке **Layer** (установки для каждого слоя трассировки) выбираем все слои с помощью кнопки **Set All** и вводим значение **0.15mm** во всех полях (рис.81) – ориентируемся на четвертый класс точности:

**Pad to Pad** – зазор контактная площадка – контактная площадка;

**Pad to Line** – зазор контактная площадка – проводник;

**Line to Line** – зазор проводник – проводник;

**Pad to Via** – зазор контактная площадка – переходное отверстие;

**Line to Via** – зазор проводник – переходное отверстие;

**Via to Via** – зазор переходное отверстие – переходное отверстие.

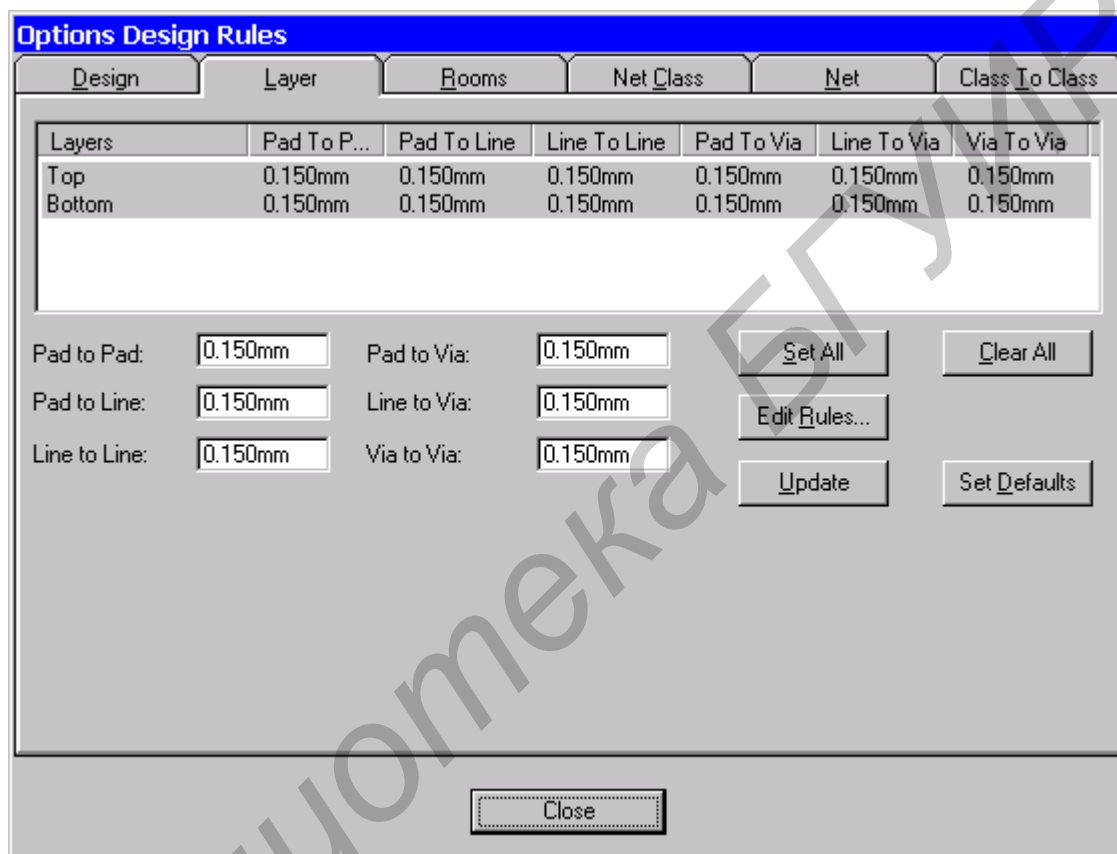


Рис.81

Предположим, что для проводников питания и земли необходимо установить ширину 1,0 мм. Для этого в окне закладки **Net** в списке **Nets** выбираем цепи **+5V** и **GND** и в разделе **Net Rules** щёлкаем по кнопке **Edit**. В открывшемся окне **Attributes** щёлкаем по кнопке **Add** и в окне **Place Attribute** в разделе **Attribute Category** выбираем значение **Net** (атрибут цепи), в разделе **Name** выбираем имя атрибута **Width**, а в разделе **Value** вводим значение **1.0mm**. После нажатия на кнопку **OK** в окне **Options Design Rules** отобразится атрибут и его величина **Width=1.0mm** (рис.82). Установку требуемой ширины проводников можно было сделать при установке параметров автотрассировщика.

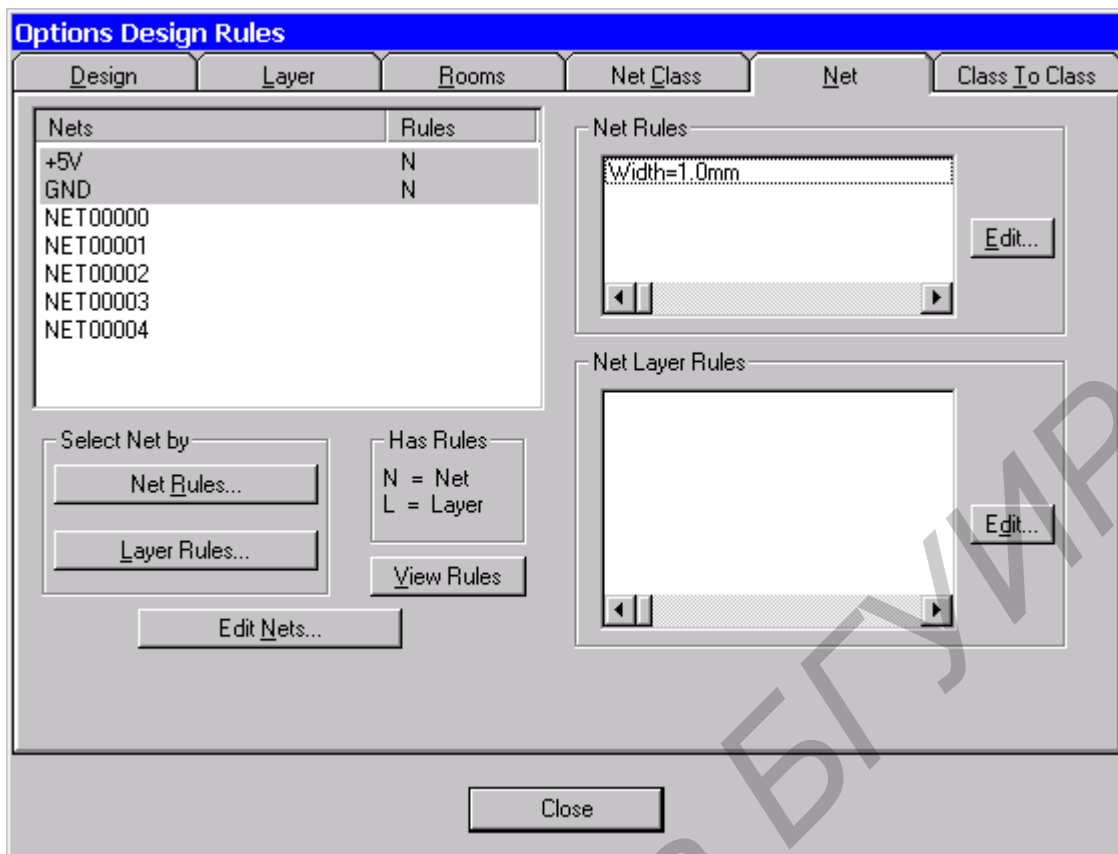


Рис.82

По команде  **Place/Keepout** наносим необходимые барьеры – место для маркировки печатной платы, крепёжные отверстия (рис.83).

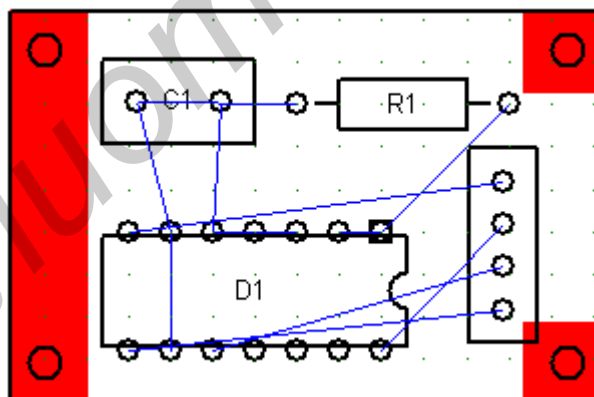


Рис.83

## 2. Трассировка.

Плата может быть растрассирована в ручном и автоматическом режиме. Рассмотрим автоматическую трассировку с помощью автотрассировщика **P-CAD Shape Route**. Выполняем команду **Route/Autorouters** и в открывшемся окне в разделе **Autoroter** выбираем **PCAD Shape Route**. Утилита запускается по нажатию кнопки **Start**.

В окне **PCAD Shape Route** отображается печатная плата (рис.84).

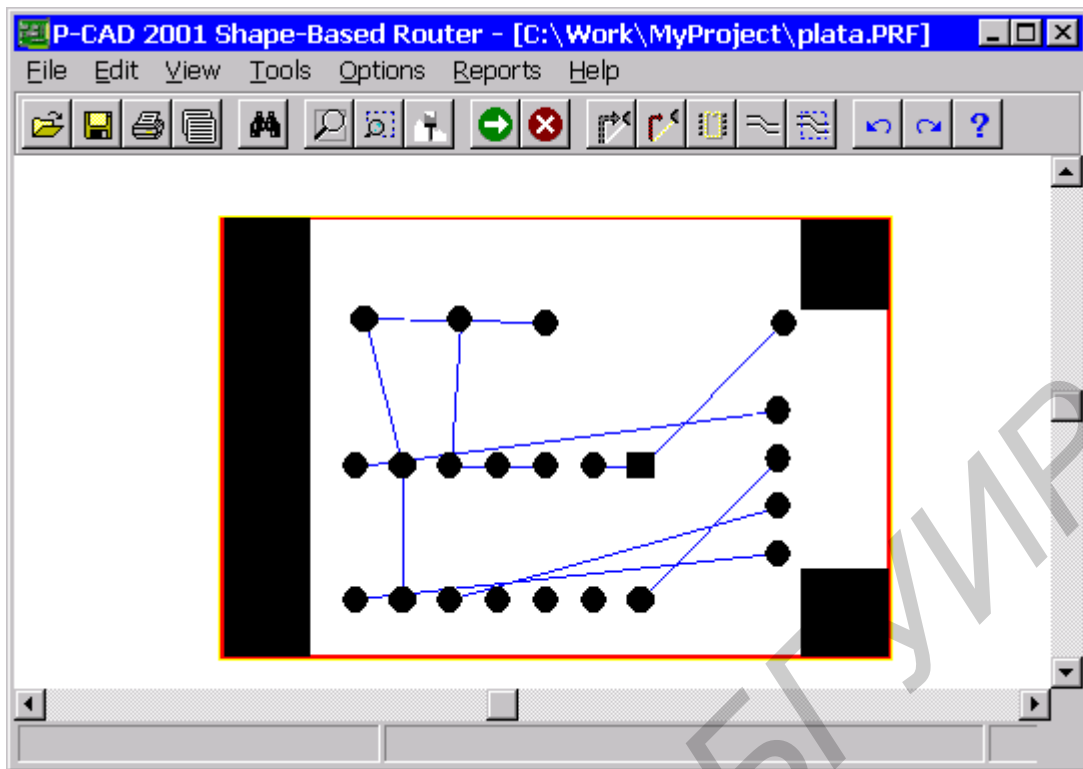


Рис.84

Для конфигурирования трассировщика необходимо выполнить команду **Options/Auto-Routers**. Вкладка **Routing Passes** позволяет выбрать проходы автотрассировщика (в разделе **Router Passes**) и производственные проходы (раздел **Manufacturing Passes**). Назначение проходов:

**Memory** – трассировка коллинеарных выводов (выводов, имеющих одинаковую координату);

**Fan Out Used SMD Pins** – постанова для планарных компонентов **fanout** (коротких трасс от поверхностной контактной площадки со сквозным переходным отверстием на другом конце);

**Pattern** – позволяет автоматически выбирать алгоритм трассировки, наиболее подходящий для данного посадочного места (разработчики пакета рекомендуют этот проход использовать всегда);

**Push And Shove** – алгоритм трассировки, позволяющий “расталкивать” связи;

**Rip Up** – позволяет перепрокладывать связи в местах возникновения конфликтов;

**Clean During Routing, Clean After Routing** – выравнивают проводники, уменьшая число углов;

**Eventy Space Traces** – центрирует дорожки между двумя контактными площадками, когда между ними можно провести более одной дорожки, но проведена одна.

Вкладка **Parameters** позволяет изменить следующие параметры трассировки:

в столбце **Layer** отображаются допустимые слои трассировки, в столбце **Route Direction** можно указать направление трассировки для данного слоя;

**Units** – поле со списком для выбора системы единиц;

**Via Type** – разрешает использовать переходные отверстия;



**Channel** – размер канала трассировки;

**Vias Under SMD** – разрешает располагать переходные отверстия под площадкой компонента для поверхностного монтажа;

**Primary Pad Size, Primary Via Width, Primary Trace Width, Primary Clearance** – размеры контактной площадки, переходного отверстия, ширины трассы и зазора для большинства объектов платы.

Параметры проводников и зазоров берутся из P-CAD PCB, однако с помощью команды *Edit/Net Attributes* можно изменить параметры цепей. В диалоговом окне команды для каждой цепи в столбце **Priority** можно указать приоритет (очередность) трассировки. Цепь с приоритетом 1 трассируется первой, 2 – второй и т.д.

Столбец **Length Minimize** задает необходимость и вид минимизации длины цепи (**None** – не минимизируется, **Min Dist** – соединение создается по минимуму суммарной длины, **Horizontal** и **Vertical** – преобладающее направление трасс, **Daisy** – цепочка соединений).

Столбец **Route Action** задает для цепи одно из следующих действий: **Default** – трассировка по умолчанию (**fanout** проставляются для числа слоев платы более двух); **No Route** – цепь не трассируется; **Locked** – предварительно разведенная цепь блокируется от трассировки; **Fan Out/Route** – для цепи сначала ставится **fanout**, после чего цепь трассируется; **Fan Out/Plane** – **fanout** ставится для потенциальных слоев.

Для запуска процесса автоматической трассировки выполняем команду *Tools/Start Autorouter*. Растрассированная печатная плата показана на рис.85.

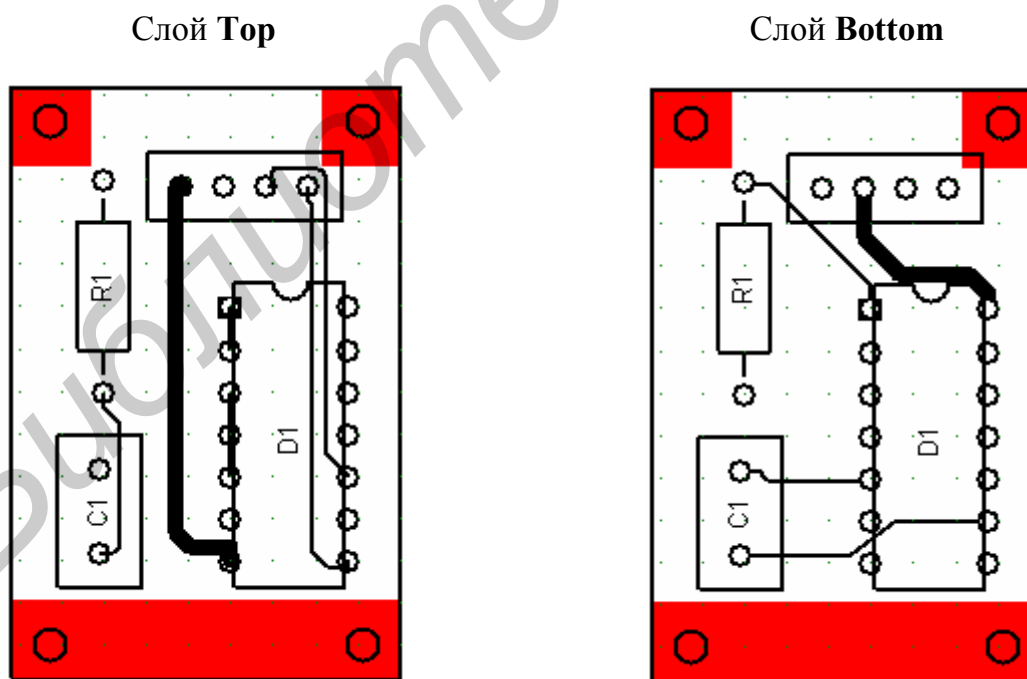


Рис.85

По окончании для возврата в PCAD 2001 PCB необходимо выполнить команду *File/Save and Return* из меню PCAD Shape Route.

### 3. Доработка печатной платы.

В ряде случаев после автоматической трассировки печатная плата требует дополнительной доработки. Элементы печатного монтажа редактируются с помощью команд **Edit/Delete** (удалить), **Edit/Properties** (редактировать свойства) и др. При необходимости используют команды размещения новых элементов  **Place Connection** (разместить соединение),  **Place Via** (разместить переходное отверстие) и др. После добавления новых элементов удобно использовать ручную трассировку – команда  **Route/Manual**. Ввод дополнительных текстовых надписей (позиционные обозначения элементов, маркировка печатной платы и т.п.) выполняется по команде  **Place text**. Доработанная плата сохраняется командой **Save**.

#### 2.8. Проверка соблюдения конструкторско-технологических ограничений

Разработанная плата должна быть проверена на соответствие конструкторско-технологическим ограничениям с помощью команды **Utils/DRC**. В диалоговом окне этой команды в разделе **Design Rule Checks** выбирают правила проверок:

**Netlist Compare** – сравнение списка соединений текущей ПП с принципиальной схемой;

**Clearance Violations** – нарушение зазоров;

**Text Violations** – нарушение зазоров между текстом, расположенным на сигнальных слоях, и металлизированными объектами;

**Netlist Violations** – проверка соответствия электрических соединений проводников текущей ПП с исходным списком электрических связей проекта;

**Width Violations** – проверка ширины проводников;

**Unrouted Nets** – проверка неразведенных цепей;

**Unconnected Pin** – проверка неподключенных выводов;

**Net Length** – проверка длины цепей;

**Silk Screen Violations** – проверка зазоров в слое шелкографии;

**Copper Pour Violations** – проверка зазоров между областями металлизации;

**Plane Violations** – проверка слоев металлизации;

**Component Violations** – проверка ошибок размещения компонентов (например высоты);

**Drilling Violations** – проверка правильности выполнения отверстий штыревых выводов и переходных отверстий;

Кнопка **Filename** позволяет изменить имя текстового файла отчета о проверке. Для вывода отчета на экран нужно включить флажок **View Report**. Флажок **Annotate Errors** позволяет отметить места ошибок маркерами-окружностями.

### 3. Описание лабораторных работ

#### Лабораторная работа №1. Создание компонентов

##### Цель работы

Получить практические навыки по созданию компонентов с помощью программ **Library Executive, Symbol Editor и Pattern Editor**.

##### Порядок выполнения работы

1. Изучить описание программ **Library Executive, Symbol Editor и Pattern Editor** и порядок создания компонентов.
2. Получить у преподавателя задание для выполнения практической части работы.
3. Создать библиотеку всех необходимых компонентов.
4. Продемонстрировать результат работы преподавателю и защитить её.

##### Контрольные вопросы

1. Какие параметры сетки можно изменить и с помощью каких команд?
2. Каким образом можно сделать невидимыми на схеме имена и номера выводов компонента?
3. Каким образом можно разместить сразу несколько выводов при создании УГО компонента? Какие параметры требуется при этом указать?
4. Какие параметры вывода можно изменить после его размещения на УГО?
5. Должны ли совпадать имена соответствующих выводов питания для всех компонентов, которые их имеют?
6. Каким образом можно добавить новые или удалить существующие атрибуты УГО компонента? Какое назначение имеют атрибуты **RefDes, Value, Type**?
7. Каким образом можно просмотреть и при необходимости отредактировать параметры стиля контактных площадок **Pad Style**?
8. Имеется корпус с контактными площадками круглой формы. Требуется изменить форму контактной площадки для первого вывода на квадратную. Каким образом это сделать?
9. Особенности создания символов питания и земли.
10. Какие параметры необходимо указать при создании нового компонента?

## **Лабораторная работа №2. Синтез электрической принципиальной схемы**

### **Цель работы**

Получить практические навыки по созданию принципиальной схемы с помощью программы **PCAD Schematic**.

### **Порядок выполнения работы**

1. Изучить описание редактора схем **PCAD Schematic** и порядок синтеза электрической принципиальной схемы.
2. Синтезировать электрическую принципиальную схему.
3. Продемонстрировать результат работы преподавателю и защитить её.

### **Контрольные вопросы**

1. С помощью какой команды можно включить или отключить привязку курсора к узлам сетки?
2. Каким образом установить формат листа схемы? Можно ли его изменить в процессе работы?
3. С помощью какой команды можно выполнить автоматическую простановку позиционных обозначений компонентов?
4. Каким образом можно просмотреть и при необходимости отредактировать свойства размещённого на схеме компонента? Какие свойства компонента можно при этом изменить?
5. Каким образом включить или отключить видимость атрибутов компонента на принципиальной схеме?
6. Какие требования налагаются на имена размещённых на схеме символов питания и земли?
7. С помощью какой команды можно разместить шину? Как задать имена цепей, входящих в шину?
8. С помощью какой команды можно осуществить проверку принципиальной схемы?
9. С помощью каких опций осуществляется установка правил проверки принципиальной схемы?
10. С помощью какой команды создаётся список связей? Какие параметры необходимо при этом указать?

## Лабораторная работа №3. Размещение компонентов и трассировка печатной платы электронного узла

### Цель работы

Получить практические навыки по созданию печатной платы электронного узла с помощью пакета программ PCAD 2001.

### Порядок выполнения работы

1. Изучить описание редактора печатных плат и порядок создания печатной платы с помощью программы редактора печатных плат PCAD 2001 PCB.
2. Создать и растрассировать печатную плату.
3. Продемонстрировать результат работы преподавателю и защитить её.

### Контрольные вопросы

1. В какой последовательности осуществляется загрузка списка связей и создание новой печатной платы?
2. С помощью каких команд можно осуществить размещение компонентов на печатной плате?
3. Для чего необходим контур печатной платы? С помощью какой команды он вводится?
4. Можно ли запретить трассировку определённых цепей на определённых слоях?
5. Каким образом можно установить необходимое количество слоёв печатной платы?
6. Какие параметры печатных проводников можно установить перед трассировкой?
7. С помощью какой команды наносятся барьеры для трассировки? Какие параметры при этом можно задать?
8. С помощью какой команды осуществляется автоматическая трассировка печатной платы? Имеется ли возможность ручной трассировки?
9. Какова последовательность действий при трассировке печатной платы с помощью программы **ShapeRoute**?
10. Как проверить соответствие конструкторско-технологическим ограничениям полученного проекта?

### Литература

1. Уваров А. P-CAD 2000, ACEEL EDA. Конструирование печатных плат. Учебный курс. – СПб.: Питер, 2001.
2. Стешенко В.Б. Accel EDA. Технология проектирования печатных плат. – М.:Нолидж, 2000.
3. Разевиг В.Д. Accel EDA 15 (PCAD 2000). – М.:Солон-Р, 2000.
4. Разевиг В.Д. Проектирование печатных плат в P-CAD 2001. – М.:Солон-Р, 2000.

## Содержание

1. Назначение и возможности САПР .....	3
2. Порядок разработки печатного узла.....	3
2.1. Создание новой библиотеки .....	4
2.2. Создание компонентов .....	4
2.2.1. Создание символа (УГО) компонента с помощью графического редактора P-CAD Symbol Editor.....	4
2.2.1.1. Начальные настройки .....	4
2.2.1.2. Создание УГО компонента .....	6
2.2.1.3. Создание символа (УГО) микросхемы .....	11
2.2.2. Создание посадочного места (корпуса) компонента .....	18
2.2.3. Создание посадочного места компонента с помощью мастера создания посадочных мест Pattern Wizard.....	22
2.2.4. Создание компонента с помощью Library Manager .....	25
2.2.5. Сохранение компонента в библиотеке .....	29
2.3. Создание принципиальной схемы с помощью P-CAD Schematic.....	29
2.4. Проверка электрической принципиальной схемы.....	36
2.5. Создание списка связей.....	36
2.6. Загрузка списка связей в РСВ и размещение компонентов на печатной плате .....	37
2.7. Трассировка печатной платы .....	44
2.8. Проверка соблюдения конструкторско-технологических ограничений .....	50
3. Описание лабораторных работ .....	51
Литература .....	51

*Учебное издание*

**Станкевич Андрей Владимирович,  
Лихачёв Денис Сергеевич**

## **САПР P-CAD 2001**

### **Лабораторный практикум**

по курсу

“Прикладные пакеты систем автоматизированного проектирования  
проблемно-ориентированных электронных вычислительных средств”  
для студентов специальности  
40 02 02 “Электронные вычислительные средства”  
дневной формы обучения

Редактор Т.А. Лейко  
Корректор Е.Н. Батурчик

---

Подписано в печать 09.02.2004.	Формат 60x84 1/16.	Бумага офсетная.
Гарнитура Times New Roman.	Печать ризографическая.	Усл. печ. л. 3,37.
Уч.- изд. л. 3,0.	Тираж 200 экз.	Заказ 594.

---

Издатель и полиграфическое исполнение:  
Учреждение образования  
«Белорусский государственный университет информатики и радиоэлектроники»  
Лицензия ЛП № 156 от 30.12. 2002.  
Лицензия ЛВ № 509 от 03.08. 2001.  
220013, Минск, П. Бровки, 6.