

Министерство образования Республики Беларусь
Учреждение образования
«Белорусский государственный университет
информатики и радиоэлектроники»

На правах рукописи

УДК 621.382.323

КАЗАК
Альберт Александрович

**КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИЕ МЕТОДЫ ПОВЫШЕНИЯ
ТЕРМОПОЛЕВОЙ СТАБИЛЬНОСТИ МОП ТРАНЗИСТОРОВ
ИНТЕГРАЛЬНЫХ МИКРОСХЕМ**

АВТОРЕФЕРАТ
диссертации на соискание степени
магистра техники и технологии

по специальности 1-39 81 01 «Компьютерные технологии проектирования
электронных систем»

Минск 2018

Работа выполнена на кафедре проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Научный руководитель: **Ефименко Сергей Афанасьевич**,
кандидат технических наук, доцент, главный
конструктор ОАО «ИНТЕГРАЛ»

Рецензент: **Казека Александр Анатольевич**,
кандидат технических наук, доцент, старший
научный сотрудник КБ «Радар»

Защита диссертации состоится «27» января 2018 г. года в 10⁰⁰ часов на заседании Государственной комиссии по защите магистерских диссертаций в учреждении образования «Белорусский государственный университет информатики и радиоэлектроники» по адресу: 220013, г.Минск, ул. П.Бровки, 6, 1 уч. корп., ауд. 415, тел.: 293-20-80, e-mail: kafpiks@bsuir.by.

С диссертацией можно ознакомиться в библиотеке учреждения образования «Белорусский государственный университет информатики и радиоэлектроники».

ВВЕДЕНИЕ

Интегральная микросхема (ИС) – это изделие, выполняющее определенную функцию преобразования и обработки сигнала и имеющее высокую плотность упаковки электрически соединенных элементов, которые могут рассматриваться как единое целое, выполнены в едином технологическом процессе и заключены в герметизированный корпус.

В настоящее время широкое применение в КМОП, БиКМОП, БиКДМОП микросхемах имеют МОП транзисторы.

Они имеют ряд существенных преимуществ перед биполярными транзисторами. Обеспечивают более высокую плотность упаковки, степень интеграции. Более высокое быстродействие при малых геометрических размерах элементов и др.

Неконтролируемые заряды и примеси приводят к уходу порогов МОП транзистора.

Имеется ряд методов борьбы, таких как геттерирование, легирование фосфором, отжиг в водороде или формин газе и др.

Для цифровых микросхем эти методы приводят к приемлемым результатам (их параметры не изменяются при статических нагрузках). Для прецизионных аналогов этих методов недостаточно. Небольшое изменение порогов МОП транзисторов приводит к существенным изменениям параметров микросхем и их забракованию.

Актуальным является конструктивно-технологический метод повышения термополевой стабильности для повышения качества микросхем.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы исследования

Развитие микроэлектронных компонентов постоянно идет в направлении увеличения степени интеграции, производительности и функциональной сложности. Современные МОП транзисторы имеют широкое применение в КМОП, БиКМОП, БиКДМОП микросхемах.

Сформированные диэлектрические слои ИС могут содержать различные загрязнения, обусловленные загрязнениями исходных материалов, газов, оснастки, технологических камер оборудования нанесения слоев. Исключить загрязнения в процессе формирования диэлектрического слоя полностью практически невозможно. Их можно уменьшить применением определенной степени чистоты материалов, реагентов, оснастки и т.д. Наличие зарядов подвижных ионов (K^+ , Na^+ , Li^+) и зарядов поверхностных состояний приводят к изменению порогов МОП транзисторов, что в свою очередь приводит к деградации электрических параметров ИС и к отказам ИС в процессе эксплуатации в аппаратуре. Для установления наличия подвижных ионных загрязнений и их уровня используются термополевые испытания.

Таким образом, актуальной является задача совершенствования и оптимизации конструкции и технологии, позволяющих повысить термополевою стабильность МОП транзисторов ИС.

Степень разработанности проблемы

Существующие исследования в данной области достаточно обширны. Они сводятся к повышению степени чистоты материалов, воздуха, реагентов, оборудования и оснастки и т.д. Также достаточно широко применяются процессы геттерирования, а также отжига кристаллов микросхем в форминг газе или водороде. Наиболее значимые результаты были получены белорусскими и российскими учёными А.С. Турцевичем, А.И. Белоусом, М.И. Горловым, В.А. Емельяновым, В.А. Солодухой, а также зарубежными авторами С. Зи, У. Тиллом, Дж. Лаксоном, Р. Маллером, Т. Кейминсом и др.

Несмотря на проработанность темы, она всё ещё оставляет широкое поле для дальнейших исследований. Недостаточно проработанными являются вопросы защиты ИС от воздействия подвижных ионов (K^+ , Na^+ , Li^+) и зарядов поверхностных состояний на пороги МОП транзисторов и электрические параметры ИС.

Цель и задачи исследования

Цель диссертации состоит в разработке конструктивно – технологических методов повышения термополевой стабильности МОП транзисторов ИС

Для реализации поставленной цели решаются следующие задачи:

- систематизация и анализ текущего состояния проблемы, выбор возможных методов повышения термополевой стабильности МОП транзисторов;
- разработка усовершенствованного техпроцесса изготовления ИС с уменьшением влияния нежелательных примесей на термополевою стабильности МОП транзисторов;
- модернизация микросхемы с целью повышения термополевой стабильности;
- модернизация метода термополевых испытаний.

Область исследования. Содержание диссертации соответствует образовательному стандарту высшего образования второй ступени (магистратуры) специальности 1-39 81 01 «Компьютерные технологии проектирования электронных систем».

Теоретическая и методологическая основа исследования

В основу диссертации легли результаты известных исследований белорусских и зарубежных учёных в области анализа влияния нежелательных примесей, зарядов поверхностных состояний на работу элементной базы ИС и способов борьбы с ними.

Информационная база сформирована на основе литературы, открытой информации, сведений из электронных ресурсов, технических нормативно-правовых актов, а также материалов научных конференций и семинаров.

Научная новизна диссертационной работы заключается в разработке усовершенствованных способов повышения термополевой стабильности МОП транзисторов ИС, разработке модернизированного способа проведения испытаний на термополевую стабильность МОП транзисторов ИС, позволяющего автоматизировать процесс испытаний.

Основные положения, выносимые на защиту

1. Разработанный усовершенствованный техпроцесс изготовления ИС, в котором при изготовлении межслойного диэлектрика перед осаждением борофосфоросиликатного стекла наносят подслоем нитрида кремния толщиной 45 ± 5 нм аммонолизом дихлорсилана при пониженном давлении.

2. Интегральная микросхема с входным каскадом, функционирующим в динамическом режиме вместо статического, позволяющая снизить влияние нежелательных примесей на работу в предельном режиме, когда на один из её входов подано низкое напряжение, на второй вход – высокое напряжение.

3. Способ проведения испытаний на термополевую стабильность МОП транзисторов ИС, позволяющий сократить время проведения испытаний и автоматизировать процесс испытаний.

Теоретическая значимость работы заключается в детальном анализе способов повышения термополевой стабильности МОП транзисторов ИС.

Практическая значимость диссертации состоит в автоматизации процесса испытаний на термополевую стабильность МОП транзисторов и сокращении время проведения испытаний.

Апробация и внедрение результатов исследования

Результаты исследований, вошедшие в диссертацию, докладывались и обсуждались на II Международной открытой конференции «Современные проблемы анализа динамических систем. Приложения в технике и технологиях», посвященной 100-летию со дня рождения выдающегося ученого, крупнейшего специалиста в области функционального анализа, дифференциальных уравнений и их приложений Селима Грешковича Крейна. ФГБОУ ВО «Воронежский государственный лесотехнический университет имени Г. Ф. Морозова», Воронеж, Российская Федерация, 2017 г.

Опубликование результатов диссертации

Изложенные в диссертации основные положения и выводы опубликованы в 6 печатных работах. В их числе 2 статьи в сборниках материалов научных конференций и 4 депонированные рукописи.

Структура и объем работы. Структура диссертационной работы обусловлена целью, задачами и логикой исследования. Работа состоит из введения, трёх глав и заключения, библиографического списка и приложений. Общий объем диссертации – 90 страниц. Работа содержит 7 таблиц, 16 рисунков. Библиографический список включает 60 наименований.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во **введении** обоснована актуальность проблемы содержания различных загрязнений интегральных микросхем, обусловленные загрязнениями исходных материалов, газов, оснастки, технологических камер оборудования нанесения слоев.

В **общей характеристике работы** показана актуальность проводимых исследований, степень разработанности проблемы, сформулированы цель и задачи диссертации, обозначена область исследований, научная (теоретическая и практическая) значимость исследований, а также апробация работы.

В **первой главе** приведен обзор структуры полевых транзисторов для интегральных микросхем. Для проведения процесса при низких температурах необходимо уменьшить скорость осаждения. Поэтому дальнейшее развитие процессов осаждения связывают с более полным использованием преимуществ метода газофазного осаждения и поисками оптимального соотношения между параметрами процесса применительно к специфике формируемых приборов.

Ионные загрязнения, присутствующие в диэлектрических слоях, во многом определяют надежность микросхем. В технологическом процессе производства микросхем используются различные методы формирования диэлектрических слоев с использованием большой номенклатуры материалов:

а) подзатворный диэлектрик – высокотемпературные процессы окисления кремния в различных средах (пирогенное окисление, пары воды, сухой кислород и др.);

б) изолирующие (LOCOS, ДТО) и базовые диэлектрики – высокотемпературные длительные процессы окисления кремния с целью создания изоляции элементов ИС;

в) межслойные, пассивирующие диэлектрики – средне и низкотемпературные процессы осаждения слоев (разложение сложных кремнийорганических соединений, пиролитическое осаждение и др.).

Сформированные диэлектрические слои содержат, различные загрязнения, обусловленные загрязнениями исходных материалов, газов, оснастки, технологических камер оборудования нанесения слоев. Исключить загрязнения в процессе формирования диэлектрического слоя полностью практически невозможно. Их можно уменьшить применением определенной степени чистоты материалов, реагентов, оснастки и т.д. Однако, в технологическом процессе могут быть неконтролируемые факторы загрязнений, в том числе и после осаждения диэлектрического слоя.

Существует 3 основных механизма геттерирования примесей:

1. Образование пар ионов. Диффузия фосфора является эффективным методом геттерирования. Профиль распределения таких примесей, как медь, которая в основном находится в междоузлиях в решетке нелегированного кремния и диффундирует по межузельному механизму, принимает форму диффузионного профиля распределения фосфора. Атомы меди занимают положения в узлах кристаллической решетки кремния в области, легированной фосфором, а затем захватываются вакансиями, расположенными около атомов фосфора, образуя пары $P+Cu_3$. Энергия связи и коэффициент диффузии ионных пар определяются обоими ионами.

2. Геттерирование с использованием нарушенных слоев. Геттерирующее действие дефектов было исследовано с использованием пескоструйной обработки, механического абразивного воздействия ультразвуком или шлифованием. Особенности дефектов зависят от концентрации и вида имплантированных частиц.

Оптимальная температура геттерирования определяется для каждого конкретного случая. Время жизни неосновных носителей в слое, имплантированном аргоном, существенно увеличивается после отжига при температуре 850°C .

3. Внутреннее геттерирование. Геттером может служить преципитаты SiO_x и комплексы дислокаций, присутствующие в объеме кремниевой подложки после предварительной имплантации в нее кислорода. Воздействие этих преципитатов на дислокации приводит к тому, что последние действуют в качестве стока для примесей тяжелых металлов, тогда как поверхностные области становятся свободными от дефектов.

Момент осаждения двуокиси кремния в технологическом процессе формирования приборов зависит от конкретного назначения пленок. Окислы, используемые в качестве изоляторов между проводящими слоями, после осаждения уплотняются за счет термической обработки и подвергаются плазмохимическому травлению для вскрытия окон. В процессе оплавления фосфорно-силикатные стекла (легированные фосфором пленки двуокиси кремния) нагреваются до температуры $1000 - 1100^{\circ}\text{C}$. При этом окисел размягчается и начинает течь, обеспечивая тем самым сглаживание рельефа поверхности, что улучшает сплошность покрытия ступенек рельефа при последующей металлизации. Фосфорно-силикатные стекла, используемые для пассивирования, осаждаются при температуре ниже 500°C , после чего в них травлением вскрываются окна для контактов разводки ИС.

Во второй главе рассмотрены конструктивно-технологические методы повышения термополевой стабильности МОП транзисторов интегральных микросхем.

Использование борофосфоросиликатного стекла в качестве межслойного диэлектрика приводит к планаризации поверхности и к повышению надёжности металлизации.

Также, как и у способа-аналога низкая термополевая стабильность nМОП и рМОП-транзисторов обусловлена изменением пороговых напряже-

ний данных транзисторов из-за смещения зарядов, присутствующих в их структуре под действием поперечного и продольного электрических полей при повышенной температуре среды. При подаче положительного напряжения на затвор мигрирующие положительные ионы в подзатворном окисле смещаются к границе окисел – полупроводник под действием поперечного электрического поля. Порог nМОП-транзистора при этом уменьшается, а рМОП-транзистора – увеличивается. При подаче отрицательного напряжения на затвор мигрирующие положительные ионы в подзатворном окисле смещаются к границе затвор – окисел. Порог nМОП-транзистора при этом увеличивается, а рМОП-транзистора – уменьшается. Продольное электрическое поле увеличивает количество ионов в подзатворном диэлектрике, что приводит к изменению значений пороговых напряжений МОП транзисторов. Это, в свою очередь, приводит к изменению значений параметров интегральных микросхем: например, изменению напряжения смещения компараторов и операционных усилителей, пороговых напряжений цифровых микросхем и др. Следствием этого является уход значений параметров за пределы допустимых норм и, следовательно, к отказам интегральных микросхем при испытаниях и при эксплуатации в аппаратуре.

На рисунке 1 приведена структура элементов интегральной микросхемы, содержащей вертикальные nМОП и рМОП-транзисторы.

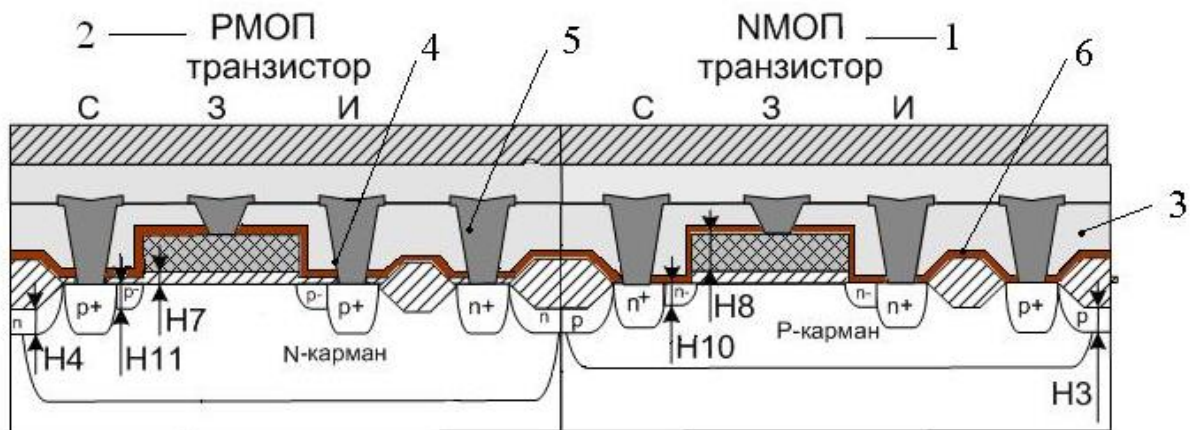


Рисунок 1 – Структура элементов интегральной микросхемы, содержащей вертикальные nМОП и рМОП-транзисторы

Перед проведением сборки приборов на пластинах были проведены испытания на термополевою стабильность. Величина термополевою стабильности определяется как разность между порогом рМОП-транзистора, замеренная после и до выдержки транзистора под электрическим режимом и при повышенной температуре.

Было изготовлено несколько партий пластин и приборов интегральной микросхемы интерфейсного приёмопередатчика стандарта RS-232 5559ИН1Т. В данной микросхеме используются компараторы, на входы которых подаётся предельный режим при проведении испытаний на безотказ-

ность на один вход – низкое напряжение, на второй вход – высокое напряжение. Результаты изготовления, тестирования и испытаний микросхем на безотказность 1000 часов приведены в таблице 1.

Таблица 1 – Результаты изготовления интегральной микросхемы интерфейсного приёмопередатчика стандарта RS-232 5559ИН1Т

№	Толщина подслоя нитрида кремния, нм	Значение порога рМОП-транзистора до проведения термовыдержки, В	Значение порога рМОП-транзистора после проведения термовыдержки, В	Величина термополевой стабильности, мВ. При норме для микросхемы 5559ИН1Т не более 40 мВ	Значение параметра «Напряжение срабатывания» до проведения испытаний на безотказность, В. При норме – не более 2,4 В	Значение параметра «Напряжение срабатывания» после проведения испытаний на безотказность, В. При норме – не более 2,4 В	Вг / Вгл – отношение выхода годных к выходу годных у прототипа, отн. ед.	Экономическая целесообразность
1	35	-1,55	-1,59	-30	1,7	1,9	1,01	целесообразно
2	40	-1,55	-1,54	0	1,7	1,7	1,35	целесообразно
3	45	-1,55	-1,55	0	1,7	1,7	1,38	целесообразно
4	50	-1,55	-1,55	0	1,7	1,7	1,38	целесообразно
5	55	-1,55	-1,55	0	1,7	1,7	1,35	не целесообразно
Прото-тип	-	-1,55	-1,62	-70	1,7	2,5	1,0	-

Из таблицы 1 видно, что:

а) величина термополевой стабильности рМОП-транзисторов интегральной микросхемы, изготовленной по способу-прототипу, составляла |-70| мВ и микросхема отказала при испытаниях на безотказность 1000 ч, так как значение параметра «Напряжение срабатывания, UIТ+» составило 2,5 В при норме – не более 2,4 В;

б) величина термополевой стабильности рМОП-транзисторов интегральной микросхемы становится соответствующей норме менее |40| мВ при толщине подслоя нитрида кремния менее 35 нм;

в) выход годных ИС увеличивается в 1,35 – 1,38 раза при толщине подслоя нитрида кремния 40 – 50 нм;

г) значение параметра «Напряжение срабатывания, U_{IT+}» не изменяется при проведении испытаний на безотказность 1000 часов при толщине подслоя нитрида 40 нм и более;

д) делать толщину подслоя нитрида более 50 нм нецелесообразно, поскольку уже не наблюдается ухода значений параметров микросхемы и порога рМОП-транзистора.

Способ изготовления интегральной микросхемы, включающей формирование активной структуры с nМОП и рМОП-транзисторами, нанесение борофосфоросиликатного стекла, вскрытие контактов к активной структуре и изготовление металлизации. Перед осаждением борофосфоросиликатного стекла наносят подслоя нитрида кремния толщиной 45 ± 5 нм аммонолизом дихлорсилана при пониженном давлении.

В третьей главе рассмотрены различные аспекты усовершенствования и оптимизации конструкций и технологий, позволяющих повысить термостойкость интегральных микросхем.

Для этого в интегральной микросхеме, содержащей nМОП или рМОП-транзисторы, включённые по схеме дифференциального каскада с электрически связанными истоками и на входы дифференциального каскада подан предельный режим: на один вход – низкое напряжение, на второй вход – высокое напряжение, межуровневый слой борофосфоросиликатного стекла над активной структурой транзисторов, контакты к активной структуре и металлизацию; под слоем борофосфоросиликатного стекла формируют подслоя нитрида кремния толщиной 45 ± 5 нм аммонолизом дихлорсилана при пониженном давлении.

Контроль диэлектрических слоев на термостойкость проводится на рабочих пластинах перед операцией финишного контроля ИС на пластине или на пластинах-спутниках со специально подготовленными тестовыми МОП структурами. В качестве ТС используются тестовый МОП конденсатор или МОП транзистор, располагаемые в тестовых модулях или на периферии рабочего кристалла. В качестве конденсаторного диэлектрика используется подзатворный диэлектрик или комбинация из подзатворного (тонкого, термического окисла толщиной до 50 нм) и исследуемого межслойного или пассивирующего диэлектрика. В качестве нижней обкладки используется кремний с концентрацией легирующей примеси N от 10^{14} до 10^{17} см⁻³. Площадь активной верхней обкладки (затвора) МОП структуры от 10^{-2} до 1 мм². Размер сформированной контактной площадки к каждой обкладке не менее (80 x 100) мкм. Периодичность контроля, место контроля на пластине и объем выборки пластин – в соответствии с ТД на изделие.

Для контроля деградации порогового напряжения на тестовых рМОП-транзисторах на пластине, позволяющая судить о надежности кристаллов и приборов, пластина помещается на термостол, нагретый до температуры 170°C (стандартная температура, заложенная в ТД для контроля сдвига порогового напряжения при проведении ТПИ на тестовых n-канальных транзисторах). Выставляются зонды на тестовом 16 В р-канальном транзисторе. Да-

лее осуществляется установка электрических режимов и измерение параметров с помощью оборудования.

В таблице 2 показаны максимальные значения сдвига порога рМОП-транзистора за 20 мин проведения ТПИ (с точностью до 1мВ). Также в таблице показаны результаты замера сдвига порогового напряжения п-канального 16 В транзистора по методике проведения ТПИ.

Таблица 2 – Максимальные значения сдвига порога рМОП-транзистора

№ пл	Максимальный сдвиг порога пМОП транзистора за 20 мин ТПИ – dU_{por} , мВ					Сдвиг порога пМОП транзистора по стандартной методике, мВ				
	1	2	3	Среднее		1	2	3	Среднее	
				пл-на	группа				пл-на	группа
1	182	268	320*	225	259	-115	-130	-97	-114	-126
2	140	298	437	292		-144	-136	-134	-138	
3	146	128	78	117	75	-84	-84	-74	-81	-60
4	35	36	29	33		-38	-41	-35	-38	
5**	0	-1	0	0	0	-38	-65	-40	-48	-36
6**	-1	0	0	0		-22	-39	-7	-23	
7	270	240	252	254	304	-156	-151	-148	-152	-153
8	364	286	413	354		-160	-146	-153	-153	
9	188	176	231	198	176	-109	-106	-107	-107	-95
10	143	162	155	153		-77	-89	-84	-83	

Предложены 2-е конструктивно-технологические схемы метода повышения термополевой стабильности МОП транзисторов:

- введение слоя нитрида непосредственной структуры элементов;
- модернизация схмотехнического каскада ИС.

На первом шаге производится подача на сток и затвор 16 В р-канального транзистора напряжения - 5 В и сразу осуществляется измерение тока стока (I_c) на заданном напряжении. Этот тест, с одной стороны, является параметром контактирования. Типовые значения в диодном включении $I_c = (-1,3 \div -1,7 \text{ мА})$. Кроме того, создаваемое при задании $U_{зи} = U_{си} = -5\text{В}$ продольно-поперечное электрическое поле в канале транзистора предположительно «загоняет» в подзатворный SiO_2 положительные электрические заряды подвижных ионов, влияющие на сдвиг порогового напряжения рМОП-транзистора.

На втором шаге осуществляется измерение порогового напряжения (U_{por1}) при токе стока – 50 мкА ($U_{зи} = U_{си}$). Величина задаваемого тока стока выбрана исходя из соображений минимизации влияния погрешности

задания тока на измеряемый параметр (с этой точки зрения нецелесообразно измерять пороговое напряжение на малых токах: - 100 нА, как указано в карте ВАХ, или - 1 мкА), а также с точки зрения минимизации погрешности измерения самой величины порогового напряжения (минимальная погрешность измерения U_{por} соответствует диапазону измерения $U_{por} = 2 \div 0$ В, поэтому задаваемое значение I_c должно обеспечивать попадание U_{por} в этот диапазон). Типовые значения $U_{por1} = - 1,4 \div - 1,6$ В при $I_c = - 50$ мкА.

На третьем шаге осуществляется подача импульса постоянного напряжения на затвор $U_{зи} = +10$ В в течение 1 с, цепь стока оборвана. При этом создаваемое в канале поперечное электрическое поле с напряженностью $E \approx 2,4$ МВ/см создает условия для миграции положительного заряда подвижных ионов (дополнительно аккумулярованных в подзатворном SiO_2 на первом шаге) к границе раздела подзатворный SiO_2/Si (канал), где они оказывают максимальное воздействие на электрические свойства транзистора.

На четвертом шаге осуществляется повторное измерение порогового напряжения (U_{por2}) как и на втором шаге и производится расчет разницы пороговых напряжений, замеренных на четвертом и втором шаге проведения ТПИ ($dU_{por} = U_{por2} - U_{por1}$).

На пятом шаге проведения ТПИ измерительная программа (ИП) устанавливает тестовый р-МОП транзистор в диодный режим работы ($U_{зи} = U_{си} = - 5$ В как на первом шаге), в котором транзистор находится в течение 1 мин. Вся последовательность действий шаг 1 – шаг 4 повторяется снова. В итоге снимается значение dU_{por} через 1 мин проведения ТПИ. Повторение действий шаг 1 – шаг 5, заложенное в ИП, позволяет исследовать сдвиг порогового напряжения тестового р-канального МОП транзистора в течение от нескольких минут до нескольких часов.

ЗАКЛЮЧЕНИЕ

В диссертации получены следующие научно-технические результаты:

1. Разработан усовершенствованный техпроцесс изготовления ИС, в котором при изготовлении межслойного диэлектрика перед осаждением борфосфоросиликатного стекла наносят подслои нитрида кремния толщиной 45 ± 5 нм аммонолизом дихлорсилана при пониженном давлении.

2. Изготовлена интегральная микросхема с входным каскадом, функционирующим в динамическом режиме вместо статического, позволяющая снизить влияние нежелательных примесей на работу в предельном режиме, когда на один из её входов подано низкое напряжение, на второй вход – высокое напряжение.

3. Разработан способ проведения испытаний на термополевою стабильность МОП транзисторов ИС, позволяющий сократить время проведения испытаний и автоматизировать процесс испытаний.

Рекомендации по практическому использованию результатов

Полученные результаты внедрены в учебный процесс на кафедре проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» в учебный курс «Интегрированные САПР».

СПИСОК ОПУБЛИКОВАННЫХ РАБОТ

Статьи в сборниках материалов научных конференций

[1] Приборно-технологическое моделирование мощных МОП транзисторов / А.А. Казак // II Международная открытой конференции «Современные проблемы анализа динамических систем. Приложения в технике и технологиях», Воронеж, Российская Федерация / МЦИИ. – Воронеж. 2017. – Принято в печать.

[2] Оптимизация структуры и характеристик мощного МОП транзистора / А.А. Казак // II Международная открытой конференции «Современные проблемы анализа динамических систем. Приложения в технике и технологиях», Воронеж, Российская Федерация / МЦИИ. – Воронеж. 2017. – Принято в печать.

Депонированные рукописи

[3] Построение комплексной системы безопасности на основе программного обеспечения / А.А. Казак, А.Д. Ананич, М.Г. Зайцев, А.И. Шкут; Журнал «Science Time»: Материалы Международных научно-практических мероприятий Общества Науки и Творчества. – Казань, Российская Федерация, 2017 года. – 2 – 7.

[4] Методы повышения термополевой стабильности МОП транзисторов интегральных микросхем / А.А. Казак, А.Д. Ананич, В.В. Савостьянич, А.И. Шкут, Н.Н. Тихновецкий // Журнал «Научное знание современности»: Материалы Международных научно-практических мероприятий Общества Науки и Творчества. – Казань, Российская Федерация, 2018 года. – Принято в печать.

[5] Составляющие комплексной системы безопасности / А.А. Казак, А.Д. Ананич, В.В. Савостьянич, А.И. Шкут, Н.Н. Тихновецкий. // Журнал «Научное знание современности»: Материалы Международных научно-практических мероприятий Общества Науки и Творчества. – Казань, Российская Федерация, 2018 года. – Принято в печать.

[6] Миниатюризация печатных антенн / А.А. Казак, А.Д. Ананич, В.В. Савостьянич, А.И. Шкут, Н.Н. Тихновецкий // Журнал «Научное знание современности»: Материалы Международных научно-практических мероприятий Общества Науки и Творчества. – Казань, Российская Федерация, 2018 года. – Принято в печать.

РЭЗІЮМЭ

Казак Альберт Аляксандравіч

Канструктыўна-тэхналагічныя метады павышэння термополевой стабільнасці МОП транзістараў інтэгральных мікрасхем

Ключавыя словы: інтэгральная мікрасхема, дыэлектрычныя матэрыялы, термополевые выпрабаванні, іённыя забруджвання, дыэлектрычныя пласты, МОП структуры.

Мэта працы: складаецца ў распрацоўцы канструктыўна-тэхналагічных метадаў павышэння термополевой стабільнасці МОП транзістараў ІС.

Атрыманыя вынікі і іх навізна: было вызначана, што аптымальна дапушчальным пластом нітрыду над структурай патрабаванага элемента з'яўляецца 45 ± 5 нм. Гэтак жа пры увядзенні пласта нітрыду, удалося дамагчыся павышэнне палявой стабільнасці мікрасхемы драйвера святлодыёдаў TKL 201, PL 9910. У выніку быў распрацаваны тэхнічны працэс, з увядзеннем пласта нітрыду ў МОП і БіКДМОП – працэсы.

Навізна дысертацыйнай работы заключаецца ў распрацоўцы удасканаленых спосабаў павышэння термополевой стабільнасці МОП транзістараў ІМС, распрацоўцы мадэрнізаванага спосабу правядзення выпрабаванняў на термополевую стабільнасць МОП транзістараў ІС, які дазваляе аўтаматызаваць працэс выпрабаванняў.

Ступень выкарыстання: вынікі ўкаранёны ў навучальны працэс на кафедры праектавання інфармацыйна-камп'ютэрных сістэм ўстановаў образования «Беларускі дзяржаўны ўніверсітэт інфарматыкі і радыоэлектронікі» ў навучальны курс «Інтэграваныя САПР».

Вобласць ужывання: у КМОП, БіКМОП, БіКДМОП мікрасхемах.

РЕЗЮМЕ

Казак Альберт Александрович

Конструктивно-технологические методы повышения термополевой стабильности МОП транзисторов интегральных микросхем

Ключевые слова: интегральная микросхема, диэлектрические материалы, термополевые испытания, ионные загрязнения, диэлектрические слои, МОП структуры.

Цель работы: состоит в разработке конструктивно-технологических методов повышения термополевой стабильности МОП транзисторов ИС.

Полученные результаты и их новизна: было определено, что оптимально допустимым слоем нитрида над структурой требуемого элемента является 45 ± 5 нм. Так же при введении слоя нитрида, удалось добиться повышение полевой стабильности микросхемы драйвера светодиодов TKL 201, PL 9910. В результате был разработан технический процесс, с введением слоя нитрида в МОП и БиКДМОП – процессы.

Новизна диссертационной работы заключается в разработке усовершенствованных способов повышения термополевой стабильности МОП транзисторов ИС, разработке модернизированного способа проведения испытаний на термополевую стабильность МОП транзисторов ИС, позволяющего автоматизировать процесс испытаний.

Степень использования: результаты внедрены в учебный процесс на кафедре проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» в учебный курс «Интегрированные САПР».

Область применения: в КМОП, БиКМОП, БиКДМОП микросхемах.

SUMMARY

Kazak Albert Aleksandrovich

Structural-technological methods for increasing the thermal field stability of MOS-transistors of integrated circuits

Key words: integrated microcircuit, dielectric materials, thermal field tests, ionic impurities, dielectric layers, MOS structures.

The object of study: the purpose of the work is to develop constructive and technological methods for increasing the thermal field stability of MOS transistors IC.

The results and novelty: the results obtained and their novelty: it was determined that the optimum admissible nitride layer over the structure of the required element is 45 ± 5 nm. Also, with the introduction of the nitride layer, it was possible to achieve an increase in the field stability of the LED driver chip TKL201, IL9910. As a result, a technical process was developed, with the introduction of a nitride layer in MOS and BiKDMOS processes.

The novelty of the thesis is the development of improved methods for increasing the thermal field stability of MOS transistors IC, the development of a modernized method for testing the thermal field stability of MOS transistors IC, which allows to automate the testing process.

Degree of use: the results are implemented in the educational process on the design of information and computer systems for the establishment of education «Belarusian State University of Informatics and Radioelectronics» in the course «Integrated CAD».

Sphere of application: in CMOS, BiKMOP, BiKDMOS microcircuits.