

УДК 621.382

МИНИМИЗАЦИЯ ЭНЕРГОПОТРЕБЛЕНИЯ ГЕНЕРАТОРА ПСЕВДОСЛУЧАЙНЫХ ТЕСТОВЫХ НАБОРОВ ДЛЯ ВСТРОЕННОГО САМОТЕСТИРОВАНИЯ

И.А. МУРАШКО

Белорусский государственный университет информатики и радиоэлектроники
П. Бровка, 6, Минск, 220013, Беларусь

Поступила в редакцию 27 февраля 2004

Рассмотрены вопросы снижения энергопотребления генератора псевдослучайных тестовых наборов для встроенного самотестирования цифровых устройств. Предложена новая структура генератора, который позволяет формировать тестовые воздействия при меньших энергетических затратах. Основная идея предлагаемого подхода заключается в применении триггеров *T*-типа вместо традиционных триггеров *D*-типа.

Ключевые слова: встроенное самотестирование, минимизация потребления энергии, псевдослучайная последовательность, сканирование.

Введение

Одним из важнейших параметров, определяющих эффективность проектирования цифровых устройств, является энергопотребление. Это связано с двумя основными факторами. Во-первых, величина потребляемой энергии определяет время работы мобильных цифровых устройств, питание которых осуществляется от автономных источников питания (аккумуляторов, батареек и т.п.). Во-вторых, максимальная производительность современных цифровых систем часто ограничивается не технологическими факторами, а тепловыделением интегральных схем. Например, энергопотребление процессоров Celeron фирмы Intel достигает 30 Вт, что требует принудительного охлаждения процессора и отвода тепла из конструктивного модуля [1].

Во время тестирования (самотестирования) цифрового устройства потребляется значительно больше энергии, чем при его нормальной работе. Это объясняется следующими факторами. Во-первых, для сокращения времени проведения тестирования проверку проводят на максимально возможной частоте работы устройства, тогда как рабочая частота может быть значительно ниже. Во-вторых, при тестировании необходимо гарантировать обнаружение всех возможных неисправностей. Это приводит к значительному возрастанию переключательной активности цифрового устройства. При этом, как показано в [2], потребление энергии во время тестирования возрастает в 2–3 раза.

Для решения проблемы снижения энергопотребления при тестировании применяются различные подходы. В [3] авторы предлагают подбор тестовых наборов с учетом энергопотребления, а в [4] — процедуру минимизации переключательной активности за счет изменения порядка следования тестовых наборов. В [5] предлагается использовать LFSR с порождающим полиномом, который имеет минимальное число ненулевых коэффициентов, а в [6] — генератор тестовых наборов на основе нелинейных клеточных автоматов с пониженной переключательной активностью.

В [7] показано, что затраты энергии на формирование тестовых воздействий могут достигать 10 % от общего энергопотребления устройства при проведении самотестирования, поэтому большое внимание уделяется снижению потребления энергии генератора псевдослучайных тестовых наборов (ГПТН), в качестве которого, как правило, используется LFSR (*Linear Feedback Shift Register*). Причем почти половина энергии тратится в цепи синхронизации. В [8] предлагается использовать так называемый DS-LFSR (*Dual-Speed Linear Feedback Shift Register*), который состоит из двух LFSR — "медленного" и "обычного". Частота синхронизации "медленного" LFSR в d раз ниже, чем у "обычного", поэтому значительно снижается переключательная активность как самого генератора, так и входов тестируемой схемы (ТС), подключенных к "медленному" LFSR, что приводит к снижению рассеиваемой мощности при тестировании. В [9] предлагается использовать два одинаковых LFSR, работающих на половинной частоте, при этом частота смены тестовых наборов на входе тестируемой схемы не изменяется.

В данной работе рассматривается новый подход к решению проблемы минимизации энергопотребления генератора M -последовательности (псевдослучайной последовательности максимальной длины, которая используется в качестве тестовой последовательности). Суть подхода заключается в запрещении подачи импульсов синхронизации на триггеры, состояние которых не изменяется в текущем такте. Это позволяет исключить ненужные переключения в ГПТН, при этом уменьшается потребляемая мощность.

Методика оценки энергопотребления ГПТН

Энергия, потребляемая КМОП-схемой, может быть разделена на два вида: статическую и динамическую. Как показано в [10], доминирующей является динамическая, так как в статическом режиме через элементы КМОП-схемы ток практически не протекает. Динамическая энергия вызвана перезарядом емкостей логических элементов в момент переключения. Рассмотрим подробнее источники динамической потребляемой мощности.

Энергия, потребляемая j -м узлом схемы при переключении, равна $1/2 C_j V_{dd}^2$, где C_j — емкостная нагрузка j -го узла, V_{dd} — напряжение источника питания [10]. Следовательно, выражение $1/2 f_j C_j V_{dd}^2$ позволяет оценить потребляемую j -м узлом схемы энергию за f_j переключений. Для узлов, к которым подключено несколько входов логических элементов, емкостная нагрузка возрастает пропорционально числу входов s_j . Поэтому выражение для энергии, потребляемой j -м узлом схемы, можно записать следующим образом:

$$E_j = 1/2 s_j f_j C_0 V_{dd}^2, \quad (1)$$

где C_0 — номинальная (нормализованная) емкостная нагрузка одного входа, которая является одинаковой для всех логических элементов, выполненных по единой технологии. Выделим из (1) постоянную и переменную части. Значения C_0 и V_{dd}^2 не изменяются в процессе работы, поэтому на их основании запишем выражение E_0 , которое определяет энергию одного переключения в узле с единичной нагрузкой

$$E_0 = 1/2 C_0 V_{dd}^2. \quad (2)$$

Произведение $s_j f_j$ определим как переключательную активность SA_j (Switching Activity — SA) узла j и будем использовать в качестве оценки для рассеиваемой этим узлом энергии. Соответственно переключательная активность всей схемы за один такт синхронизации запишется как

$$SA_{CLK} = \sum_{j=1}^v s_j f_j, \quad (3)$$

где f_j — число переключений j -го узла за один такт синхронизации, s_j — количество входов логических элементов, подключенных к данному узлу, v — количество узлов логической схемы. Тогда переключательная активность всей схемы за n тактов работы может быть найдена из следующего выражения:

$$SA = \sum_{i=1}^n \sum_{j=1}^v s_j f_j . \quad (4)$$

Соответственно энергия E , потребляемая КМОП-схемой, запишется

$$E = SA \cdot E_0 . \quad (5)$$

Таким образом, для анализа потребления энергии КМОП-схемы будем использовать оценку числа переключений схемы за время ее работы.

Анализ переключательной активности ГПТН на основе LFSR

Рассмотрим работу LFSR (рис. 1) и найдем его переключательную активность при формировании псевдослучайной последовательности максимальной длины (M -последовательности), период которой равен 15 ($L=15$).

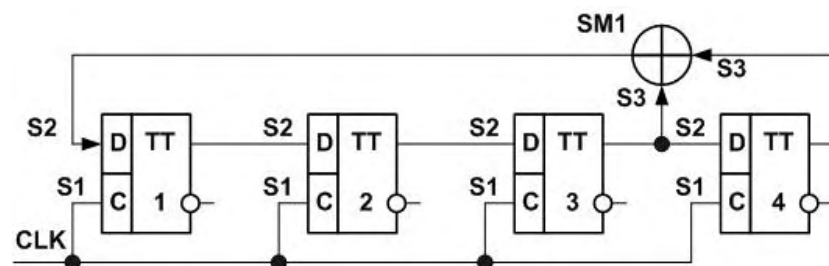


Рис. 1. LFSR с полиномом $\varphi(x)=1+x^3+x^4$

В качестве базового элемента генератора возьмем синхронный двухступенчатый D -триггер (рис. 2). Все множество внутренних узлов триггера (x_1-x_{12}) разделим на две части: цепь синхронизации (элемент D_6 , узлы x_{11}, x_{12}) и цепь данных (элементы D_1-D_5, D_7-D_{10} , узлы x_1-x_{10}). В работе принято, что задержка распространения сигнала через логический элемент равна нулю, поэтому запись информации в первую ступень триггера (элементы D_1-D_5) происходит по положительному фронту синхроимпульса C , а перезапись информации во вторую ступень триггера происходит по отрицательному фронту. При анализе переключательной активности триггера будем учитывать, что он используется только для реализации регистра сдвига при проектировании LFSR. Это означает, что изменение логического уровня на входе D может происходить только по отрицательному фронту сигнала синхронизации, когда изменяются состояния разрядов регистра сдвига.

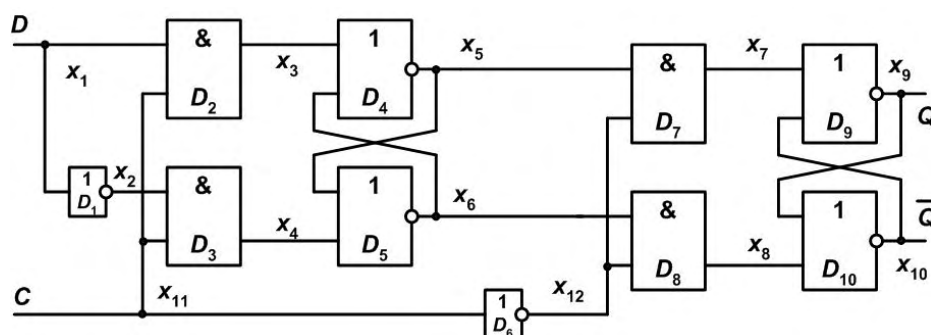


Рис. 2. Функциональная схема D -триггера

При подаче на вход синхронизации одного тактового импульса (0–1–0) в цепи синхронизации (x_{11}, x_{12}) произойдет десять переключений (шесть в узле x_{11} и четыре в узле x_{12}). Число переключений в цепи данных (узлы x_1-x_{10}) зависит от того, изменяется ли состояние выхода триггера в данном такте. Обозначим через D_i — значение на входе D в i -м такте работы, Q_i — значение выхода в i -м такте работы, Q_{i+1} — значение выхода в $(i+1)$ -м такте работы. Таким образом, число переключений в цепи данных зависит от Q_i и Q_{i+1} . Учитывая, что $Q_{i+1}=D_i$,

$Q_i=D_{i-1}$, можно сделать вывод, что число переключений зависит от двух последовательных символов, поступающих на вход триггера, т.е. от D_{i-1} и D_i . В случае $D_{i-1}=D_i=0$ произойдет четыре переключения (два в узле x_4 и два в узле x_7). В случае $D_{i-1}=D_i=1$ также произойдет четыре переключения (два в узле x_3 и два в узле x_8). В случае $D_{i-1}=0$, а $D_i=1$ произойдет 13 переключений (два в узле x_1 , одно в x_2 , два в x_3 , два в x_5 , два в x_6 , два в x_7 , одно в x_9 и одно в x_{10}). В случае $D_{i-1}=1$, а $D_i=0$ произойдет также 13 переключений (два в узле x_1 , одно в x_2 , два в x_4 , два в x_5 , два в x_6 , два в x_8 , одно в x_9 и одно в x_{10}).

Для общего случая M -последовательности, определяемой примитивным полиномом $\varphi(x)$ степени m и имеющей период 2^m-1 , в $2^{m-1}-1$ случаях в триггере будет происходить четыре переключения и в 2^{m-1} случаях — 13 переключений. Эти выражения вытекают из свойств серий M -последовательности [11]. Любая серия, кроме серии из двух нулей, встретится 2^{m-2} раз. Серия из двух нулей встретится на один раз меньше, т.е. $2^{m-2}-1$ раз. Соответственно серия из двух одинаковых символов (00 или 11) встретится $2^{m-1}-1$ раз, а серия из двух различных символов (01 или 10) — 2^{m-1} раз.

Найдем число переключений LFSR (рис. 1) при формировании M -последовательности. Для этого разделим все множество узлов схемы на три подмножества. Первое подмножество S_1 включает в себя входы синхронизации ($|S_1|=4$, где $|S_1|$ — мощность множества S_1), второе подмножество S_2 — D -входы триггеров ($|S_2|=4$), третье подмножество S_3 — входы цепи обратной связи, состоящей из двухвходового сумматора по модулю два, т.е. $|S_3|=2$. Переключательную активность входов синхронизации обозначим через SA_{S_1} . Учитывая, что число входов синхронизации равно четырем, число импульсов синхронизации равно 15, а каждый импульс синхронизации вызывает десять переключений, получим $SA_{S_1}=4 \cdot 15 \cdot 10=600$. Для подмножества S_2 число входов равно четырем. На каждый из входов поступает M -последовательность длиной 15 бит, причем в восьми случаях в триггере происходит 13 переключений, а в семи — четыре. Поэтому $SA_{S_2}=4 \cdot (8 \cdot 13 + 7 \cdot 4)=528$. Подмножество S_3 состоит из двух входов, на каждом из которых происходит восемь переключений, т.е. $SA_{S_3}=2 \cdot 8=16$. Получим $SA_{LFSR}=SA_{S_1}+SA_{S_2}+SA_{S_3}=1144$. Найдем удельную переключательную активность LFSR, т.е. число переключений, которое требуется для формирования одного символа M -последовательности (*Weighted Switching Activity* — WSA): $WSA_{T_LFSR}=1144/15=76,3$. Таким образом, для формирования нового символа M -последовательности требуется в среднем 76,3 переключений.

По аналогии проведем расчет удельной переключательной активности LFSR для произвольного случая. Пусть работа LFSR определяется примитивным полиномом $\varphi(x)$ степени m . Период формируемой M -последовательности равен 2^m-1 , число переключений по входам синхронизации в каждом такте равно 10, число входов равно m . Тогда

$$SA_{S_1}=m(2^m-1)10=10m(2^m-1). \quad (6)$$

Число переключений по цепи данных в каждом такте зависит от текущего и предыдущего состояний D -входа триггера, поэтому можно записать:

$$SA_{S_2}=m \cdot (4(2^{m-1}-1)+13 \cdot 2^{m-1})=(17 \cdot 2^{m-1}-4)m. \quad (7)$$

Подмножество S_3 состоит из входов многовходового сумматора по модулю два цепи обратной связи, который, как правило, реализуется некоторой схемой на двухвходовых элементах "Исключающее ИЛИ". Число входов такого сумматора определяется видом примитивного порождающего полинома. В случае, когда порождающий полином имеет вид $\varphi(x)=1+x^j+x^m$, число входов равно двум ($\min(|S_3|)=2$). В случае, когда порождающий полином имеет все ненулевые коэффициенты, число входов двухвходовых элементов "Исключающее ИЛИ", используемых для реализации такого сумматора, максимально и равно $2m-2$ ($\max(|S_3|)=2m-2$). Число переключений в M -последовательности, поступающей на каждый вход сумматора по модулю два в цепи обратной связи равно 2^{m-1} [11]. На основании этого для подмножества S_3 запишем два выражения:

$$SA_{S_3_min}=2 \cdot 2^{m-1}=2^m; \quad (8)$$

$$SA_{S3_max}=(2m-2)2^{m-1}=(m-1)2^m. \quad (9)$$

Среднее значение переключательной активности подмножества S3 запишется как

$$SA_{S3}=m \cdot 2^{m-1}. \quad (10)$$

Из выражений (6), (7) и (10) найдем среднее значение переключательной активности LFSR при формировании одного символа M -последовательности:

$$WSA_{T_LFSR}=(38m \cdot 2^{m-1}-14m)/(2^m-1). \quad (11)$$

Анализ переключательной активности ГПТН на Т-триггерах

В [12] предложена методика синтеза ГПТН на Т-триггерах. Основная идея данной методики заключается в замене D-триггеров на Т-триггеры в LFSR. При этом значительно улучшается качество формируемых псевдослучайных тестовых наборов, так как увеличиваются межканальные фазовые сдвиги псевдослучайных последовательностей.

Отличительной особенностью Т-триггера является то, что при наличии логической единицы на Т-входе он изменяет свое состояние, а при наличии логического нуля — нет. Поэтому в качестве Т-триггера может быть использована следующая схема на основе D-триггера (рис. 3). Структурная схема ГПТН на Т-триггерах, работа которого определяется порождающим полиномом $\varphi(x)=1+x^3+x^4$, представлена на рис. 4. Данный ГПТН повторяет работу LFSR (рис. 1) как выборку каждого четвертого состояния. При этом на его выходах формируется та же самая M -последовательность, различающаяся только своим фазовым сдвигом. В общем случае при использовании примитивного и неприводимого порождающего полинома $\varphi(x)$ и выполнении условия взаимной простоты m и 2^m-1 (где $m=\deg \varphi(x)$ — старшая степень порождающего полинома, который определяет обратные связи) ГПТН на Т-триггерах формирует M -последовательность, определяемую порождающим полиномом той же самой степени m .

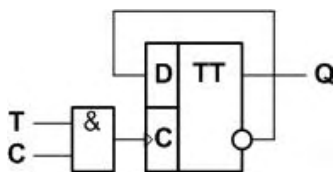


Рис. 3. Функциональная схема Т-триггера

Найдем число переключений LFSR (рис. 4) при формировании M -последовательности. По сравнению со схемой на рис. 1, а цепь синхронизации разбита на два подмножества — S11 и S12 ($|S11|=4$, $|S12|=4$). Кроме того, добавилось подмножество S4, ($|S4|=4$). Подмножества S2 и S3 не изменились ($|S2|=4$, $|S3|=4$). Переключательная активность подмножества S11 равна $SA_{S11}=4 \cdot 15 \cdot 2=120$. На С-входы триггеров поступит 8 тактовых импульсов, поэтому $SA_{S12}=4 \cdot 8 \cdot 10=320$. За период формирования M -последовательности каждый триггер переключается восемь раз, поэтому $SA_{S2}=4 \cdot 8 \cdot 13=416$. Переключательная активность подмножества S3 не изменилась и равна $SA_{S3}=2 \cdot 8=16$. Подмножество S4 состоит из четырех входов, на каждом из которых происходит восемь переключений, т.е. $SA_{S4}=4 \cdot 8=32$. Получим $SA_{TPG}=SA_{S11}+SA_{S12}+SA_{S2}+SA_{S3}+SA_{S4}=120+320+416+16+32=904$. Удельная переключательная активность TPG: $WSA_{T_TPG}=904/15=60,3$. Таким образом, для формирования нового символа M -последовательности требуется в среднем на 21 % меньше переключений, чем при использовании LFSR (рис. 1).

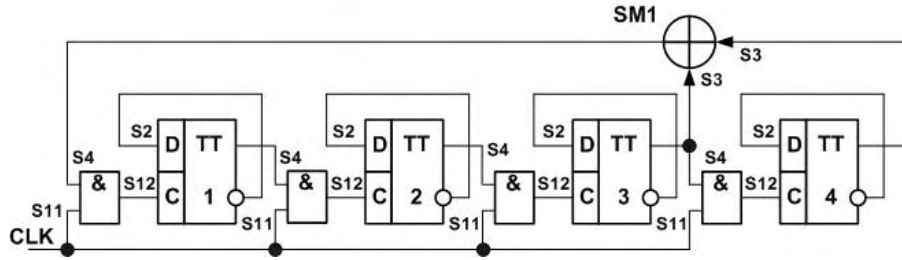


Рис. 4 ГПТН на Т-триггерах с полиномом $\varphi(x)=1+x^3+x^4$

По аналогии проведем расчет удельной переключательной активности генератора на рис. 4, работа которого определяется примитивным полиномом $\varphi(x)$ степени m для произвольного случая. Период формируемой M -последовательности равен 2^m-1 , число переключений по входам синхронизации в каждом такте равно 10, число входов равно m . Тогда

$$SA_{S11}=m(2^m-1)2=2m(2^m-1), \quad (12)$$

$$SA_{S12}=m2^{m-1}10=10m2^{m-1}. \quad (13)$$

За период формирования M -последовательности каждый триггер переключается 2^{m-1} раз, поэтому можно записать

$$SA_{S2}=m \cdot 13 \cdot 2^{m-1}=13m2^{m-1}. \quad (14)$$

Средняя переключательная активность подмножества $S3$ определяется выражением (10). Подмножество $S4$ состоит из m входов, на каждом из которых происходит 2^m-1 переключений, т.е.

$$SA_{S4}=m \cdot 2^{m-1}. \quad (15)$$

На основании этих выражений найдем среднее значение переключательной активности ТРГ при формировании одного символа M -последовательности:

$$\begin{aligned} WSA_{T_TRG} &= (SA_{S11}+SA_{S12}+SA_{S3}+SA_{S4})/(2^m-1)= \\ &= 2m(2^m-1)+10m2^{m-1}+13m2^{m-1}+m \cdot 2^{m-1}+m \cdot 2^{m-1}=(29m2^{m-1}-2m)/(2^m-1). \end{aligned} \quad (16)$$

Для оценки эффективности предлагаемого решения построим функцию, которая показывает в процентном отношении энергозатраты предлагаемого генератора при формировании одного символа M -последовательности. При этом энергозатраты LFSR равны 100%. Для этого разделим (16) на (11) и получим функцию

$$f(m)=WSA_{T_TRG}/WSA_{T_LFSR} \cdot 100\%. \quad (17)$$

График функции представлен на рис. 5. Анализ графика показывает, что уже при $m>10$ предлагаемый генератор в среднем тратит на 23,7% меньше энергии на формирование одного символа M -последовательности, чем LFSR.

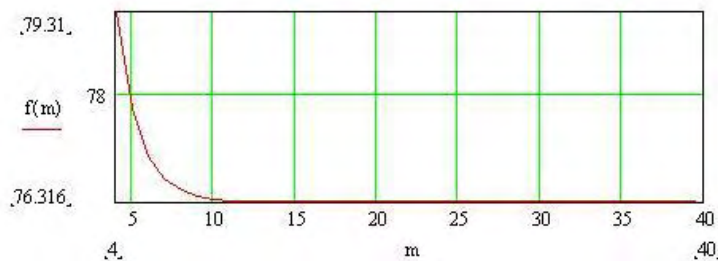


Рис. 5. График $f(m)$ при $m=3-40$

Заклучение

В работе предложен новый подход к решению проблемы минимизации энергопотребления ГПТН. Он позволяет снизить переключательную активность ГПТН примерно на 23%. Соответственно на эту же величину уменьшается потребление энергии. Дополнительные аппаратные затраты на реализацию минимальны (один вентиль на каждый разряд генератора). Применение подхода не требует громоздких вычислений и модификации тестируемой схемы.

POWER MINIMIZATION PTPG FOR THE BUILT - IN SELF-TESTING

I.A MURASHKO

Abstract

Power minimizations of pseudorandom test pattern generator for built-in self-test are considered. The new structure of the generator that allows forming test stimuli at smaller power expenses is offered. The basic idea consists in replacement of D-flip-flops by the T- flip-flops.

Литература

1. Intel® Celeron® Processor for the PGA370 Socket at 1.20 GHz on 0.13 μ process Datasheet, October 2001 (Order Number: 298596-001).
2. Zorian Y. // Proc. 11th IEEE VLSI Test Symposium. 1993. P. 4–9.
3. Girard P., Guiller L., Landrault C., Pravossoudovitch S. // Proc. 17th IEEE VLSI Test Symposium. 1999. P. 407–412.
4. Латышов П.Х. // АИТ. 2001. № 4. С. 160–162.
5. Brazzarola M., Fummi F. // Proc. Int. Symposium Defect and Fault Tolerance in VLSI Systems. 1999. P. 138–146.
6. Corno F., Rebaudengo M., Reorda M.S., et al. // Proc. 18th IEEE VLSI Test Symposium. 2000. P. 29–34.
7. Gerstendorfer S., Wunderlich H.J. // Proc. IEEE Int. Test Conference. 1999. P. 77–83.
8. Wang S., Gupta S.K. // Proc. IEEE International Test Conference. November 1997. P. 848–857.
9. Virazel A., Wunderlich H.-J. // Third VIVA Schwerpunkt-Kolloquium, Chemnitz, Germany, March 18-19, 2002. P. 128–135.
10. Pedram M. // ACM Transaction on Design of Electronic Systems. 1996. Vol. 1. P. 3–56.
11. Ярмолик В.Н., Демиденко С.Н. Генерирование и применение псевдослучайных последовательностей в системах испытаний и контроля. Мн., 1986.
12. Ярмолик В.Н., Мурашко И.А // Автоматика и вычислительная техника. 1995. № 6. С. 25–35.