

УДК [621.382.3: 546.28]: 537.852

МОДЕЛИРОВАНИЕ КРЕМНИЕВОГО ТРАНЗИСТОРА СО СТАТИЧЕСКОЙ ИНДУКЦИЕЙ

Н.Л. ДУДАР

УП "БелМикроСистемы" НПО "Интеграл"
Минск, Республика Беларусь

Поступила в редакцию 25 ноября 2004

Моделирование полупроводниковых структур позволяет снизить затраты на изготовление экспериментальных образцов и оптимизировать параметры элементов интегральных схем и приборов. В данной работе представлены результаты моделирования кремниевого транзистора со статической индукцией. Транзисторы со статической индукцией (СИТ) представляют собой структуры с коротким каналом, работающие на полевом эффекте и пригодные для работы в условиях высокой мощности, высокой температуры и высокой частоты. СИТ, для которого проводился расчет, изготовлен на кремниевой пластине с эпитаксиальной пленкой. В эпитаксиальной пленке n -типа были сформированы области базы p -типа и эмиттера n^+ -типа. Маршрут изготовления СИТ также включает в себя выращивание локального окисла, который обеспечивает надежную изоляцию p^+ - и n^+ -областей транзистора друг от друга. Была разработана одномерная модель транзистора со статической индукцией, которая использовалась для исследований его электрических характеристик. Модель описывается с помощью системы уравнений полупроводника, решение которой в одномерном случае не требует значительных затрат машинного времени. С использованием результатов моделирования технологического маршрута изготовления были рассчитаны распределения плотностей токов и вольт-амперные характеристики СИТ. Моделирование технологического маршрута было выполнено с применением программного средства SUPREM3. Программа SUPREM3 создает файл выходных данных, содержащий таблицы числовых значений моделируемых параметров структуры (распределения концентраций легирующих примесей и подвижных носителей заряда, потенциала и т.п.). Расчеты распределений токов по глубине структуры и расчеты вольт-амперных характеристик прибора проводились численным методом Гуммеля.

Ключевые слова: моделирование, транзистор со статической индукцией, численный метод, технологический маршрут.

Введение

Проектирование и моделирование полупроводниковых приборов является важным и необходимым этапом разработки и изготовления новых изделий на современных предприятиях электронной промышленности [1]. Моделирование полупроводниковых структур позволяет снизить затраты на проведение экспериментальных исследований и оптимизацию параметров элементов интегральных схем и приборов. Одним из средств моделирования технологии изготовления полупроводниковых структур является программный пакет SUPREM3, позволяющий получить распределения концентраций легирующих примесей, подвижных носителей заряда и потенциала, которые формируются при заданном технологическом маршруте изготовления из-

деля. Результаты моделирования технологии являются входными данными для моделирования электрических характеристик прибора.

В настоящей работе приводятся результаты исследований электрических характеристик (распределений плотностей токов по глубине структуры и вольт-амперных характеристик), полученных с использованием разработанной автором одномерной модели транзистора со статической индукцией (СИТ). СИТ используется как дискретный прибор в условиях высокой мощности, высокой температуры и высокой частоты. Модель СИТ описывается с помощью системы уравнений полупроводника, решение которой в одномерном случае не требует значительных затрат машинного времени. Полученные в программе для технологического моделирования результаты далее используются в качестве исходных данных для расчета прибора численным методом [2].

Модель транзистора со статической индукцией

Транзисторы со статической индукцией представляют собой структуры с коротким каналом, работающие на полевом эффекте. Конструкция структуры СИТ показана на рис. 1. Такая структура формируется на кремниевой пластине с эпитаксиальным слоем. Область p -базы формируется путем разгонки примеси бора при температуре 1200°C после ионного легирования. Области p -базы и p^+ -омических контактов формируются посредством ионного легирования бором через маску нитрида кремния. n^+ -область эмиттера формируется посредством ионного легирования мышьяком в свободную от локального окисла поверхность кремния. Локальный окисел обеспечивает надежную изоляцию p^+ - и n^+ -областей друг от друга. После формирования областей p -базы и n^+ эмиттера наносится слой поликремния. Роль коллектора в описываемой структуре выполняют эпитаксиальный слой и подложка.

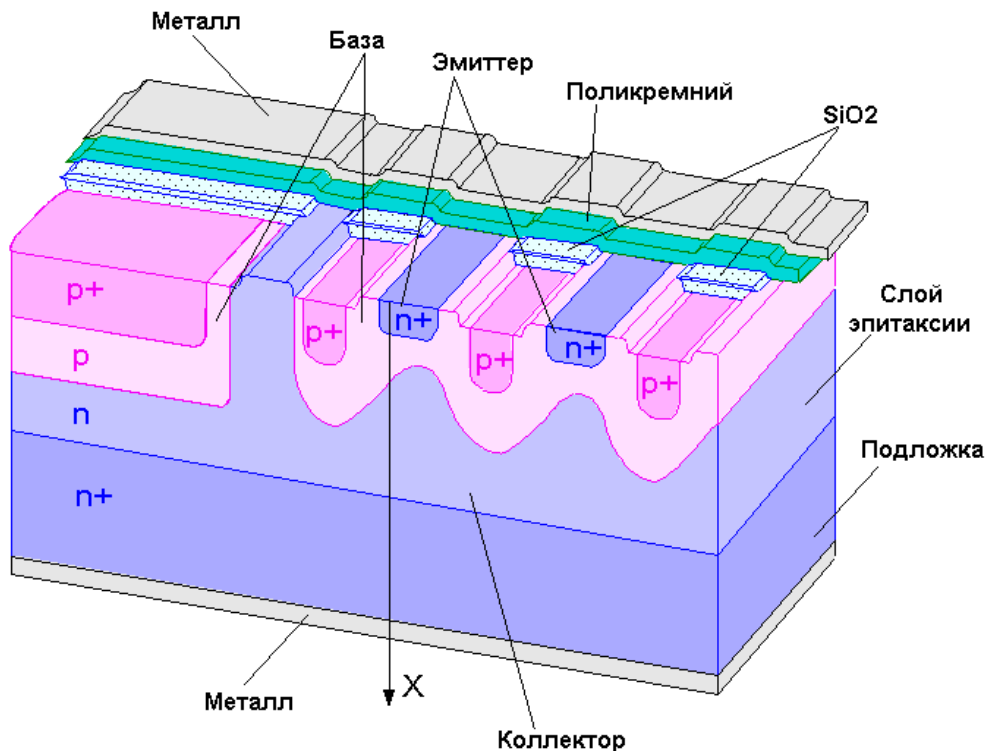


Рис. 1. Структура транзистора со статической индукцией

В данной работе электрические характеристики СИТ рассчитываются с использованием разработанной автором одномерной модели транзистора.

В основе используемой в расчетах программы для моделирования переноса носителей заряда лежат:

уравнение Пуассона

$$\frac{\partial^2 \varphi}{\partial x^2} = -\frac{q}{\varepsilon \varepsilon_0} (p - n + N_d - N_a), \quad (1)$$

где φ — электростатический потенциал; x — координата; p, n — концентрации электронов и дырок соответственно; q — заряд электрона; ε — относительная диэлектрическая проницаемость; ε_0 — диэлектрическая проницаемость вакуума; N_d — концентрация доноров; N_a — концентрация акцепторов;

уравнения непрерывности для электронов и дырок:

$$\frac{\partial J_n}{\partial x} - qR - q \frac{\partial n}{\partial t} = 0, \quad (2)$$

где J_n — электронная составляющая тока; t — время; R — скорость рекомбинации носителей заряда;

$$\frac{\partial J_p}{\partial x} + qR + q \frac{\partial p}{\partial t} = 0, \quad (3)$$

где J_p — дырочная составляющая тока.

Предполагается, что механизм рекомбинации как в объеме, так и на поверхности полупроводника описывается уравнением Шокли–Рида–Холла [2]:

$$R = \frac{np - n_i^2}{\tau_p (n - n_i) + \tau_n (p - n_i)}, \quad (4)$$

где n_i — собственная концентрация носителей заряда в полупроводнике; τ_n, τ_p — времена жизни электронов и дырок соответственно.

Решение системы уравнений (1)–(4) осуществляется методом Гуммеля [3]. Система уравнений (1)–(4) может быть решена только численным методом. На каждой итерации численной реализации метода Гуммеля выражения (1)–(4) в дискретной форме решаются методом Гаусса [4, 5].

Результаты моделирования технологического маршрута изготовления СИТ

Для структуры кремниевого транзистора со статической индукцией был разработан технологический маршрут, включающий: 1) изготовление эпитаксиальной пленки n -типа на подложке n -типа; 2) формирование области p -базы и p^+ -областей омических контактов к области p -базы путем ионного легирования и последующей разгонки примеси бора; 3) формирование n^+ -областей эмиттера; 4) формирование локального окисла; 5) нанесение слоя поликремния. Роль коллектора в сформированной структуре выполняют эпитаксиальный слой n -типа и подложка. Моделирование выполнялось в одномерном пространстве вдоль координаты X (рис. 1). Как видно из рисунка, вдоль указанного направления X чередуются области типа n^+, p, n, n^+ .

Распределения концентраций подвижных носителей заряда показаны на рис. 2.

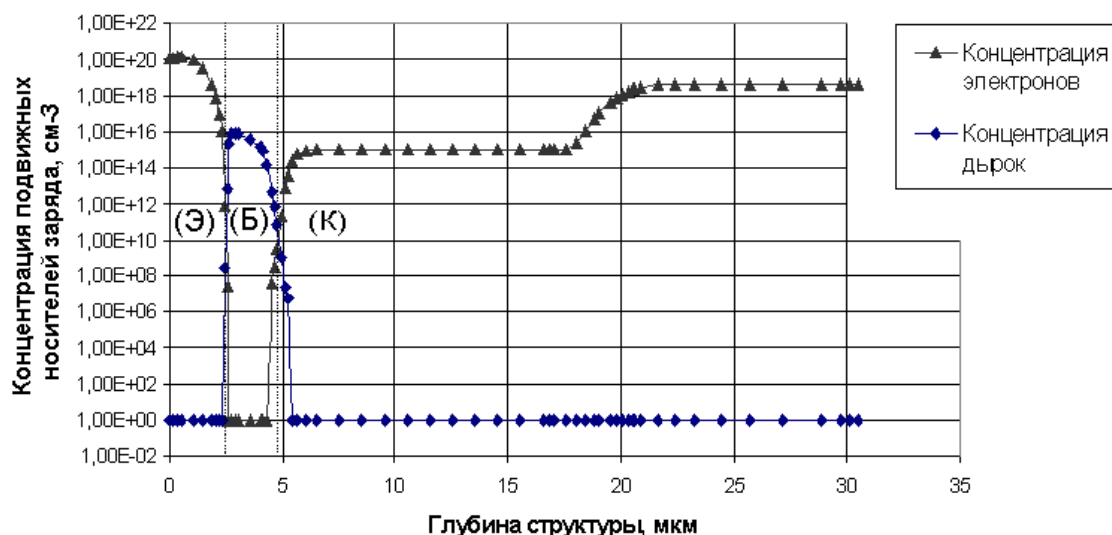


Рис. 2. Распределения концентраций подвижных носителей заряда по структуре СИТ, полученные при моделировании на SUPREME

Как видно из рис. 2, глубина залегания рассчитанного p – n –перехода эмиттер–база в моделируемой структуре составила $\sim 2,5$ мкм, глубина залегания перехода база–коллектор $\sim 4,8$ мкм. Максимальная концентрация примеси p -типа в области базы $\sim 8,65 \times 10^{15} \text{ см}^{-3}$ находится на глубине $\sim 2,84$ мкм; максимальная концентрация примеси n -типа в области эмиттера $\sim 1,38 \times 10^{20} \text{ см}^{-3}$ находится на глубине $\sim 0,64$ мкм. Концентрация легирующей примеси n -типа в области эмиттера (Э) значительно выше концентрации легирующей примеси p -типа в области базы (Б). При заданных соотношениях концентраций легирующих примесей n - и p -типов коэффициент усиления транзистора при включении его по схеме с общим эмиттером составляет более 200.

Результаты моделирования электрических характеристик СИТ

Проведены расчеты распределений токов вдоль направления X (рис. 3, 4) и вольт-амперной характеристики (рис. 5) транзистора со статической индукцией. Было выполнено моделирование только той части структуры, которая непосредственно работает как транзистор. Начиная примерно с 23 мкм в направлении X (рис. 1, 2), разностная концентрация примеси $|N_d(x) - N_a(x)|$ в моделируемой структуре не меняется и равна $4,4 \times 10^{18} \text{ см}^{-3}$. Толщина эпитаксиальной пленки, в которой была получена моделируемая структура СИТ, составляет ~ 30 мкм; удельное сопротивление эпитаксиальной пленки $\rho_v \sim 6 \text{ Ом}\cdot\text{см}$. Подложка, на которой была выращена эпитаксиальная пленка, имеет удельное сопротивление $\rho_v \sim 0,01 \text{ Ом}\cdot\text{см}$ и толщину ~ 460 мкм. Таким образом, в условиях низкого уровня инжекции можно пренебречь сопротивлением, которое вносит подложка в общее сопротивление СИТ. Следовательно, та часть структуры, которой пренебрегалось при расчете, может рассматриваться просто как резистор с очень низким сопротивлением, включенный последовательно с транзистором.

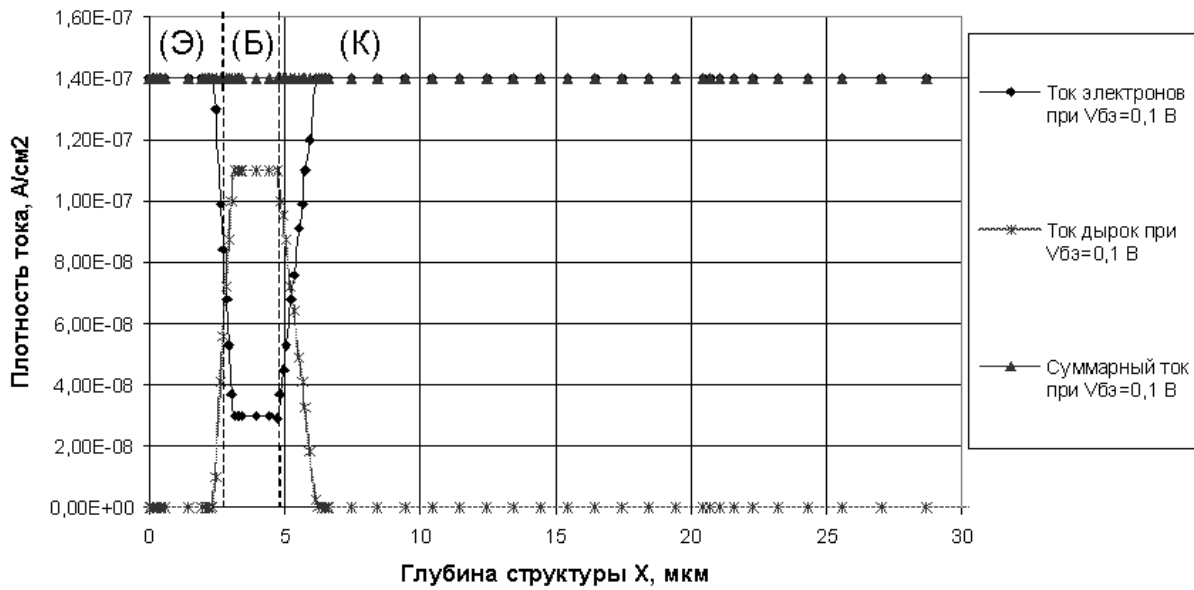


Рис. 3. Распределение плотностей токов по структуре СИТ вдоль направления X при напряжении база–коллектор $V_{бк}=3$ В и при напряжении база–эмиттер $V_{бэ}=0,1$ В

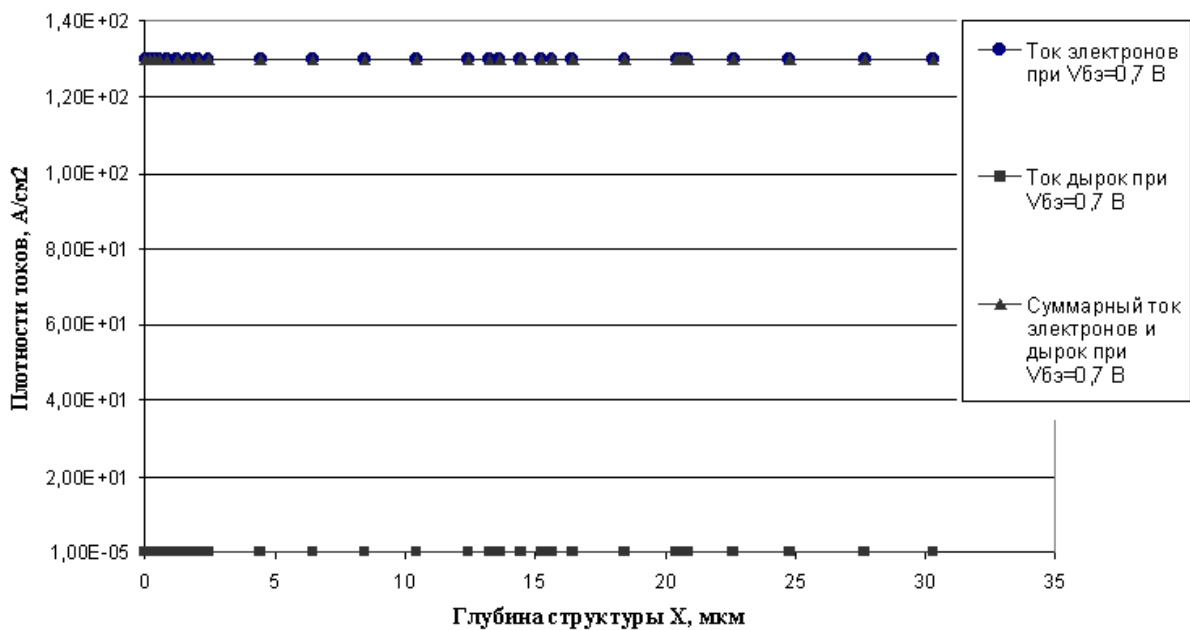


Рис. 4. Распределение плотностей токов по глубине структуры СИТ при напряжении база–коллектор $V_{бк}=3$ В и при напряжении база–эмиттер $V_{бэ}=0,7$ В

В расчетах предполагалось, что моделируемый транзистор включен по схеме с общей базой. Токи, протекающие через транзистор, при малом смещении перехода эмиттер–база ($\sim 0-0,5$ В) будут очень малы (рис. 5). По мере увеличения напряжения эмиттер–база $V_{эб}$ потенциал на эмиттере понижается по отношению к потенциалу базы. В результате потенциальный барьер для подвижных носителей заряда на переходе эмиттер–база понижается. Это приводит к росту концентрации дырок в эмиттере n -типа и к росту концентрации электронов в базе p -типа. В целом с ростом $V_{эб}$ при обратно смещенном переходе база–коллектор ($V_{бк}=3$ В) транзистор постепенно открывается (рис. 3–5), и ток эмиттера растет по экспоненциальному закону (рис. 5).

Зависимость тока эмиттера от напряжения база-эмиттер при $V_{бк}=3$ В

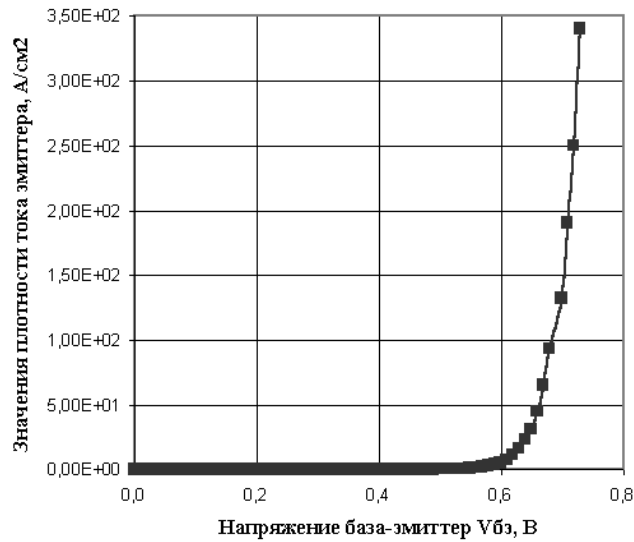


Рис. 5. Зависимость тока эмиттера СИТ от напряжения база-эмиттер при напряжении база-коллектор $V_{бк}=3$ В

Распределения плотностей токов в направлении X при различных напряжениях на переходе база-эмиттер и при $V_{бк}=3$ В показаны на рис. 3, 4. На рис. 3 изображены распределения электронной и дырочной составляющих, а также суммарной плотности тока при $V_{бэ}=0,1$ В. Как видно из рис. 3, суммарный ток является неизменной величиной в направлении, в котором проводился расчет. В области базы (Б) электронная составляющая плотности тока, протекающего через транзистор, принимает минимальные значения, а дырочная составляющая — максимальные значения. Аналогичные распределения плотностей токов получены при разных значениях напряжения база-эмиттер $V_{бэ}=0,1, 0,3, 0,5$ В, т.е в условиях низкого уровня инжекции. В условиях высокого уровня инжекции (рис. 4) электронная и дырочная составляющие плотности тока постоянны. Однако значения плотности тока электронов на несколько порядков превосходят значения плотности дырок. Поскольку уровень легирования эмиттера значительно выше уровня легирования базы (максимальное значение концентрации примеси в области эмиттера $1,33 \times 10^{20} \text{ см}^{-3}$, в области базы — $8,16 \times 10^{15} \text{ см}^{-3}$) в случае низкого уровня инжекции (рис. 3) значения плотности тока электронов в областях эмиттера и коллектора значительно превышают значения плотности тока дырок в этих же областях структуры.

Заключение

Представленные результаты демонстрируют возможности управления вольт-амперными характеристиками кремниевого транзистора со статической индукцией в различных режимах функционирования посредством целенаправленного изменения технологических параметров его изготовления.

Автор статьи выражает благодарность проф. кафедры "Микроэлектроника" БГУИР, д-ру физ.-мат. наук В.В. Нелаеву за плодотворные дискуссии и ценные замечания.

SIMULATION OF A SI BASED STATIC INDUCTION TRANSISTOR

N.L. DUDAR

Abstract

The semiconductor structures simulation provides a possibility to cut down expenses for manufacturing and optimization the integrated circuit elements and devices parameters. In this paper results of a Si based static induction transistor simulation are presented. Static induction transistors (SITs) are short channel FET structures that are suitable for high power, high temperature and high frequency applications. The static induction transistor to be calculated was formed on the silicon substrate with epitaxial film. P -base and n^+ -emitter regions were formed on the n -epitaxial film. The routine of manufacturing SIT process involves also growing of the local oxide which provides the good isolation of separated p^+ - and n^+ -regions. The one-dimensional SIT model was developed. This model was used for the investigation of SIT electric characteristics. The base of the model is the fundamental system of semiconductor equations that can be solved without the large computing time. The current densities distributions and I-V features were calculated using results of SIT technology simulation (impurities concentrations, potential etc.) as an input data. SIT technology simulation was performed by SUPREM3 program package. The program SUPREM3 creates the output data file involving tables of the simulated structure parameters numerical values. The current densities distributions and I-V features calculation was performed by Gummel numerical method.

Литература

1. Моделирование элементов и технологических процессов / Под ред. Антонетти и др., Пер. с англ. М., 1988. 490 с.
2. Dudar N., Shahov V. // 20th International Scientific Symposium of Students and Young Researchers. 1998. Vol. II. P. 165–169.
3. Gummel H.K. // IEEE Trans. Electron. Dev. 1964. Vol. ED-11, N 10. P. 455–465.
4. Самарский А.А., Николаев Е.С. Методы решения сеточных уравнений. М., 1978.
5. Польский Б.С. Численное моделирование полупроводниковых приборов. Рига, 1986.