

ПРОЦЕДУРА ПРОВЕДЕНИЯ ИСПЫТАНИЙ ПРОЦЕССОВ ДЕГРАДАЦИИ ПАРАМЕТРОВ P-МОП-ТРАНЗИСТОРОВ

Белорусский государственный университет информатики и радиоэлектроники
г. Минск, Республика Беларусь

Бондарев А. А., Шешко П. П.

Чигирь Г. Г. – канд. техн. наук, доцент

В настоящее время отсутствует экспрессный и эффективный метод, позволяющий выявлять потенциально ненадежные изделия в процессе изготовления микросхем, и работы по созданию такого метода является весьма актуальными. Предложенная процедура тестирования направлена на выбор прибора при воздействии горячих носителей в выбранном режиме испытаний.

Для проведения теста на деградацию параметров р-МОП-транзисторов в результате воздействия «горячих» носителей могут использоваться р-МОП-транзисторы, удовлетворяющие следующим исходным характеристикам:

- каждая область транзистора (затвор, исток, сток, подложка) подключена к отдельному выводу;
- длина канала L , мкм, как правило, минимальная для данной ИМС;
- ширина канала W , мкм, не меньше величины $10 \cdot L$ для исключения эффектов узкого канала;
- транзистор не подвергался ускоренным испытаниям или контролю пробивных напряжений [1].

Исходное тестирование используется для выбора "годного" прибора и для определения исходных значений параметров без нагрузки. Если прибор определен как "годный", данные фиксируются, и начинается цикл напряжений. Во время цикла напряжений прибор смещается с использованием выбранных условий смещения нагрузки.

На рисунке 1 приведена предложенная процедура тестирования воздействия горячих носителей при выбранном режиме испытаний [2].

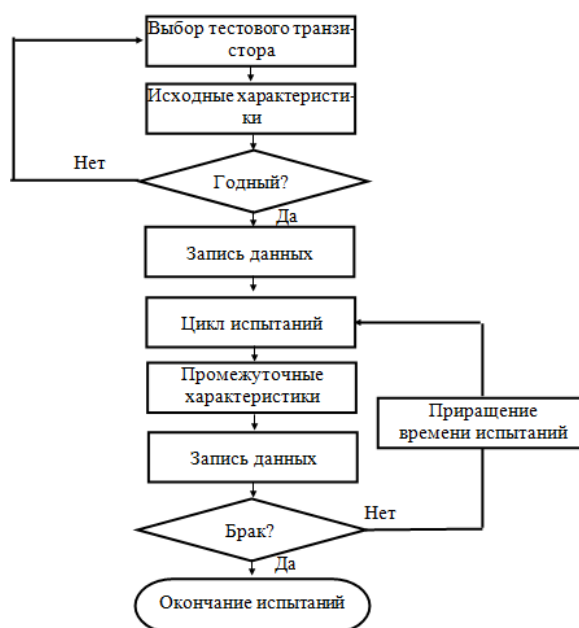


Рисунок 1 – Процедура тестирования воздействия горячих носителей

Так как ухудшение параметров обычно проявляет степенную зависимость протекания процесса, то рекомендуемые интервалы нагрузки следует выбирать как 1/2 декады. После каждого цикла испытаний параметры прибора снова измеряются и сравниваются с исходными значениями. Если ухудшение параметра превышает предельные критерии, тестирование завершается. В ином случае иницируется следующий цикл испытаний.

Список использованных источников:

1. Белоус А.И., Турцевич А.С., Чигирь Г.Г., Емельянов А.В. «Методы повышения надежности микросхем на основе тестовых структур», Гомель, 2011г., 240 С.
2. Белоус А.И., Емельянов А.В., Чигирь Г.Г. Тестовые структуры в системах управления качеством интегральных микросхем // Минск: Интегралполиграф, 2008г., 208 С.