

ИССЛЕДОВАНИЕ ВОЗДЕЙСТВИЯ ЭСР ПО МТЧ

Белорусский государственный университет информатики и радиоэлектроники
г. Минск, Республика Беларусь

Брылева О. А., Пискун Г.А.

Алексеев В. Ф. – канд.техн.наук, доцент

При современном уровне микроминиатюризации устройств одной из важнейших задач по достижению качественной работоспособности является обеспечение надежной защиты от воздействия электростатического разряда (ЭСР). Это обязывает как к детальному изучению существующих методов защиты, так и к разработке принципиально новых.

Электростатические разряды происходят из-за накопления заряда на выводах ИС за счет трибоэлектрического (triboelectric) эффекта при трении [1]. При соприкосновении заряженного объекта с проводящей поверхностью происходит электрический разряд, приводящий к кратковременному потоку большого количества электронов. Как правило, после такого рода воздействий чувствительные компоненты выходят из строя.

Для моделирования воздействия ЭСР на микроэлектронные компоненты и прогнозирования порогов их устойчивости используются различные модели ЭСР, в зависимости от назначения конечного оборудования. К числу таких моделей относится Модель Тела Человека (МТЧ) или Human Body Model (HBM) [2]. Эквивалентная схема для МТЧ изображена на рисунке 1 [3].

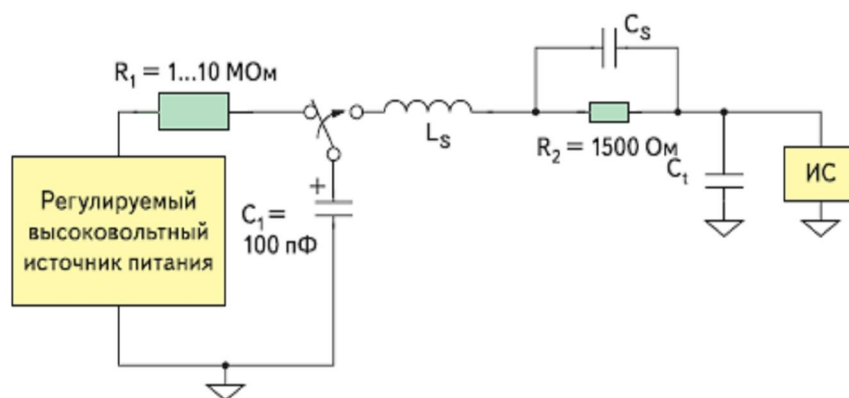


Рисунок 1 – Эквивалентная схема Модели Тела Человека

В этой схеме паразитные элементы представлены индуктивностью L_s , емкостью C_s , и емкостью тестовой платы C_t . Типовые параметры схемы: $V=2000$ В, $C_1=100$ пФ, $R_2=1500$ Ом, $L_s=7,5$ мкГн, $C_s=1$ пФ и $C_t=10$ пФ. Ёмкость человеческого тела C_1 может варьироваться от 100 пФ до 500 пФ. Сопротивление человеческого тела также может изменяться в достаточно широких пределах - от нескольких десятков Ом до сотен кОм, в зависимости от условий. Напряжение разряда может достигать 4 кВ.

Согласно известному стандарту [4] о методах испытаний, имеется ряд тестовых схем для различных устройств. Данная схема соответствует тестированию ИС. Одним из самых важных параметров в тесте является время нарастания тока во время разряда. Оно должно быть порядка десятых долей наносекунд. Но при этом важно то, что ток разряда не сразу распространяется по проводящей области. Поэтому вначале существует опасность перегрузки защитной схемы. Однако, этот вариант можно считать не таким опасным, так как ЭСР происходит, как правило, не в схеме, а где-то на корпусе или на связанном с контактом проводнике, который обладает достаточно высокой индуктивностью, позволяющей защитной схеме полностью включиться.

В результате проведенных исследований можно говорить о целесообразности применения встроенной защиты в ИС по принципам известных моделей, в том числе и МТЧ. Несмотря на достигнутые результаты в этой области, необходима непрерывная работа по совершенствованию используемых схем защиты и разработке новых, которые будут иметь большую стойкость к ЭСР и будут удовлетворять микро размерам современных ИС.

Список использованных источников:

1. Stephen G. Beebe. Characterization, Modeling, and Design of ESD Protection Circuits. Technical report. Advanced Micro Devices. March 1998.
2. Eihard Haseloff. Latch up, ESD, and other Phenomena. Texas Instruments. Application Report. May 2000.
3. Горлов М. И., Строгонов А. В., Адамян А.Г. Воздействие электростатических разрядов на полупроводниковые изделия. Часть 1// ChipNews. 2001. №1.
4. СТБ МЭК 61000-4-2-2006 Электромагнитная совместимость Часть 4-2. Методы испытаний и измерения. Испытания на устойчивость к электростатическим разрядам.