

Министерство образования Республики Беларусь
Учреждение образования
Белорусский государственный университет
информатики и радиоэлектроники

УДК _____

Миронюк
Игорь Степанович

Анализ эффективности встроенного программного
обеспечения твердотельных накопителей

АВТОРЕФЕРАТ

на соискание степени магистра технических наук
по специальности 1-40 80 03 вычислительные машины и системы

Научный руководитель

Минск 2015

Важным элементом компьютерных систем являются устройства хранения информации. В настоящее время наблюдается стремительное развитие твердотельных устройств хранения данных на основе флэш-памяти.

Флэш-память имеет ряд преимуществ и недостатков в сравнении с другими типами памяти. К наиболее значимым преимуществам можно отнести: малые физические размеры устройства, отсутствие движущихся частей, низкое энергопотребление, высокая скорость операции чтения данных, и высокая скорость произвольного доступа в сравнении с накопителями на жестких магнитных дисках.

Важнейшими недостатками накопителей на основе флэш-памяти являются: низкая надежность элементов памяти и высокая удельная стоимость в расчете на единицу информации в сравнении с накопителями на жестких магнитных дисках.

Для борьбы с недостатками флэш-памяти и удовлетворения высоких предъявляемых требований, необходим комплекс сложного аппаратного и программного обеспечения. При разработке встроенного программного обеспечения твердотельного накопителя производится выбор базовых алгоритмов и последующая многократная их модификация с целью оптимизации. При этом для сравнения эффективности алгоритмов и функционирования устройства в целом необходимо проводить количественную оценку их эффективности по различным критериям. Дополнительной сложностью при этом является недоступность аппаратного обеспечения во многих случаях, так как разработка программного обеспечения зачастую ведется параллельно с разработкой аппаратного обеспечения, задолго до его производства.

Таким образом, задача оценки эффективности встроенного ПО твердотельных накопителей является важной частью процесса разработки встроенного ПО твердотельных накопителей, что позволяет сделать вывод о ее актуальности в настоящее время.

Встроенное программное обеспечение твердотельных накопителей является объектом магистерской диссертации. Оценка эффективности встроенного программного обеспечения твердотельных накопителей является предметом диссертации.

Текст магистерской диссертации организован следующим образом:

- в разделе 1 приведены краткие теоретические сведения об архитектуре твердотельных накопителей, применяемой памяти и ее ограничениях, аппаратных модулях накопителя и используемых программных алгоритмах;

- в разделе 2 проведен обзор научных работ, связанных с тематикой магистерской диссертации, в частности рассмотрены существующие программные симуляторы твердотельных накопителей;

- в разделе 3 приводится выбор количественных показателей, по которым предлагается производить оценку эффективности встроенного ПО твердотельных накопителей;

- в разделе 4 проиводится выбор методов симуляции различных компонентов накопителя;

- в разделе 5 приводится описание предложенной методики оценки эффективности встроенного ПО твердотельных накопителей;

- в разделе 6 содержатся результаты применения предложенной методики к нескольким экземплярам встроенного ПО, находящимся в открытом доступе;

- в заключении подводятся итоги работы, а также указываются возможные направления продолжения работы.

В работе приводится несколько возможных вариантов оценки эффективности: тестирование на физическом прототипе (например, на базе программируемых логических интегральных схем), с использованием симуляции исходного кода описания аппаратуры, с использованием C/C++/System C модели. Производится выбор метода с использованием упрощенной C-модели, т. к. это позволяет проводить оценку на ранних этапах разработки, а также позволяет повысить производительность симуляции, увеличить длительность теста в симуляционном времени и промоделировать процессы, связанные с износом ячеек данных.

Рассмотрены несколько научных публикаций, представляющих системы моделирования твердотельных накопителей: DiskSim, FlashSim, VSSim, CPS-SIM. Отмечаются недостатки, не позволяющие полноценно использовать их для оценки эффективности встроенного ПО твердотельных накопителей. В частности, не производится учет задержек, вносимых исполнением встроенного ПО.

В работе предложена методика оценки эффективности встроенного ПО твердотельных накопителей. Для этого были выбраны количественные показатели эффективности: среднее количество стираний 10% наиболее изношенных блоков (характеризует величину износа и его неравномерность), пропускная способность записи и чтения при последовательном и произвольном доступе, копирование данных из одной папки файловой системы в другую под управлением ОС.

Отмечено, что основу встроенного ПО твердотельных накопителей составляют алгоритмы выравнивания износа и сборки мусора. Данные алгоритмы совместно с параметрами NAND-памяти в значительной степени определяют показатели эффективности всего устройства в целом. Данный факт делает возможным анализ лишь этих алгоритмов, исключая остальные части встроенного ПО, что и используется в данной работе. Такое упрощение позволило избежать зависимостей ПО от различных аппаратных модулей.

Оценка показателей эффективности производилась путем их расчета на основе собранной статистической информации в результате проведения программной симуляции работы накопителя. Симуляция представляла собой исполнение тестируемых алгоритмов выравнивания износа и сборки мусора с перенаправлением запросов к NAND-памяти в ее программную модель.

Упрощенная модель NAND-памяти основана на модели, разработанной в проекте с открытым исходным кодом VSSIM. Модель хранит текущее состояние по различным компонентам памяти и при возникновении нового запроса при незавершенном предыдущем запросе, выполняется ожидание его завершения, что позволяет упрощенно моделировать временные характеристики NAND-памяти и всего накопителя в целом, учитывая параллелизм памяти (независимые каналы передачи данных, несколько плоскостей данных). Механизм организации времени был переработан с целью обеспечения возможности учета дополнительных задержек, вносимых исполнением встроенного ПО накопителя.

Для возможности оценки временных характеристик моделируемого устройства введены симуляционное время и события. Симуляционное время является независимым от действительного времени и определяет последовательность возникновения событий. Событие представляет собой обработчик и вспомогательные данные, ассоциированные с заданным симуляционным временем.

Точный учет задержек, вносимых исполнением встроенного ПО, требует детальной симуляции работы процессора, что значительно снижает скорость симуляции. В данной работе применена упрощенная методика. Суть ее заключается в следующем:

- 1) измерение времени работы ключевых алгоритмов, функций на реальном аппаратном обеспечении, содержащим тот, же процессор, что и разрабатываемое устройство;
- 2) вставка вызовов функций, увеличивающих текущее симуляционное время на величины полученных задержек в соответствующие функции симулируемого встроенного ПО.

Во время исполнения встроенного ПО установленные задержки суммируются в зависимости от пути исполнения кода, обеспечивая общие задержки, вносимые исполнением встроенного ПО при симуляции близкими к действительным.

В качестве тестовых запросов в нескольких тестах использовались искусственно сформированные запросы, в других же использовалась симуляция ведущего устройства с использованием виртуальной машины, что позволило воссоздать последовательность запросов, более приближенную к реальным условиям эксплуатации устройства.

Тестовыми алгоритмами являлись алгоритмы из открытого проекта OpenSSD. Были произведены оценки показателей их эффективности и произведено их сравнение. Данные о тестировании и сравнении этих алгоритмов не были найдены, однако результаты согласуются с известными выводами о сравнительных характеристиках других алгоритмов тех же подклассов.

Таким образом, предложенную методику возможно использовать для оценки эффективности твердотельных накопителей с целью сравнения различных модификаций алгоритмов в процессе их разработки, что позволяет повысить эффективность процесса разработки встроенного ПО твердотельного накопителя.

Дальнейшая работа может быть направлена на уточнение задержек, вызванных исполнением встроенного ПО. Для этого может быть применен симулятор набора инструкций целевой архитектуры, что, однако, значительно замедлит скорость симуляции. Другой альтернативой может быть статическая временная аннотация исходного кода. При таком подходе в последовательные блоки исходного кода на этапе компиляции вставляются вызовы функции, увеличивающей симуляционное время на значение, рассчитанное на основе соответствующей блоку исходного кода последовательности машинных инструкций.

Кроме того, в работе не производилась оценка энергоэффективности устройства, что, вероятно, также может быть реализовано, однако существующая крайне упрощенная модель не подходит для данной задачи. Потребуется детальная реализация многих аппаратных модулей.

По теме, связанной с темой магистерской диссертации, была опубликована работа «Метод оценки эффективности алгоритмов выравнивания износа твердотельных накопителей» в сборнике «Компьютерные системы и сети: материалы 50-й научной конференции аспирантов, магистрантов и студентов» (Минск: БГУИР, 2014. – 108 с.).