

ЛОГИЧЕСКОЕ КОДИРОВАНИЕ 8В/10В

Белорусский государственный университет информатики и радиоэлектроники
г. Минск, Республика Беларусь

Марчук Т.М.

Матюшков А.Л. – к.т.н., доцент

В докладе рассматривается логическое избыточное кодирование 8В/10В и его реализация в Matlab/Simulink.

Некоторые методы цифрового кодирования очень чувствительны к характеру передаваемых данных. Например, при передаче длинных последовательностей логических нулей посредством потенциального кода типа NRZ или AMI сигнал на линии долгое время не изменяется, и приемник может ошибиться с моментом считывания очередного бита. Для кода NRZ подобные проблемы возникают и при передаче длинных последовательностей логических единиц. Логическое кодирование (которому может подвергаться исходная последовательность данных) должно внедрять в длинные последовательности бит, биты с противоположным значением, или вообще заменять их другими последовательностями. Кроме исключения «проблемных» битовых последовательностей, логическое кодирование позволяет также увеличить кодовое расстояние между символами (для упрощения декодирования), улучшить спектральные характеристики сигнала и передавать в общем потоке служебные сигналы. В основном для логического кодирования применяются три группы методов: вставка бит, избыточное кодирование и скремблирование. Рассмотрим логическое избыточное кодирование 8В/10В.

Буква «В» в названии кода означает, что элементарный сигнал имеет 2 состояния (binary – двоичный), а цифры указывают, какое количество бит содержится в одной последовательности исходного и результирующего кода соответственно [1].

Метод 8В/10В означает, что каждые 8 бит в исходном коде заменяются 10-ю битами в результирующем коде. Для этого часто используется таблица перекодировки, устанавливающая соответствие между исходными восьмибитовыми и результирующими десятибитовыми последовательностями. В результате такой замены количество результирующих кодовых последовательностей больше количества исходных. В коде 8В/10В результирующих последовательностей $2^{10} = 1024$, в то время как исходных $2^8 = 256$. В этих 1024 случаях допустимы только $(256 + 12) \times 2 = 536$ случаев. Появление запрещенных символов означает ошибку в передаваемых данных.

На рисунке 1 показано, как происходит преобразование 8В/10В. Некодированная информация (кодовая группа) разбивается на блоки по 8 бит: А, В, С, D, E, F, G, H. Восьмибитный блок разбивается на две части: 3-битный блок H, G, F, который кодируется в 4-битный f, g, h, j, и 5-битный блок E, D, C, B, A, который кодируется в 6-битный a, b, c, d, e, i. Потом 6-битный и 4-битный блоки объединяются в так называемый передаваемый символ из 10 бит: a, b, c, d, e, i, f, g, h, j. Некодированная информация может принимать значение D в случае обычных символов данных (D-типа) или K в случае специальных символов (K-типа). Каждый имеющий смысл передаваемый символ имеет свое обозначение D_{x.y} или K_{x.y} в соответствии со следующим соглашением: x — десятичное значение двоичного числа, составленного из битов E, D, C, B и A, а y — десятичное значение двоичного числа, составленного из битов H, G, F. Так, например, передаваемый символ для специального (т. е. K-типа) байта 10111100 обозначается как K28.5. Иногда он называется также запятой (comma).

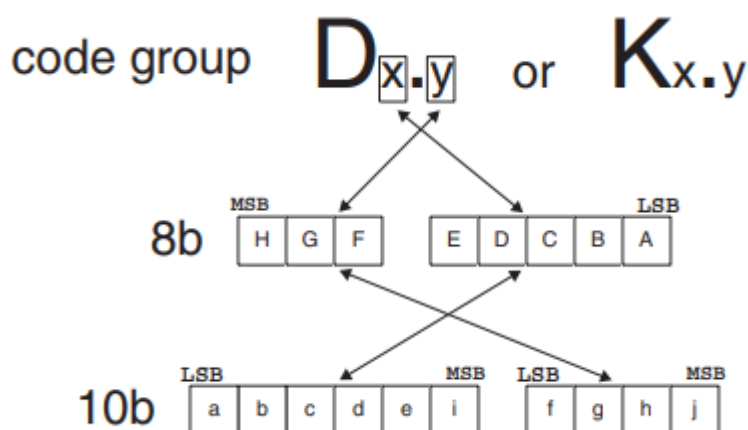


Рис. 1 – Преобразование 8В/10В.

Каждый байт данных или специальный символ имеет два (возможно, одинаковых) передаваемых кода, т. е. каждый передаваемый символ имеет два представления, в частности K28.5 может быть представлен и как десятибитовая последовательность 0011111010, и как 1100000101. Какое из двух возможных представлений будет выбрано для передачи, зависит от значения «текущего дисбаланса» (Running Disparity, RD). Двоичный параметр RD вычисляется на основании баланса 0 и 1 в подблоках передаваемого символа. 1 соответствует сигналу с большей оптической мощностью (для оптических каналов) или сигналу с большим напряжением на контакте +, чем на контакте - (в случае медных линий). Текущий дисбаланс вычисляется после первых шести битов каждого передаваемого символа и затем после последних четырех его битов. Дисбаланс может быть

положительным (больше единиц, чем нулей) или отрицательным (больше нулей, чем единиц). Такая схема призвана обеспечить равенство нулей и единиц с течением времени.

Всевозможных 10-битовых комбинаций больше, чем реально используется для представления 256 обычных символов. Таким образом, при получении 10-битовой последовательности битов, не соответствующей ни D-типу, ни K-типу, получатель сигнализирует об ошибке кодирования. Кроме того, как отправитель, так и получатель вычисляют новое значение текущего дисбаланса. Если полученный символ имеет отличное от ожидаемого значение дисбаланса (которое получатель определяет на основании предыдущего значения), то получатель сигнализирует об ошибке дисбаланса. Такой подход позволяет реализовать контроль ошибок. Вообще же, вероятность возникновения ошибки при передаче данных составляет ничтожную величину 10^{-12} .

Моделирование работы кодера и декодера 8В/10В было выполнено в Matlab/Simulink. Схема реализованной модели представлена на рисунке 2. Результаты моделирования представлены на рисунке 3.

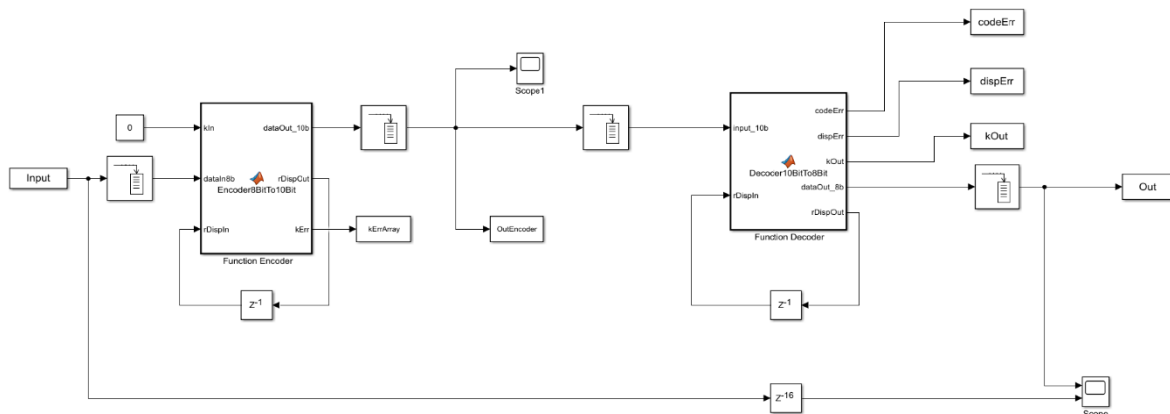


Рис. 2 – Модель кодера и декодера 8В/10В в Matlab/Simulink

На вход кодера была подана последовательность из 400 нулей и 400 единиц. В результате работы кодера исчезают длинные последовательности нулей и единиц. Декодированные данные полностью соответствуют входным.

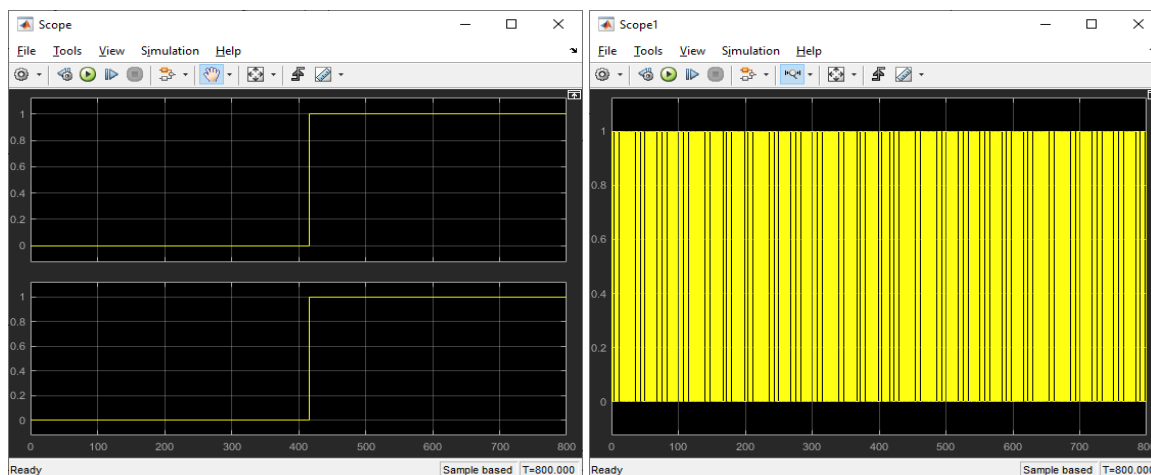


Рис. 3 – Результаты моделирования кодера и декодера 8В/10В в Matlab/Simulink

Таким образом, в работе рассмотрено логическое избыточное кодирование 8В/10В и его реализация в Matlab/Simulink.

Список использованных источников:

1. Алиев, Т. И. Компьютерные сети и телекоммуникации: задания и тесты / Т. И. Алиев, В. В. Соснин, Д. Н. Шинкарук. – СПб: Университет ИТМО, 2018. – 112 с.