

Министерство образования Республики Беларусь
Учреждение образования
«Белорусский государственный университет
информатики и радиоэлектроники»

Кафедра микро-и наноэлектроники

А. Г. Черных, Д. А. Котов

ТЕХНОЛОГИЯ ИЗГОТОВЛЕНИЯ КМОП-ТРАНЗИСТОРОВ

Методическое пособие по дисциплине
«Технологические процессы микроэлектроники»
для студентов специальности 1-41 01 03
«Квантовые информационные системы»
дневной формы обучения

Минск БГУИР 2008

УДК 621.382.3 (075.8)
ББК 32.852.3 я73
Ч-49

Рецензент
д-р техн. наук, доц. В. Л. Ланин

Черных, А. Г.

Ч-49 Технология изготовления КМОП-транзисторов : метод. пособие по дисц. «Технологические процессы микроэлектроники» для студ. спец. 1-41 01 03 «Квантовые информационные системы» днев. формы обуч. / А. Г. Черных, Д. А. Котов. – Минск : БГУИР, 2008. – 47 с. : ил.
ISBN 978-985-488-351-9

Рассмотрены конструктивно-технологические особенности изготовления КМОП-транзисторов для ИС. Определены физические ограничения и ключевые технологические процессы КМОП-элементов с проектными нормами менее 130 нм. Рассмотрены различные типы КМОП-структур: с двойным затвором, вертикальной структурой, FinFET.

УДК 621.382.3(075.8)
ББК 32.852.3 я73

ISBN 978-985-488-351-9

© Черных А. Г., Котов Д. А., 2008
© УО «Белорусский государственный университет информатики и радиоэлектроники», 2008

СОДЕРЖАНИЕ

ВВЕДЕНИЕ	4
1 ЭТАПЫ ФОРМИРОВАНИЯ КМОП-ТРАНЗИСТОРОВ	5
1.1 КМОП-структура и базовые технологические операции.....	5
1.2 Формирование карманов.....	7
1.3 Изоляция	11
1.4 Легирование канала.....	15
1.5 Подзатворный диэлектрик	18
1.6 Электрод затвора	19
1.7 Формирование истока, стока	21
1.8 Межсоединения и металлизация	24
2 КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИЕ ОСОБЕННОСТИ ИЗГОТОВЛЕНИЯ КМОП-ТРАНЗИСТОРОВ	31
2.1 Аномальные эффекты и методы улучшения характеристик КМОП-транзисторов.....	31
2.2 Структура «кремний на изоляторе»	36
2.3 3D КМОП-транзисторы: с двойным затвором, вертикальным затвором, FinFET	41
ЛИТЕРАТУРА.....	46

ВВЕДЕНИЕ

Технология комплементарных МОП-транзисторов (КМОП) играет большую роль в развитии ИС. С уменьшением размеров МОП полевых транзисторов число транзисторов на кристалле увеличивается и улучшаются функциональные возможности ИС. В то же время скорость переключения МОП полевых транзисторов и схем увеличивается, и быстродействие ИС улучшается.

Как известно, еще в 1965 году Гордон Мур зафиксировал эмпирическое наблюдение, получившее впоследствии название закона Мура. Представив в виде графика рост производительности микросхем памяти, он обнаружил любопытную закономерность: новые модели микросхем разрабатывались спустя равные промежутки времени – примерно 18–24 месяца – после появления их предшественников, а емкость микросхем при этом возрастала каждый раз примерно вдвое. Если бы такая тенденция продолжилась, заключил Мур, то мощность вычислительных устройств экспоненциально возрастала бы на протяжении относительно короткого промежутка времени, что делало полупроводниковую индустрию весьма перспективной отраслью с точки зрения не только технологических инноваций, но и экономической привлекательности. Наблюдение Гордона Мура впоследствии блестяще подтвердилось, при этом с каждым годом гиганты полупроводниковой индустрии в точности подтверждали ставший сакраментальным закон Мура.

Однако серьезным барьером на пути миниатюризации транзисторов является появление аномальных эффектов и как следствие этого – токи утечки при работе КМОП-транзистора. Постоянное стремление к миниатюризации КМОП-транзисторов напоминает подъем на все более крутую гору. «Вершины» впереди едва различимы, а невероятные сложности в процессе интеграции новых материалов и структур заставляют «восходителей» тратить невероятные усилия или терять уверенность в себе. Поэтому важным является своевременное внедрение новых материалов и технологических приемов при формировании КМОП-транзисторов. В первой части пособия рассмотрены базовые технологические процессы формирования КМОП-транзисторов. Во второй части определены физические ограничения и ключевые технологические процессы КМОП-элементов с проектными нормами менее 130 нм.

1 ЭТАПЫ ФОРМИРОВАНИЯ КМОП-ТРАНЗИСТОРОВ

1.1 КМОП-структура и базовые технологические операции

КМОП-структура предусматривает расположение n- и p-канальных МОП-транзисторов на одном кристалле. По сравнению с n-канальными МОП ИС КМОП-схемы потребляют меньшую мощность, однако первоначально разработанная технология формирования КМОП-структур была довольно сложной, а для реализации конструктивных решений требовалась значительная площадь кристалла, так как каждый n-канальный МОП-транзистор использовался вместе с p-канальным транзистором. По мере возрастания плотности упаковки n-канальных МОП-схем с целью уменьшения потребления энергии технологический процесс формирования этих схем был усложнен. Стали использоваться дополнительные фотошаблоны, что позволило создавать транзисторы с разными величинами порогового напряжения. Одновременно новые схемотехнические решения позволили упростить технологический процесс формирования КМОП-схем, поэтому в настоящее время технологии формирования n-канальных МОП и КМОП ИС почти одинаковы по сложности. Технология КМОП ИС, которая вобрала в себя все преимущества и достижения технологии различных элементов ИС, стала одной из наиболее важных технологических схем формирования ИС. На рисунке 1 показана структура КМОП-транзистора. Каждый полевой транзистор состоит из управляющего электрода (электрода затвора), истока, стока и канала. Смещение затвора контролирует ток носителей от истока к стоку через слой канала.

Рисунок 2 показывает маршрут формирования КМОП-структуры (а) и базовый технологический процесс изготовления КМОП-транзисторов (б). Первая технологическая операция – формирование p-кармана и n-кармана (двойной карман) в кремниевой подложке. Поскольку КМОП-структура имеет два типа полевых транзисторов, n-МОП сформирован в p-кармане и p-МОП в n-кармане.

Процесс изоляции – формирование защитного слоя оксида, чтобы отделить активную область каждого МОП полевого транзистора в карманах одного типа. После этого в область канала вводят примесь, чтобы отрегулировать пороговое напряжение для каждого типа полевого транзистора. Пленка подзатворного диэлектрика, обычно диоксид кремния (SiO_2), выращена термическим окислением, поскольку межфазная плотность между SiO_2 и кремниевой подложкой мала. Поликристаллический кремний осажден как материал электрода затвора, и электрод затвора получен с помощью фотолитографии и реактивного ионного травления.

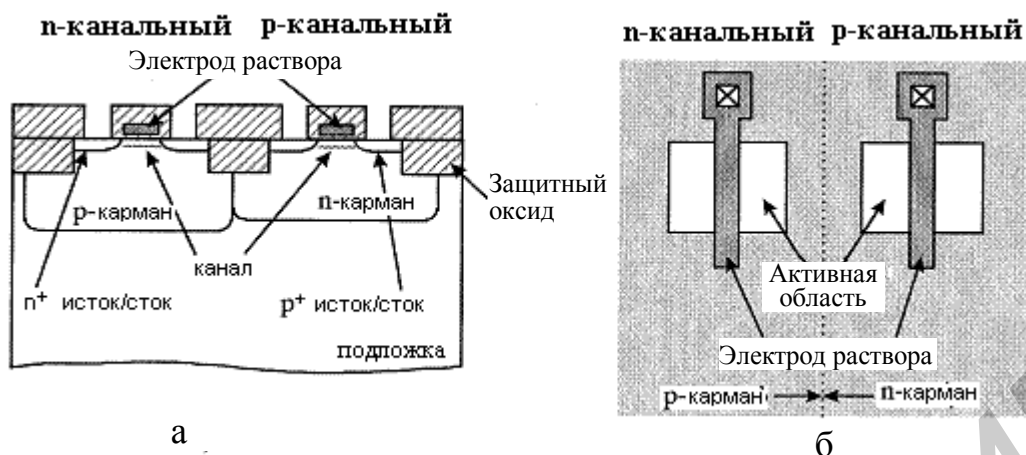


Рисунок 1 – Структура КМОП-прибора:
 а – КМОП-структура в разрезе, б – топология КМОП-структуры

Длина канала, (L_g) является критическим размером, поскольку L_g определяет рабочие характеристики МОП-транзисторов и должна быть небольшой, чтобы улучшить рабочие характеристики прибора. В области истока и стока МОП-транзисторов примесь легируется ионной имплантацией. В этой технологической операции электроды затвора выступают в роли самосовмещенной маски, покрывающей область канала. После этого выполняется термический отжиг для активации примеси диффузионных слоев.

Технология самосовмещенного силицидного затвора применяется для получения электрода затвора и областей истока и стока, чтобы уменьшить паразитную емкость «затвор–исток, сток». В заключение выполняется процесс металлизации, чтобы сформировать межсоединения слоев.



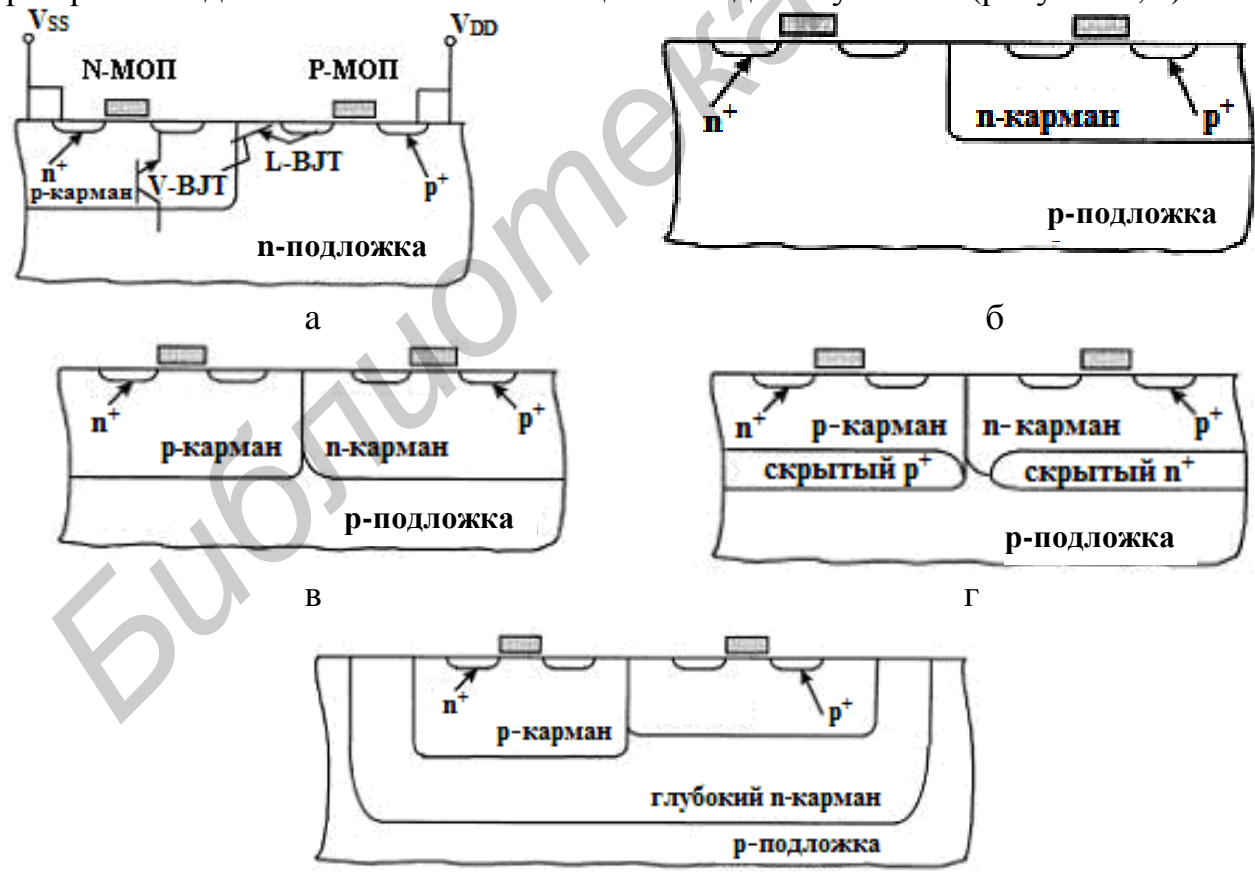
а
 Рисунок 2 – Маршрут формирования КМОП-структуры (а)
 и базовый технологический процесс изготовления КМОП-транзисторов (б)
 (начало, продолжение см. на с. 7)



б
Рисунок 2 – Продолжение (начало см. на с. 6)

1.2 Формирование карманов

На рисунке 3 показаны структуры кармана, которые классифицированы на 6 типов: р-карман, п-карман, двоянный карман, строенный карман, двоянный карман со скрытыми p^+ - и n^+ -слоями, и двоянный карман на $r\text{-epi}/p^+$ подложке. р-карман создается ионной имплантацией в подложку n-типа (рисунок 3, а).



а б в г д
Рисунок 3 – Структуры карманов КМОП-транзистора:
а – р-карман; б – п-карман; в – двоянный карман; г – двоянный карман со скрытыми p^+ - и n^+ -слоями; д – двоянный карман на $r\text{-epi}/p^+$ -подложке

При этом концентрация легирующей примеси должна быть достаточно высокой, чтобы перекомпенсировать примесь n-типа и обеспечить необходимый уровень легирования в р-кармане. Для создания легко управляемого уровня легирования в р-кармане его уровень легирования должен в 5–10 раз превышать уровень легирования подложки n-типа. Однако такое излишнее легирование приводит к возникновению нежелательных эффектов в n-канальных транзисторах, которые выражаются в увеличении обратного смещения на затворе и увеличении емкости между областями истока–стока и р-карманом.

Последовательность технологического процесса формирования кармана n-типа показана на рисунке 4.



Рисунок 4 – Последовательность формирования кармана n-типа

Второй технологический вариант заключается в создании n-карманов для формирования р-канальных транзисторов. Как показано на рисунке 3, б, n-канальные приборы формируют в подложке с проводимостью р-типа. В таком варианте примесь n-типа в n-кармане перекомпенсирует уровень легирования подложки р-типа проводимости и излишнее легирование приводит к ухудшению характеристик р-канальных приборов.

На рисунке 3, в представлен вариант, когда в очень слаболегированном кремнии n-типа формируют два отдельных кармана. Такой «двухкарманный» вариант создания КМОП-структур позволяет получать профили легирования в каждом кармане независимо, и поэтому ни один из типов приборов не должен испытывать действия эффектов, связанных с излишним легированием. Формирование ИС по такому варианту предполагает использование слаболегированных подложек с проводимостью n-типа (ν -типа) или p-типа (π -типа). Последовательность технологического процесса формирования карманов с использованием одного фотошаблона (самосовмещенные карманы) показана на рисунке 5. Однако этот технологический вариант обладает недостатками: подложка имеет неплоскостную поверхность, сложно проконтролировать уровень легирования. Поэтому чаще используют технологию двойного раздельного легирования с использованием двух фотошаблонов (рисунок 6).



Рисунок 5 – Последовательность формирования самосовмещенных карманов

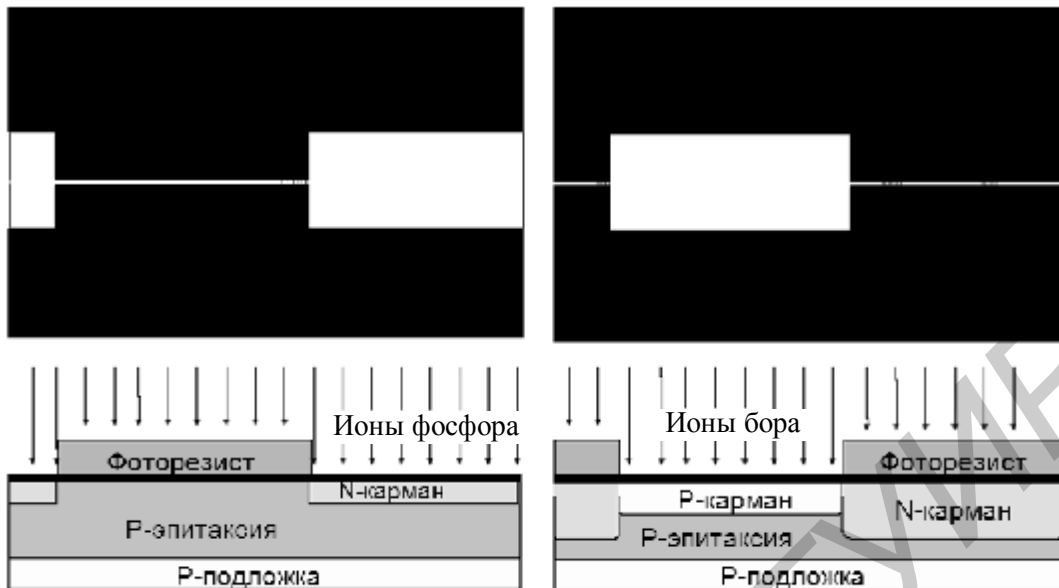
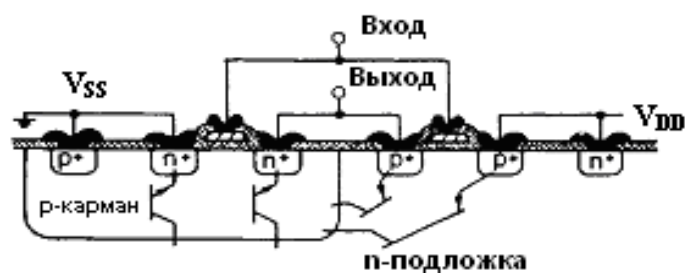





Рисунок 6 – Последовательность формирования карманов с применением двух фотолитографий

В некоторых случаях, таких как ИС смешанных сигналов, иногда произвольно формируется глубокий слой n-кармана, как показано на рис. 3, г, чтобы предотвратить перекрёстные помехи между цифровыми и аналоговыми схемами. В этой структуре и n-, и p-карманы электрически изолированы от подложки или других карманов на подложке.

Чтобы реализовать высокую плотность упаковки, топологическая проектная норма кармана должна быть уменьшена; однако в этом случае может возникнуть нежелательный механизм, хорошо известный как эффект защелкивания. Защелкивание (т.е. протекание высокого тока между V_{DD} и V_{SS}) вызвано действием паразитных горизонтального p-n-p и вертикального n-p-n биполярных транзисторов, как показано на рисунке 7, и это иногда нарушает функционирование БИС. Коллекторы каждого из этих биполярных транзисторов питают базы один одного и вместе составляют p-n-p-n тиристорную структуру. Чтобы предотвращать защелкивание, важно уменьшить усиление по току (h_{FE}) этих паразитных биполярных транзисторов, и концентрация легирующей примеси в области кармана должна быть более высокой. В результате рабочие характеристики прибора могут быть сдержаны из-за больших емкостей перехода.



-  Поликремний
-  SiO₂
-  Аллюминий

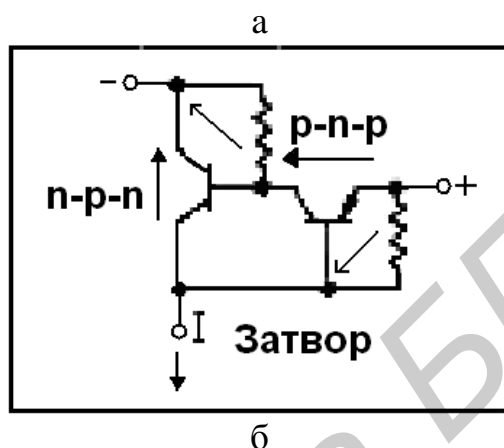


Рисунок 7 – Поперечное сечение КМОП-инвертора (а) и эквивалентная схема тиристора (б)

Чтобы решить эту проблему, было предложено несколько способов, таких как p^+ или n^+ скрытый слой под p -карманом, как показано на рисунке 3, е, использование имплантации в карманы бора с высокой дозой и высокой энергией, и шунтирующее сопротивление для переходов эмиттер–база паразитных биполярных транзисторов. Также эффективно обеспечить много контактов к карману, чтобы стабилизировать потенциал кармана и, следовательно, подавить защелкивание. Также может использоваться подложка с p эпитаксиальным кремнием на p^+ -подложке, чтобы стабилизировать потенциал для быстродействующих логических ИС.

1.3 Изоляция

Локальное окисление кремния (LOCOS) – широко используемая технология изоляции, поскольку она может позволить формирование охранных колец, самосовмещенных с активной областью транзистора. Она также имеет преимущество в виде углубления защитного слоя оксида приблизительно наполовину ниже поверхности кремния, что делает поверхность более планарной.

На рисунке 8 показан процесс изоляции LOCOS. Вначале нитрид кремния и промежуточный окисел вытравливаются для определения активной области транзистора. После имплантации для создания канала, как показано на рисунке 8, в, селективно наращивается защитный слой оксида типично до толщины нескольких сотен нанометров.

Недостатком LOCOS является то, что участие азота в маскировании слоя нитрида кремния иногда вызывает формирование очень тонкого слоя нитрида в активной области, и это часто препятствует дальнейшему выращиванию подзатворного оксида, таким образом вызывая низкое пробивное напряжение оксида. Чтобы решить эту проблему, после снятия маскирующего нитрида кремния выращивается оксид, который затем удаляется перед процессом оксидирования затвора.

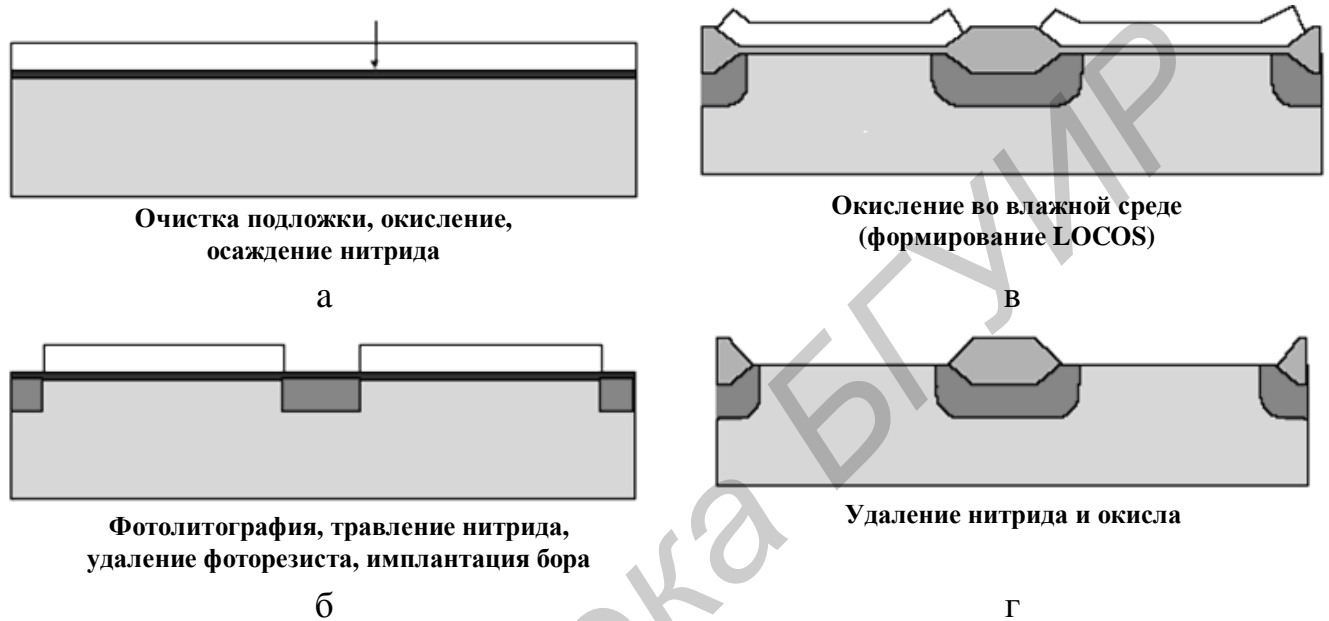


Рисунок 8 – Процесс локального окисления кремния:

а, б – после травления нитрида кремния / промежуточного оксида и имплантации охранного кольца; в, г – после формирования защитного слоя оксида

Кроме того, боковое распространение защитного слоя оксида «птичий клюв» ставит проблему уменьшения расстояния между активными транзисторными областями, чтобы реализовать высокую плотность упаковки (рисунок 9). Это боковое распространение подавляется увеличением толщины нитрида кремния или уменьшением толщины промежуточного оксида. Однако это компромисс с генерацией дислокаций в кремнии. Лучшее решение этой проблемы – использование многослойного маскирующего покрытия: оксид–поликремний–нитрид кремния (рисунок 10).

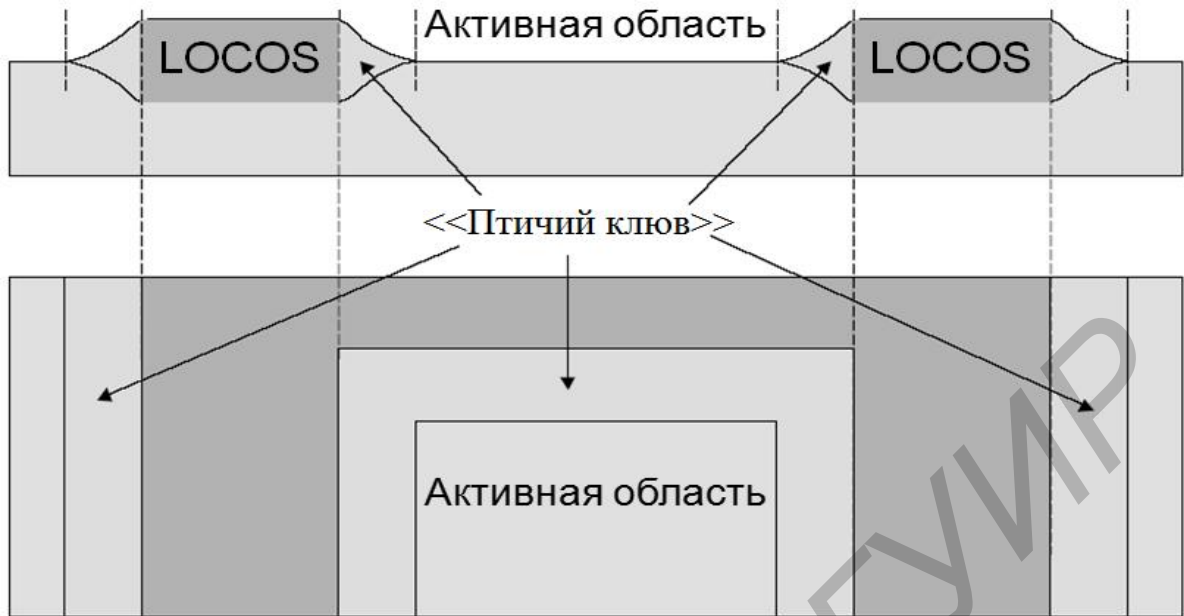


Рисунок 9 – Боковое распространение защитного слоя окисла

В последнее время изоляция неглубокими канавками (STI) стала основной технологией изоляции для КМОП-транзисторов. На рисунке 11 показан технологический маршрут STI. После создания канавки в подложке методом реактивного ионного травления (RIE) канавка заполняется изолятором, например диоксидом кремния. В заключение с помощью химико-механической полировки (CMP), обеспечивающей планаризацию, наполнитель с активной области транзистора удаляется. Метод изоляции неглубокими канавками не только сокращает расстояния между активными областями, но также уменьшает площадь активных областей. Тем не менее при создании изоляции остается проблема с механическими напряжениями, поэтому продолжают работы по совершенствованию метода.

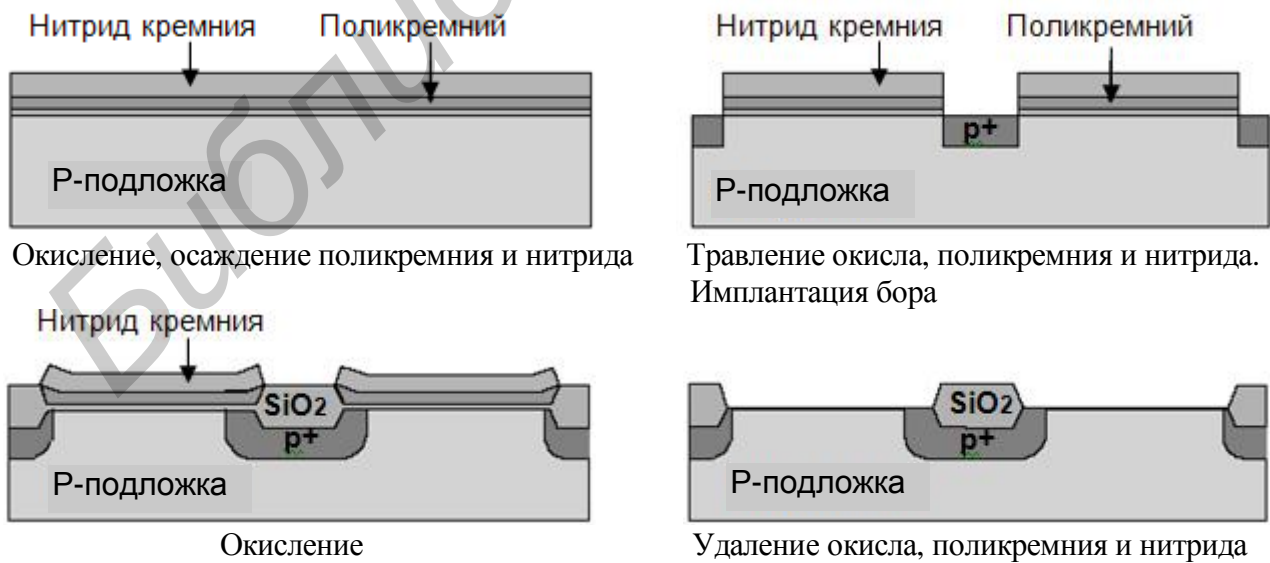


Рисунок 10 – Процесс локального окисления кремния многослойным маскирующим покрытием

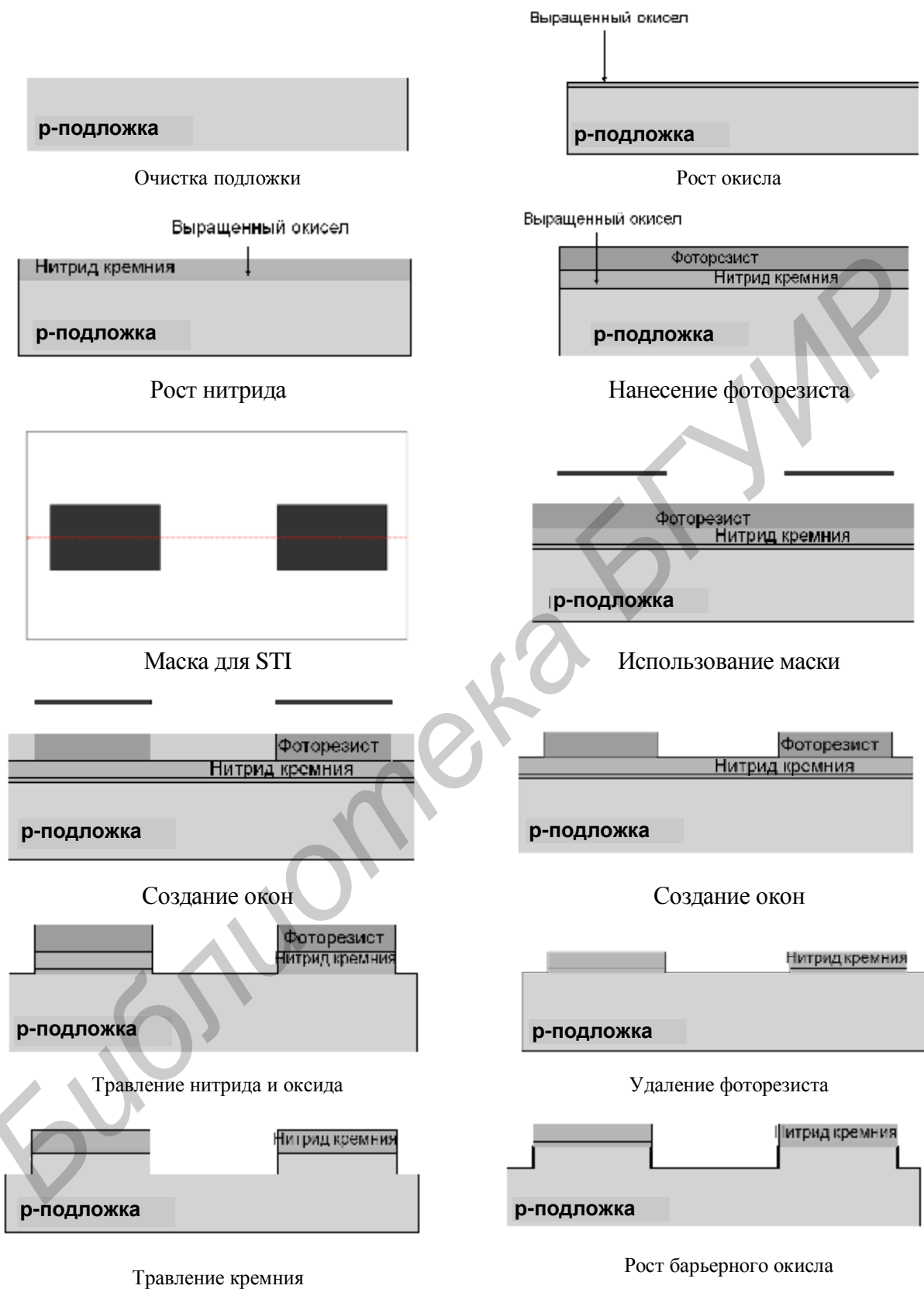


Рисунок 11 – Технологический маршрут STI (начало, продолжение см. на с. 14)

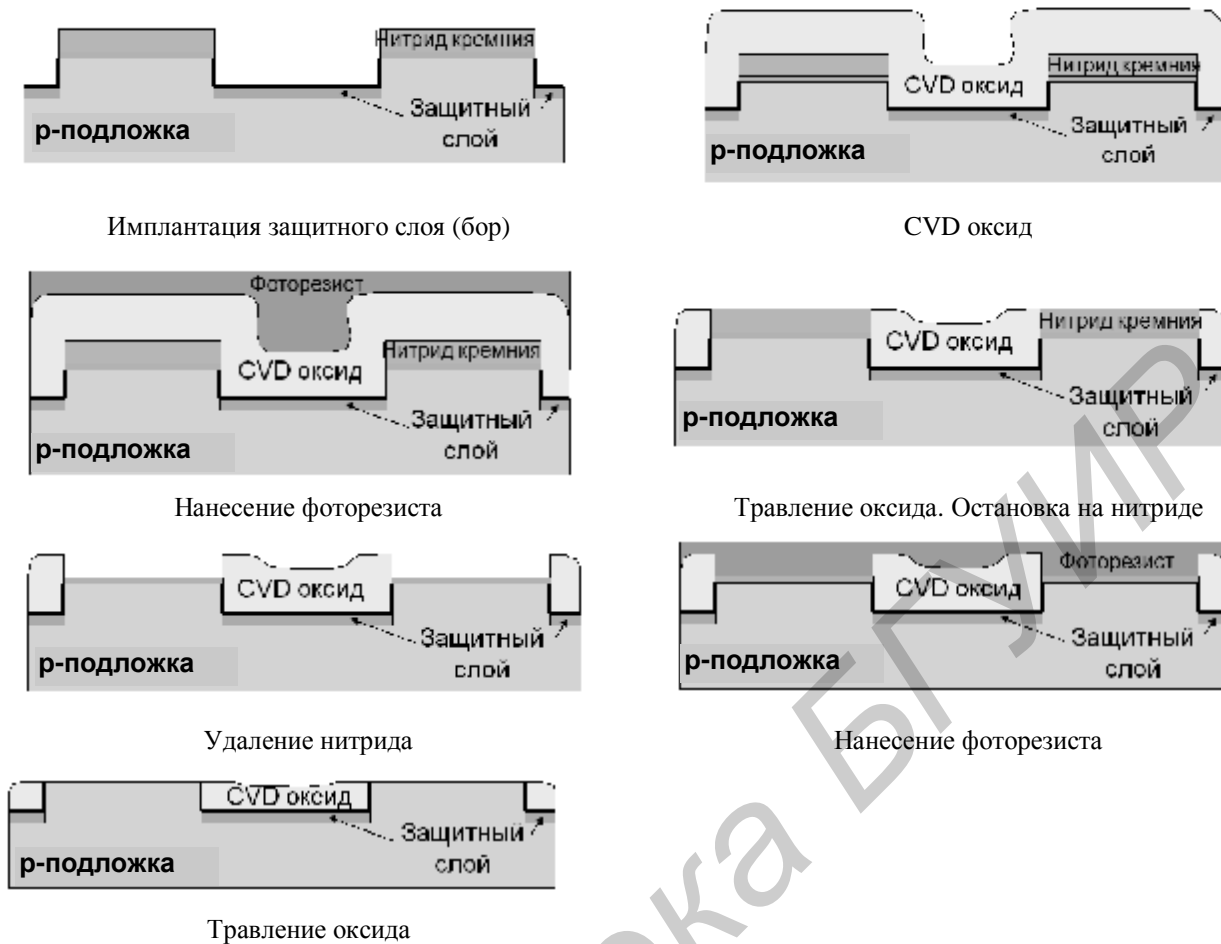


Рисунок 11 – Продолжение (начало см. на с. 14)

1.4 Легирование канала

Чтобы пороговое напряжение обоих типов транзисторов находилось примерно на одном и том же уровне (ниже 1 В), выполняют регулировку порогового напряжения. Это требование обеспечивает функционирование КМОП-схем при низких уровнях напряжений ($V_{DD} > V_{Tn} + |V_{Tp}|$) и более высокий уровень тока стока при больших значениях V_{DD} . Однако для выполнения отмеченных условий необходимо провести соответствующую регулировку параметров схемы. Если в разных типах приборов для затвора используется один и тот же материал (например n^+ -поликремний), то разность работ выхода электронов ϕ_{Ms} будет отличаться для n- и p-канальных транзисторов. Такая разница приводит к асимметрии пороговых напряжений обоих типов транзисторов. На рисунке 12 показаны расчетные значения величин пороговых напряжений n- и p-канальных приборов в зависимости от уровня легирования подложки, на которой они сформированы. Отметим, что невозможно получить $V_{Tp} \leq 0,7$ В только за счет уменьшения уровня легирования канала для p-канальных транзисторов, в то время как для n-канальных приборов можно достичь выполнения соотношения $V_{Tn} \leq 0,7$ В путем подбора уровня легирования подложки в области канала.

Для того чтобы обеспечить необходимую величину порогового напряжения р-канальных транзисторов с поликремниевым n^+ -затвором, часто осуществляют неглубокую ионную имплантацию бора в область канала р-канальных приборов. В случае имплантации бора нижние кривые на рисунке 12 сдвигаются к более положительным значениям. Эта же доза ионов бора может быть также имплантирована в область канала n-канальных приборов для того, чтобы увеличить значение V_{Tn} .

При соответствующем выборе уровня легирования р- и n-областей, в которых происходит формирование приборов, можно использовать только один неселективный процесс ионной имплантации бора для управления величиной порогового напряжения каждого из типов приборов. Этот метод проиллюстрирован на рисунке 13, где приведен график зависимости пороговых напряжений V_{Tp} и V_{Tn} от дозы имплантированных ионов бора для приборов с толщиной подзатворного окисла 65 нм и поликремниевыми n^+ -затворами. Эта КМОП-структура сформирована с использованием n-карманов в подложке с проводимостью р-типа. По мере увеличения дозы имплантированного бора V_{Tn} также возрастает, поскольку при этом увеличивается поверхностная концентрация примеси в подложке р-типа. Величина V_{Tp} уменьшается главным образом из-за присутствия в области канала отрицательного заряда (ионизированные атомы бора). При более низком уровне имплантированной примеси в n-кармане уменьшение V_{Tp} происходит быстрее с увеличением дозы примеси, имплантируемой для регулирования порогового напряжения.

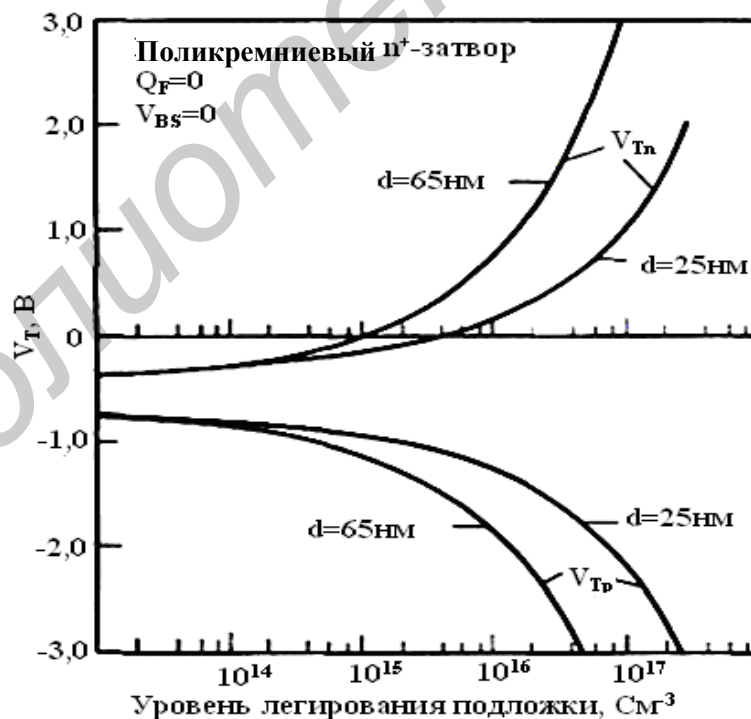


Рисунок 12 – Расчетные величины пороговых напряжений n-канального (V_{Tn}) и р-канального (V_{Tp}) транзисторов в зависимости от уровня легирования подложки

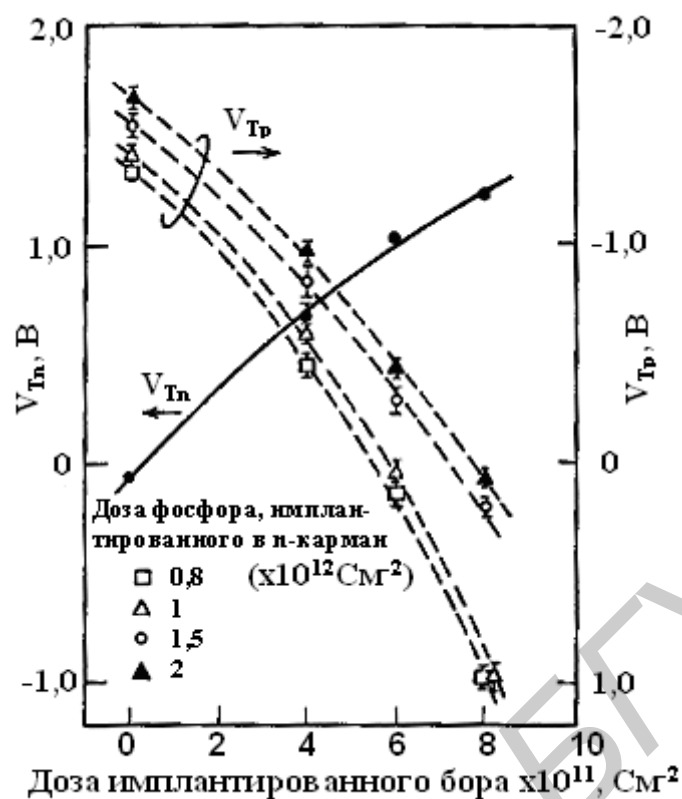


Рисунок 13 – Зависимость порогового напряжения n- и p-канального транзисторов от дозы имплантированного в область канала бора

Необходимые величины порогового напряжения $V_{Tn} = -V_{Tp} = 0,7 \text{ В}$ достигаются при использовании дозы имплантированного в n-карман фосфора $1,5 \times 10^{12} \text{ см}^{-2}$ и дозы имплантированного в область канала бора $4 \times 10^{11} \text{ см}^{-2}$. Полученный расчетным путем профиль распределения примесей под затвором каждого типа приборов при этих условиях представлен на рисунке 14, а и б. В качестве примеси для формирования областей истока и стока n-канальных полевых МОП-транзисторов используется мышьяк. Чувствительность порогового напряжения этих транзисторов к величине смещения на подложке имеет более резкий характер при малых значениях V_{BS} и более плавный при увеличении этого напряжения (см. вставку на рисунке 14, а), что является следствием характерного профиля легирования под затвором полевого транзистора. Для формирования областей истока и стока p-канальных транзисторов используется BF_2 , что обеспечивает получение более мелких профилей распределения легирующей примеси по сравнению с профилями бора.

Следует отметить, что в результате введения имплантированной примеси в приповерхностную область для регулировки порогового напряжения здесь образуется область p-типа, которая соединяет p⁺-области истока и стока полевого транзистора. Такая структура представляет собой аналог нормально закрытого скрытого n-канального МОП-полевого транзистора. Это означает, что разность работ выхода по отношению к поликремниевому n⁺-затвору в приборе, характеристика которого изображена на рисунке 14, б, приводит к обеднению

p-области вблизи поверхности, в то время как снизу такому обеднению способствует примесь, легирующая n-карман. Поэтому дополнительно имплантированный бором приповерхностный слой находится в состоянии обеднения носителями заряда (нормально закрыт). Если для подлегирования области канала используются достаточно большие дозы имплантируемых ионов (например $8 \times 10^{11} \text{ см}^{-2}$, как показано на рисунке 13), то мелкие области p-типа не входят в состояние обеднения при $V_G = 0$ и прибор работает как транзистор в режиме обеднения (нормально открыт).

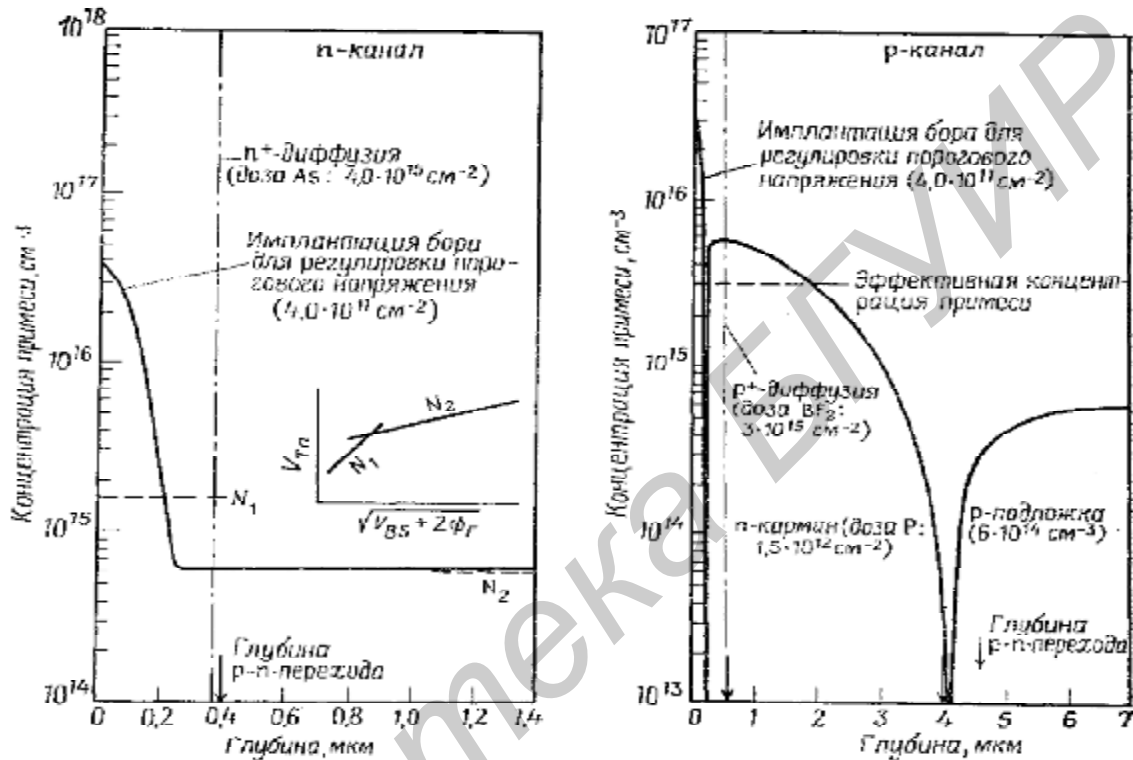


Рисунок 14 – Расчетный профиль распределения примеси под затвором

Описанная выше процедура подлегирования области канала применима в случае n^+ -поликремниевых затворов. Использование разных материалов для затворов предполагает применение различных методов подлегирования областей каналов двух типов приборов. Так, затворы на основе MoSi_2 имеют значение работы выхода 0,8 В, что больше по сравнению с n^+ -поликремнием.

1.5 Подзатворный диэлектрик

Подзатворный диэлектрик оказывает существенное влияние на параметры КМОП-транзисторов. Обычно в качестве подзатворного диэлектрика используется диоксид кремния (SiO_2). Формируется он несколькими методами, например сухого окисления O_2 и влажного или парового окисления (H_2O). Пар образован реакцией H_2 и O_2 окружающей среды. До последнего времени паровое окисление широко использовалось для формирования подзатворного оксида из-за хорошей управляемости толщины оксида и высокой надежности. Однако с уменьшением

размеров МОП-транзисторов возникает ряд проблем, которые ограничивают применение диоксида кремния в качестве подзатворного диэлектрика. Это неравномерность пленок по толщине, высокая плотность дефектов пленки, статический заряд и плотность поверхностных состояний на границе раздела диэлектрика и кремния, низкое удельное сопротивление к проникновению бора.

В случае КМОП-структуры со сдвоенным затвором, которая показана на рисунке 15, возможно проникновение бора от p^+ -электрода затвора в область канала через диоксид кремния затвора. Чтобы предотвратить эту проблему, в качестве материала диэлектрика затвора используется оксинитрид. Вообще оксинитридный диэлектрик затвора формируется процессом отжига в NH_3 , NO (или N_2O) после окисления кремния или прямым оксинитрированием кремния в окружающей среде. На рисунке 15 показан типичный профиль азота оксинитридного диэлектрика затвора. В последнее время дистанционное плазменное нитрирование было хорошо изучено, и сообщается, что оксинитридный диэлектрик затвора, выращенный дистанционным плазменным методом, имеет лучшее качество и надежность, чем выращенный кремниевым методом нитрирования.

В режиме субмикронных КМОП-транзисторов толщина подзатворного оксида приближается к ограничениям по туннельному току, приблизительно 3 нм толщиной. Чтобы предотвратить туннельный ток, вместо диоксида кремния предложены материалы с высоким коэффициентом диэлектрической проницаемости (K), например Si_3N_4 и Ta_2O_5 . В этих случаях толщина подзатворного диэлектрика может быть сохранена относительно большой, потому что изолятор с высоким коэффициентом K реализует высокую емкость затвора и, таким образом, лучшую передаточную способность.

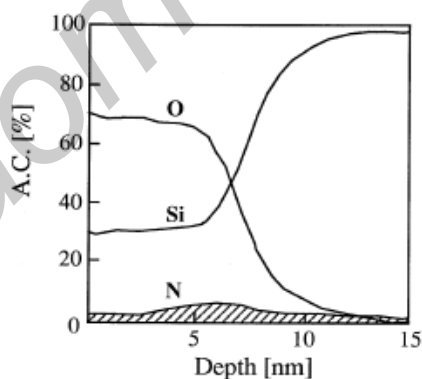


Рисунок 15 – Профили распределения концентраций кислорода, азота и кремния оксинитридных диэлектриков затвора, полученные электронной оже-спектроскопией

1.6 Электрод затвора

В качестве электродов затвора КМОП-транзисторов широко используется сильнолегированный поликремний. Основное его преимущество – устойчивость при высоких температурах в процессе производства ИС. Чтобы уменьшить сопротивление электрода затвора, которое вносит значительный вклад в RC-время за-

держки, на поликремниевый электрод наносят силициды тугоплавких металлов. Технология комбинирования силицида тугоплавкого металла на поверхности легированного поликремния, так называемая полицидная технология, имеет преимущество: сохранение хороших электрических и физических свойств на границе раздела между поликремнием и подзатворным оксидом при значительном уменьшении поверхностного сопротивления слоя электрода затвора.

Чтобы легировать поликремний затвора, обычно используется ионная имплантация. В случае сильного легирования в процессе высокотемпературной обработки производства ИС происходит проникновение примеси от легированного бором поликремния к области канала кремниевой подложки через подзатворный оксид, как показано на рисунке 16. (С другой стороны, обычно проникновение примеси n-типа (например фосфора или мышьяка) не происходит. Когда легирование примесей в поликремнии недостаточно, происходит обеднение электрода затвора, как показано на рисунке 17, что приводит к существенному ухудшению характеристик КМОП-транзистора, связанных с подвижностью, как показано на рисунке 18. Чтобы ограничить проникновение бора и обеднение электрода затвора, требуется оптимизация процесса термической обработки.

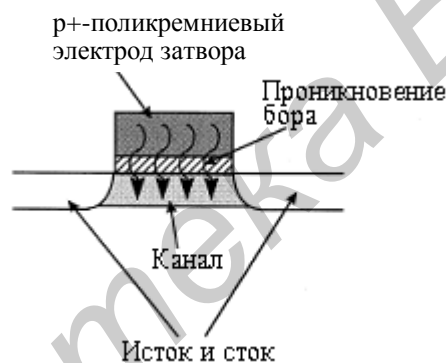


Рисунок 16 – Проникновение легирующей примеси от легированного бором поликремния к области канала кремниевой подложки

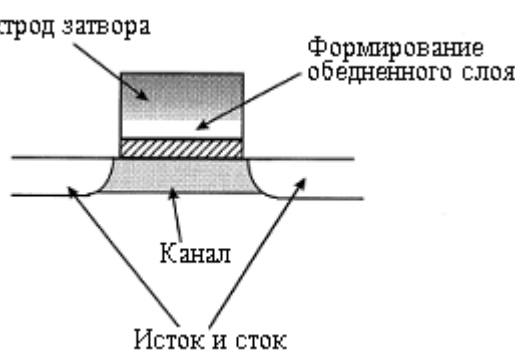


Рисунок 17 – Обеднение электрода затвора при ограниченном легировании поликремния

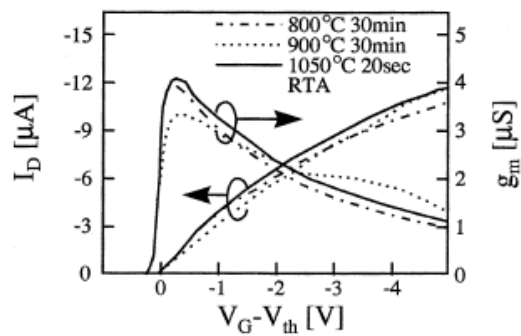


Рисунок 18 – Характеристики КМОП-транзистора для различных тепловых режимов

Длина затвора – один из самых важных размеров, определяющих рабочие характеристики КМОП-транзисторов; таким образом, процесс литографии для формирования рисунка электрода затвора требует технологии с высокой разрешающей способностью, а для того чтобы разделять поликремний и SiO_2 , требуются высокоселективные процессы реактивного ионного травления (RIE).

1.7 Формирование истока, стока

Истоковые и стоковые области формируются с помощью процесса ионной имплантации после получения электрода затвора. Такая последовательность самосовмещает границы областей затвора и истока, стока (рисунок 19).

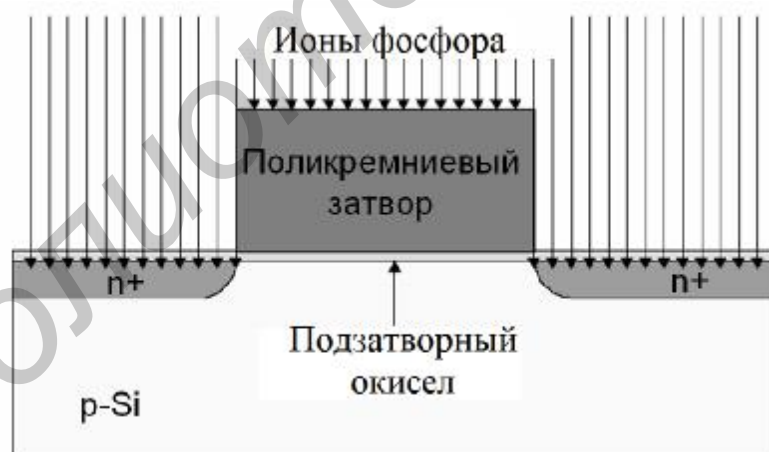


Рисунок 19 – Формирование областей истока и стока самосовмещением с электродом затвора

Как следствие уменьшения размеров транзисторов, на краю стока (граница раздела области канала и стока), где существует обратно смещенный p-n-переход, наблюдается более высокое электрическое поле. В результате чего носители, проходящие поперек этих переходов, ускоряются, становятся горячими носителями и образуют паразитные токи затвора. Это создает серьезную проблему надежности

для КМОП-транзисторов. Чтобы предотвратить проблему горячих носителей, предложена структура со слаболегированным стоком (Lightly Doped Drain (LDD)). Технологический маршрут формирования LDD-структуры показан на рисунке 20. После формирования электрода затвора выполняется ионная имплантация, чтобы сделать протяженные слои, и электрод затвора играет роль самосовмещенного шаблона, который покрывает слой канала, как показано на рис. 20, б. В основном мышьяк легируется для протяженного слоя n-типа n-МОП и BF_2 – для протяженного слоя p-типа p-МОП транзистора. Чтобы предотвратить эффект короткого канала, профиль распределения примеси протяженных слоев должен быть очень поверхностным.

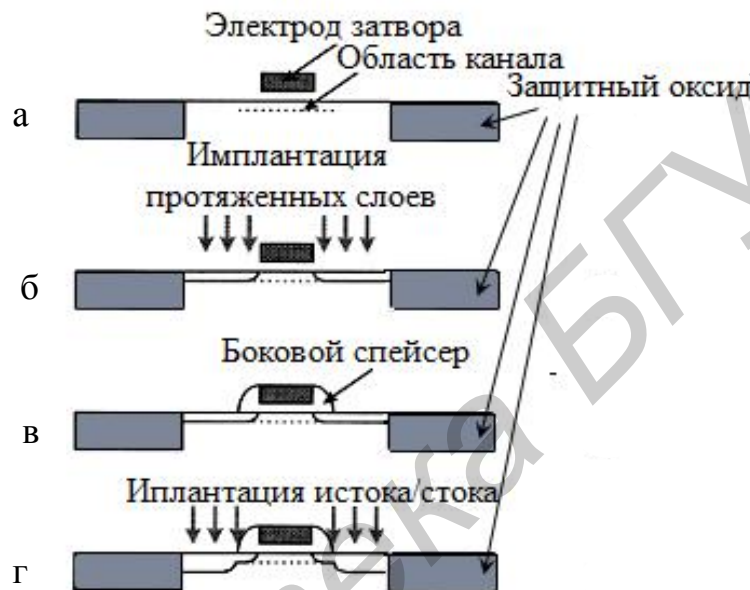


Рисунок 20 – Технологический маршрут LDD-структуры:

а – после формирования электрода затвора; б – имплантация протяженных слоев; в – формирование боковых спейсеров; г – имплантация областей истока и стока

Хотя протяженные слои могут быть реализованы ионной имплантацией с низкой дозой, удельное сопротивление протяженных слоев становится более высоким и, таким образом, характеристики МОП-транзистора ухудшаются. Следовательно, очень трудно удовлетворить этим двум техническим условиям. Кроме того, диффузия примесей в этих протяженных слоях оказывает значительное влияние на эффект короткого канала. Таким образом, необходимо минимизировать термический процесс после формирования протяженных слоев.

Изоляционная пленка, например Si_3N_4 или SiO_2 , осаждается методом CVD. Затем RIE-обработка выполняется на всей подложке, в результате пленка остается только на стороне электрода затвора, как показано на рисунке 20, в. Эту остающуюся пленку называют боковыми спейсерами. Эти спейсеры работают как самосовмещенный шаблон для легирования глубоких областей истока и стока, как показано на рисунке 20, г. Чтобы предотвратить обеднение электрода затвора, области истока, стока n-МОП- и p-МОП-транзисторов легируют мышьяком

и VF_2 соответственно. После этого для активизации легирующих примесей выполняют процесс отжига. Наиболее результативным является быстрый термический отжиг (RTA).

Согласно правилу масштабирования КМОП-транзисторов, когда длина затвора и другие размеры сокращены с коэффициентом k , глубина диффузии также должна быть сокращена как $1/k$. Следовательно, глубина диффузии протяженных частей обязана быть особенно малой. Чтобы сформировать мелкозалегающий переход, применяют различные методы: имплантацию с очень низким ускоряющим напряжением, плазменный метод легирования, имплантацию тяжелых молекул (типа $\text{V}_{10}\text{H}_{14}$). Поскольку вертикальный размер транзисторов уменьшается с уменьшением размеров приборов, наблюдается увеличение поверхностного сопротивления областей истока и стока, поликремниевых пленок, электрода затвора. Это становится серьезной проблемой в быстродействующем режиме работы интегральных схем.

На рисунке 21 показана зависимость времени задержки распространения (t_{pd}) КМОП-инверторов от коэффициента масштабирования (k) и длины затвора. Эти результаты были получены моделированием, в котором рассматривались два случая. В первом случае контакты истока и стока с металлической токопроводящей дорожкой были сделаны на краю диффузионных слоев, как проиллюстрировано на рисунке. В реальной топологии ИС часто случается, что металлический контакт к истоку или стоку может быть сделан только к части диффузионных слоев, так как много других сигналов или шин питания пересекают диффузионные слои. Во втором случае контакты истока и стока покрывают все пространство областей истока и стока, таким образом, уменьшая сопротивление диффузионной линии. Ясно, что без технологии уменьшения сопротивления диффузионной линии значения t_{pd} не могут продолжать падать, так как уменьшается размер транзистора; они достигают насыщения при длине затвора приблизительно 0,25 микрон.

Чтобы решить проблему высокого сопротивления поверхностных диффузионных слоев и тонких поликремниевых пленок, были предложены самосовмещенные силицидные структуры (силицид) для истока, стока и затвора, как показано на рисунке 22. Сначала после формирования поликремниевого электрода затвора, боковой стенки затвора и диффузионных слоев истока и стока на поверхность МОП-транзистора осаждается металлическая пленка типа Ti или Co, как показано на рисунке 22, б. Затем пленка отжигается быстрым термическим отжигом (RTA) в инертной среде. Во время процесса отжига участки металлической пленки, находящиеся в прямом контакте с кремниевым слоем, т.е. истоком, стоком, электродом затвора, – селективно преобразуются в силицид, а другие участки остаются металлическими, как показано на рисунке 22, в. Остающийся металл может быть вытравлен с помощью раствора кислоты, например $\text{H}_2\text{O}_2 + \text{H}_2\text{SO}_4$, оставляя силицид, самосовмещенный с истоком, стоком и электродом затвора, как показано на рисунке 22, г.

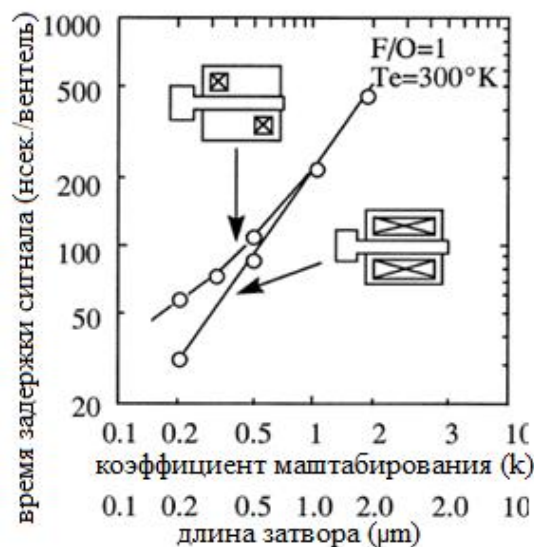


Рисунок 21 – Зависимость времени задержки распространения сигнала КМОП-инверторов от коэффициента масштабирования и длины затвора

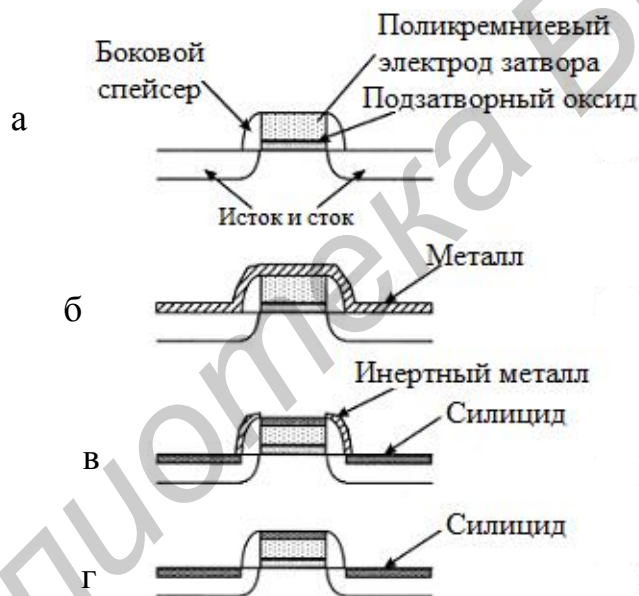


Рисунок 22 – Типичный технологический маршрут и схематическое сечение силицидной технологии:

а – формирование МОП-транзистора; б – металлизация;
в – силицидация термическим отжигом; г – удаление инертного металла

1.8 Межсоединения и металлизация

Алюминиевая металлизация. Алюминий и его сплавы широко используется в качестве проводящего металла для межсоединений и металлизации в целом. Поскольку алюминий имеет низкую величину удельного сопротивления при комнатной температуре ($\sim 2,7 \text{ мкОм}\cdot\text{см}$), а значение этого параметра для его

сплавов на 30 % выше, применение указанных материалов удовлетворяет требованию низкого сопротивления контакта. Алюминий и его сплавы обладают хорошей адгезией к термическому SiO_2 и осажденным силикатным стеклам. Несмотря на эти преимущества, использование алюминия при изготовлении ИС, обладающих мелкими переходами, часто сталкивается с трудностями, связанными с электромиграцией и коррозией.

Электромиграция – это явление перемещения ионов металла по направлению электронного потока проводимости, т. е. в сторону положительного потенциала, наблюдаемое при больших плотностях электрического тока (рисунок 23). Ионы алюминия увлекаются электронным потоком и образуют у положительного конца полупроводника «усы» и холмики. Около отрицательного конца проводника образуются пустоты, что может приводить к разрыву металлической дорожки и отказу микросхемы в целом. На рисунке 24 показаны обрывы межсоединений на кристалле. Электромиграция наиболее вероятна по границе зёрен, т. е. чем больше размер зерна, тем меньше электромиграция.

Чтобы уменьшить электромиграцию, в плёнки алюминия иногда вводят примесь Cu , Si в количествах, не превышающих 1–2 %. Примесь, располагаясь преимущественно по границам зёрен, является стопором при их перемещении (рисунок 25).



Рисунок 23 – Процесс электромиграции

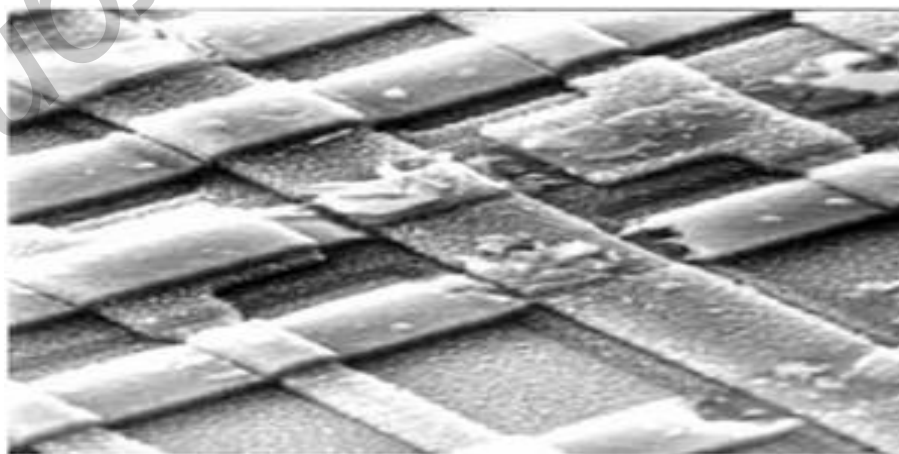


Рисунок 24 – Разрушение межсоединений в результате электромиграции

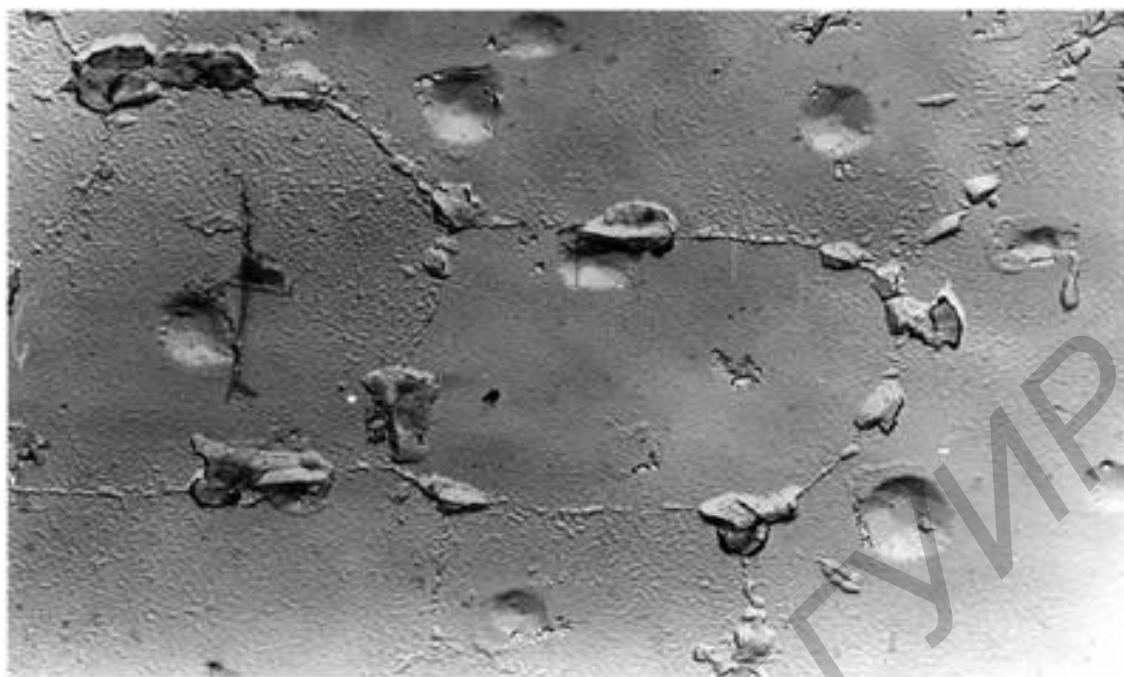


Рисунок 25 – Микрорельеф поверхности Si на границе раздела Si–Al (1 % Cu)

Для получения стабильного низкоомного контакта и улучшения адгезии алюминия к подложке проводят термообработку алюминия в атмосфере инертного газа в течение нескольких минут при $T = 500 - 550^\circ\text{C}$. Эта температура ниже температуры затвердевания системы Si–Al, поэтому жидкой фазы не образуется. При термообработке происходит растворение кремния в алюминии, и в результате этого приповерхностный слой кремния оказывается легирован алюминием, концентрация последнего составляет около $5 \cdot 10^{18} \text{ см}^{-3}$ (рисунок 26).

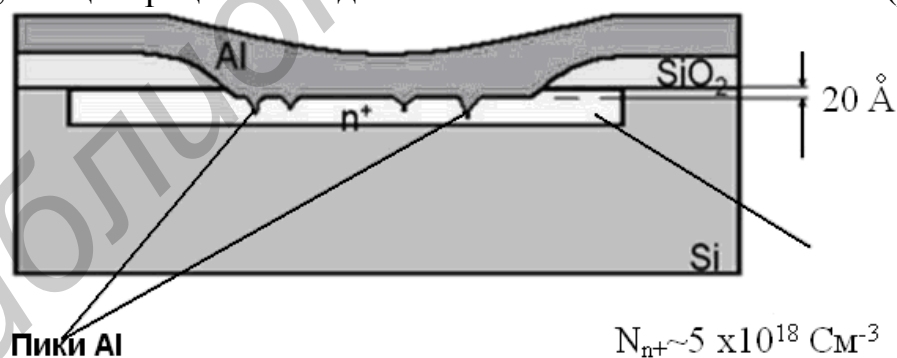


Рисунок 26 – Дефекты омического контакта после термообработки пленок алюминия

Поскольку алюминий является акцептором по отношению к кремнию, то при создании омических контактов к кремнию n-типа может возникнуть p-n-переход, и тогда контакт окажется не омическим, а выпрямляющим. Действительно, если концентрация доноров в n-слое меньше $5 \cdot 10^{18} \text{ см}^{-3}$, то атомы алюминия создадут в нём приповерхностный p-слой. Чтобы это исключить, область

n-слоя вблизи контакта сильно легируют, превращая её в n^+ -слой с концентрацией доноров 10^{20} см^{-3} и более. Тогда концентрация алюминия оказывается недостаточной для образования р-слоя, и р-n-переход не образовывается.

Если n-слой с самого начала сильно легирован (например эмиттерный слой транзистора), то дополнительное легирование не требуется. Не возникает проблем и при контакте алюминия с р-слоями, т. к. растворение в них алюминия приводит к образованию приповерхностных p^+ -слоёв, что способствует повреждению качества омического контакта.

Часто при термообработке алюминия отдельные участки кремния с повышенной поверхностной энергией растворяются в алюминии быстрее, что приводит к образованию локальных ямок, заполняемых впоследствии алюминием (рисунок 27). Глубина и плотность образующихся ямок зависят от режимов термообработки. Наличие таких ямок может приводить к закорачиванию n-p-эмиттерных переходов, когда глубина их залегания небольшая. Для получения малопроникающих контактов в алюминий вводят около 2 % кремния. Присутствие кремния в плёнках алюминия сдерживает процесс растворения кремния при термообработке и уменьшает вероятность образования глубоких локальных ямок.

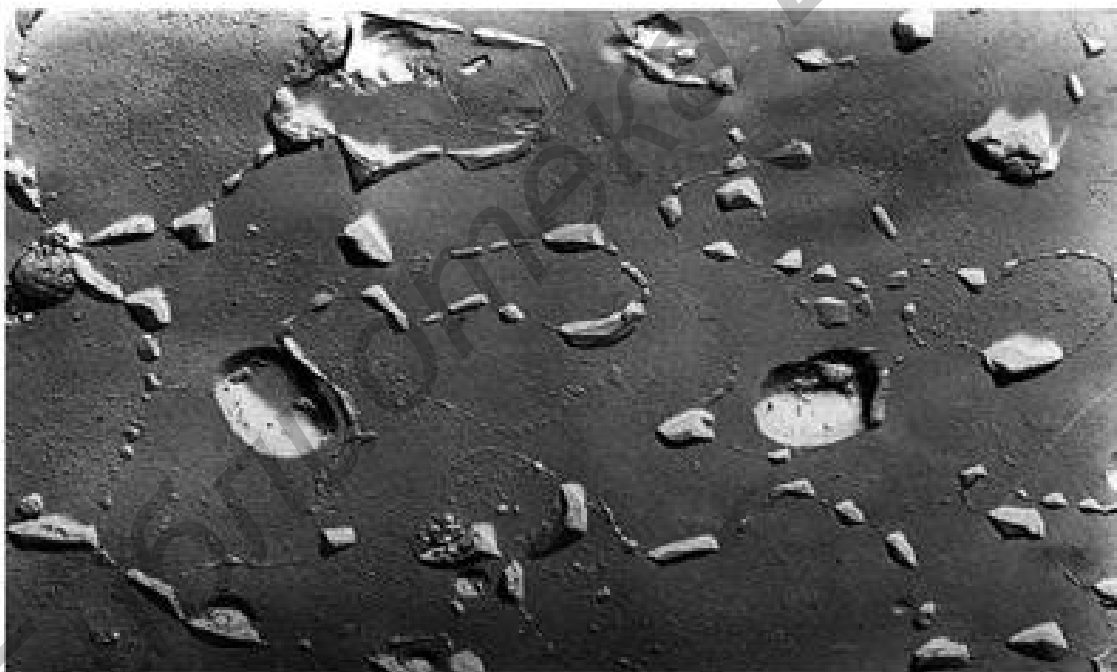


Рисунок 27 – Ямки травления алюминия на границе раздела Si-Al в области омического контакта

На рисунке 28 показан разрез структуры многоуровневой металлизации с применением барьерного слоя и контактными наполнителями.

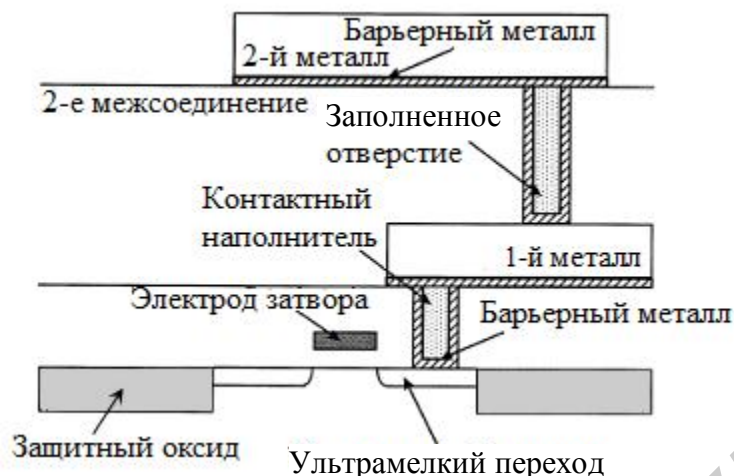


Рисунок 28 – Вид в разрезе многоуровневой металлизации

Алюминий и его сплавы используются как основной межсоединительный материал для формирования металлизации КМОП ИС, который отвечает большинству технических требований, предъявляемых к материалу металлизации ИС с размерами элементов более 0,25 мкм. Однако для металлизации ИС с проектными нормами менее 0,25 мкм применение алюминия становится проблематичным из-за больших ограничений, связанных со свойствами металла и технологией его осаждения. Одной из наиболее важных проблем при использовании алюминиевой металлизации, как было уже сказано, становятся деградиционные процессы, обусловленные электромиграцией и вызывающие катастрофические отказы в межсоединениях. В этом случае наиболее перспективным альтернативным решением является использование меди в качестве материала межсоединений КМОП ИС.

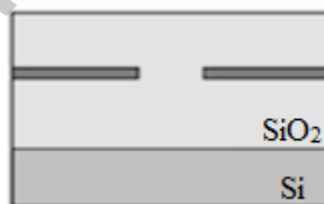
Медная металлизация. Основным преимуществом меди по сравнению с алюминием является более низкое электрическое сопротивление, стойкость к электромиграции, увеличение скорости переключения КМОП ИС. Одним из препятствий для использования меди в линиях межсоединений является процесс формирования топологического рисунка. При комнатной температуре медь не образует летучих соединений с плазмой на основе Cl и F, что исключает сухое плазменное травление медных пленок при создании медной металлизации, а химическое травление меди может сопровождаться ее коррозией, так как отсутствие самопассивации делает тонкие медные пленки склонными к окислению во время обработки. Таким образом, исключается возможность проведения прямой фотолитографии по медным пленкам. Препятствия были преодолены с помощью двухстадийного процесса двойной гравировки (dual-damascene process).

Практика создания рисунка с помощью гравировки по металлу была вначале разработана древними ремесленниками Дамаска. Сегодня, тысячи лет спустя аналогичный процесс пытается адаптировать для своих нужд полупроводниковая промышленность. Носящий название гравировки метод включает формирование шин межсоединений путем первоначального травления кана-

вок или каналов в планарном диэлектрическом слое и последующее заполнение этих канавок металлом. В методе двойной гравировки задействован второй уровень, в котором помимо формирования канавок травится и заполняется ряд отверстий (т.е. контактов к активным областям или к металлу). На рисунке 29 показана последовательность технологического процесса двойной гравировки формирования топологического рисунка в планарном диэлектрическом слое. Отличительной чертой данного технологического варианта является применение тонкого слоя нитрида кремния (стоп-слой), который действует в качестве жесткой маски. Здесь слой нитрида кремния осаждается сверху на диэлектрик, и затем в нем формируется топологический рисунок для создания отверстий межуровневых контактов. Затем осаждается второй уровень диэлектрика поверх нитрида кремния. После этого формируется топологический рисунок канавок и травится в верхнем уровне диэлектрика до стоп-слоя нитрида кремния. Однако травление продолжается далее через отверстие в нитриде, формируя тем самым межуровневые отверстия. На последней стадии канавки и межуровневые контакты заполняются металлом. Основным преимуществом данного технологического маршрута формирования межсоединений является то, что в нем присутствует всего одна операция травления и одна операция заполнения углублений металлом. После заполнения металл и диэлектрик планаризируются с помощью химико-механической полировки (ХМП).

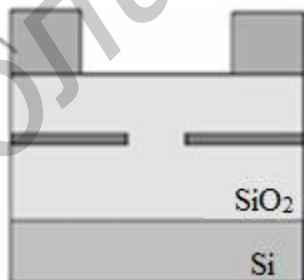


Осаждение SiO_2 , SiN ,
фотолитография «контакты»,
травление SiN

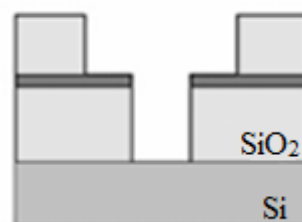


Осаждение второго слоя SiO_2

Фоторезист



Фотолитография «канавки»
(проявление фоторезиста)



Травление SiO_2

Рисунок 29 – Последовательность процесса двойной гравировки с использованием стоп-слоя

Другой проблемой является то, что медь является хорошим диффузантом в Si и SiO₂ и легко реагирует с силицидами. Медь быстро диффундирует в кремний и может формировать центры с высокоэнергетическими уровнями в запрещенной зоне кремния. Эти высокоэнергетические уровни обеспечивают механизм избыточных неосновных носителей, рекомбинирующих с основными носителями. Следовательно, медь будет вызывать генерационно-рекомбинационные токи утечки в p-n-переходах и подвергать опасности надежность КМОП-транзисторов. Это препятствие может быть преодолено путем использования диффузионных барьеров и пассивирующих слоев при создании медной металлизации.

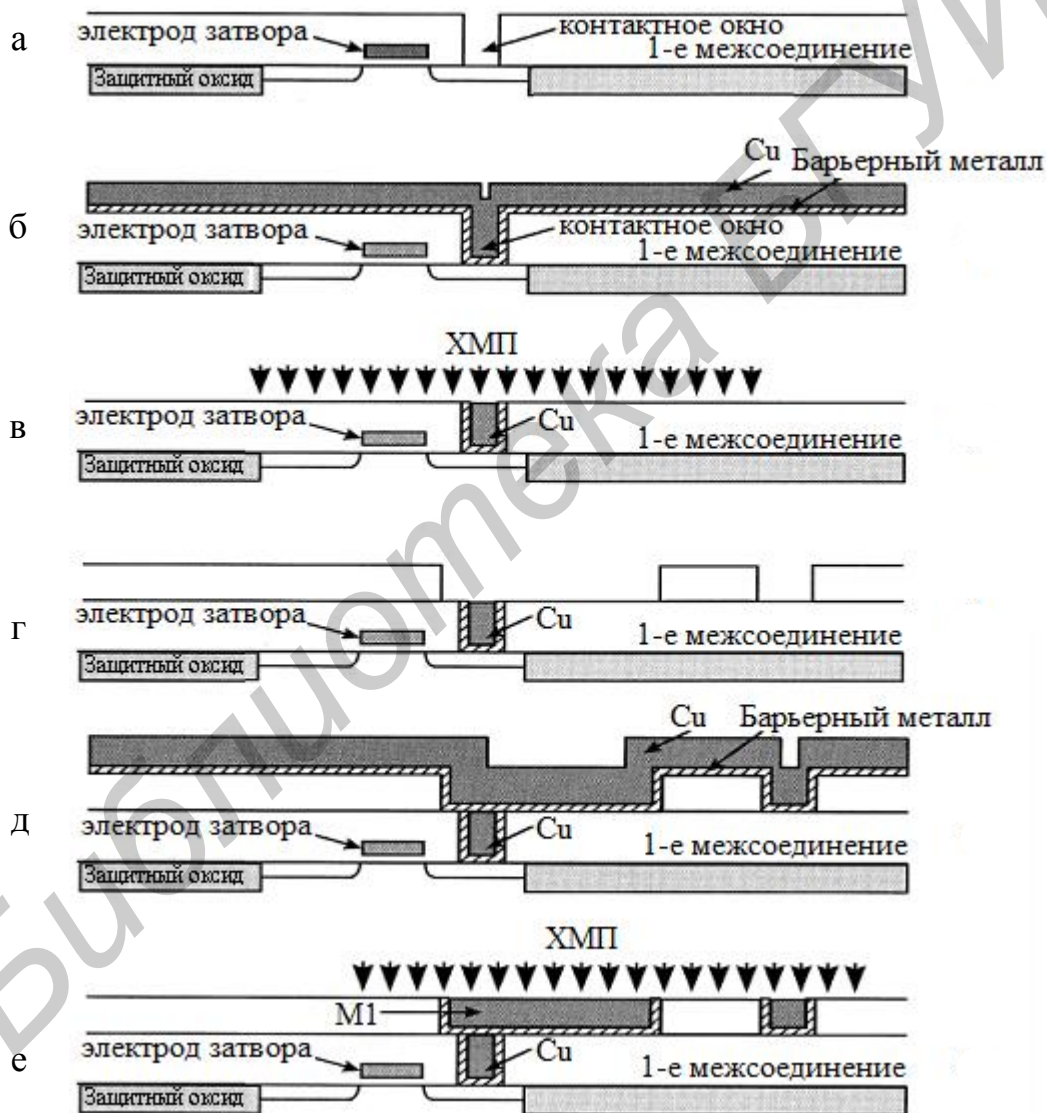


Рисунок 30 – Типичный технологический маршрут медной металлизации

На рисунке 30 показан технологический маршрут формирования двухуровневой медной металлизации методом двойной гравировки. После формирования транзисторов и контактных окон (рисунок 30, а) осаждаются барьерный металл (TiN) и медь (рисунок 30, б). После проведения процесса планаризации методом химико-механической полировки, медь и барьерный металл остаются в контактных окнах, как показано на рисунке 30, в. Далее осаждается диэлектрический слой и реактивным ионным травлением формируются углубления для первого слоя межсоединений (рисунок 30, г). После осаждения барьерного металла и меди второго уровня металлизации (рисунок 30, д), медь и барьерный металл остаются только в проводящих углублениях благодаря использованию технологии планаризации (рисунок 30, е).

2 КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИЕ ОСОБЕННОСТИ ИЗГОТОВЛЕНИЯ КМОП-ТРАНЗИСТОРОВ

2.1 Аномальные эффекты и методы улучшения характеристик КМОП-транзисторов

Каждый технологический шаг в направлении уменьшения размеров сопряжён с ростом проблем конструирования и производства, которые приходится решать для обеспечения теоретически прогнозируемых характеристик КМОП-транзисторов. Любое улучшение одних параметров приводит к ухудшению других, причём с уменьшением размеров взаимное влияние параметров становится всё более сильным.

Основными проблемами микроминиатюризации МОП-транзисторов являются туннелирование через затвор, инжекция горячих носителей в окисел, прокол между истоком и стоком, утечки в подпороговой области, уменьшение подвижности носителей в канале, увеличение последовательного сопротивления между истоком и стоком, обеспечение запаса между пороговым напряжением и напряжением питания. Транзистор должен иметь слабую зависимость порогового напряжения от напряжения на стоке, от длины и ширины канала, а также большую передаточную проводимость, большое выходное сопротивление, малое сопротивление областей истока и стока и большую нагрузочную способность. Емкости затвора и р-п-переходов должны быть минимальны. Разброс параметров техпроцесса, который растёт с уменьшением размеров транзистора, не должен снижать процент выхода годных кристаллов.

Как было показано в разделе 1.1, наиболее распространённой конструкцией КМОП-транзистора, используемой в полупроводниковой промышленности, является LDD-структура. Её особенностью является наличие мелких слаболегированных областей, которые удлиняют области истока и стока в сторону канала. Концентрацию легирующей примеси в этих областях (фосфор и бор) и режим её разгонки выбирают таким образом, чтобы получить плавный р-п-переход. Обычно концентрация примеси составляет от $4 \cdot 10^{18}$ до $8 \cdot 10^{18} \text{ см}^{-3}$, в то время как в n^+ -областях она достигает $5 \cdot 10^{19} - 1 \cdot 10^{20} \text{ см}^{-3}$. Полученное таким способом

снижение напряжённости электрического поля в канале на границе со стоком уменьшает энергию горячих электронов, которые вызывают долговременную деградацию параметров транзистора. Слаболегированные LDD-области также повышают напряжение прокола, инжекционного и лавинного пробоя транзистора, уменьшают DIBL-эффект и эффект модуляции длины канала.

Для снижения емкостей транзистора выбирают слаболегированную подложку, а для обеспечения необходимого порогового напряжения и снижения напряжения «прокола» применяют легирование канала примесью того же типа, что и в подложке. Легирование выполняют примерно на глубину области пространственного заряда под затвором.

Уменьшение порогового напряжения при снижении длины канала является индикатором появления короткоканальных эффектов при разработке новых технологий и одновременно существенным препятствием на пути сокращения размеров транзисторных структур. Для борьбы с эффектами короткого канала используется изменение профиля легирующей примеси как в горизонтальном, так и вертикальном направлении.

Проникновение области обеднения стока в канал является основной причиной появления короткоканальных эффектов. Однако их нельзя устранить путём простого повышения концентрации легирующей примеси в подложке, поскольку при этом растёт подпороговый ток и уменьшается подвижность носителей в канале, вызывающая деградацию нагрузочной способности транзистора. Наиболее распространённым решением этой проблемы является реализация так называемого обратного эффекта короткого канала, когда с уменьшением длины канала пороговое напряжение возрастает. Этого можно достичь применением ореола (halo) вокруг областей истока и стока.

Ореол создаётся ионным легированием примеси того же типа проводимости, что и карман (бор или индий для n-канального транзистора и мышьяк для p-канального). Индий по сравнению с бором снижает крутизну падения порогового напряжения в зависимости от длины канала и уменьшает разброс наклона подпороговой характеристики. Ионное легирование может выполняться вертикально, но чаще под углом, для чего кремниевую пластину наклоняют на угол от 20–30 до 90° по отношению к ионному пучку, чтобы направить его под затвор. Ореол делают обычно на том же этапе литографии, что и мелкие слаболегированные области истока и стока (рисунок 31).

Энергию имплантации при наклонном легировании выбирают достаточно большую, чтобы увеличить глубину залегания ореола. После формирования спейсера, во время отжига областей истока и стока имплантант диффундирует за LDD-области, обеспечивая показанный на рисунке 32 профиль распределения примеси. Принцип действия ореола основан на том, что пороговое напряжение МОП-транзистора зависит от средней концентрации примеси под затвором, а не от её горизонтального распределения. Поэтому введение ореола увеличивает пороговое напряжение, однако практически не влияет на среднюю подвижность носителей в канале.

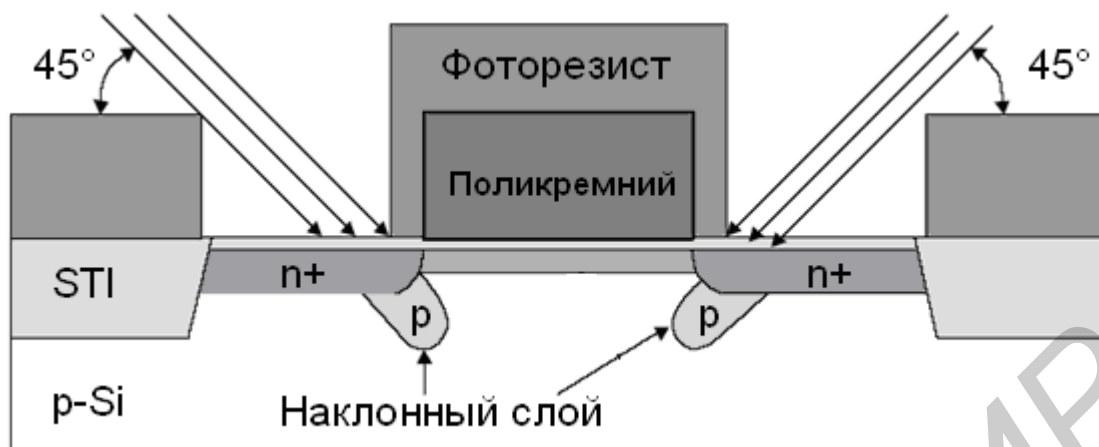


Рисунок 31 – МОП-структура при наклонном легировании подзатворной области

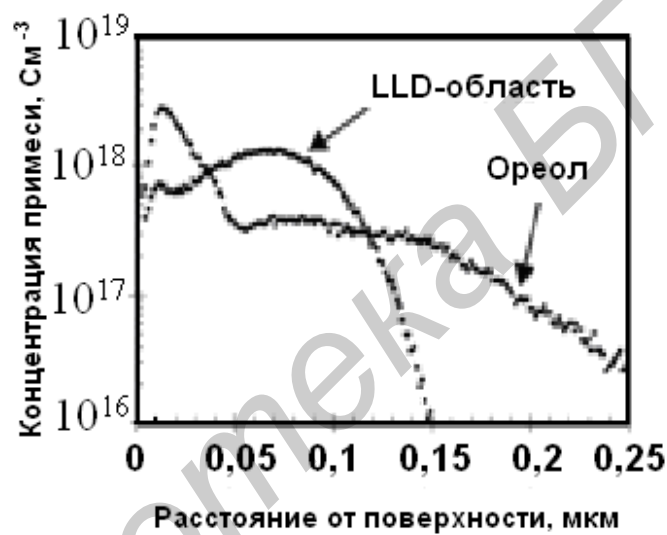


Рисунок 32 – Профиль примеси в области ореола и слабелегированной (LDD) области истока или стока для 0,25-мкм технологии

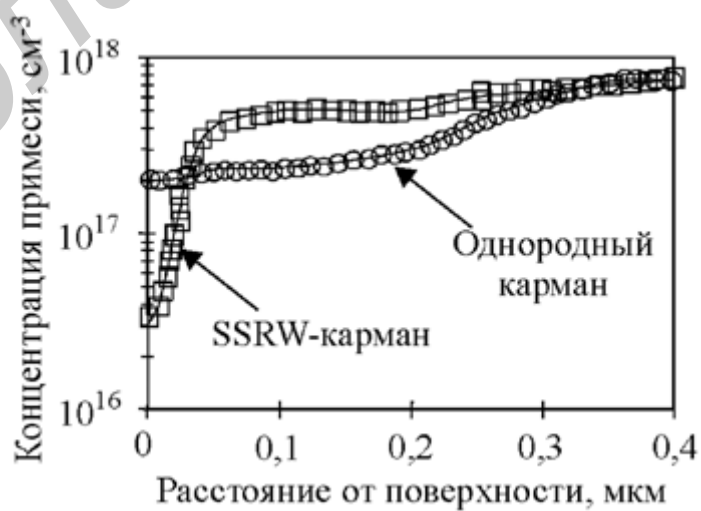


Рисунок 33 – Крутое ретроградное распределение примеси в кармане (SSRW)

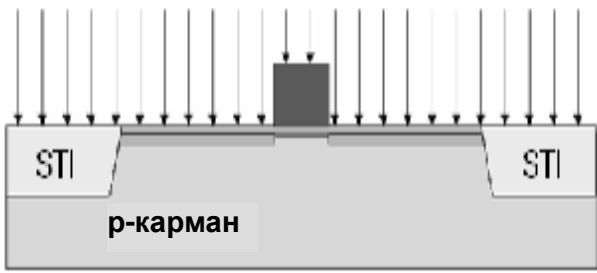
Крутое ретроградное распределение примеси (Super Steep Retrograde Well) (рисунок 33) создаётся путём медленной диффузии мышьяка или сурьмы для р-канальных приборов и индия для n-канальных. Благодаря возможности устанавливать поверхностную концентрацию легирующей примеси независимо от объёмной, появляется дополнительная степень свободы для независимой регулировки порогового напряжения и концентрации примеси в подложке, влияющей на величину области пространственного заряда и соответственно короткоканальные эффекты. Правильное применение идеи SSRW позволяет ослабить влияние короткоканальных эффектов и увеличить поверхностную подвижность носителей, однако при этом несколько увеличивается подпороговый ток.

Сравнение структур с однородным и ретроградным распределением примеси достаточно неоднозначно из-за сложности выбора условий сравнения и иногда даёт противоречивые результаты. Разновидностью крутого ретроградного распределения примеси является дельта-легирование подложки, имеющее аналогичные свойства.

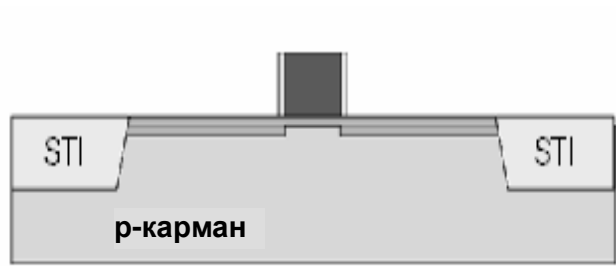
Одним из путей увеличения передаточной проводимости и нагрузочной способности МОП-транзистора является уменьшение толщины подзатворного окисла. Толщина окисла ограничивается появлением паразитного туннельного тока, который увеличивает энергопотребление микросхемы, и нестабильностью напряжения пробоя окисла, снижающей надёжность.

Рост туннельного тока через окисел является не единственной преградой на пути уменьшения его толщины. В экспериментах с приборами, имеющими толщину затвора 1,2–2,8 нм, было показано, что с ростом туннельного тока увеличивается статистический разброс порогового напряжения. Это объясняется тем, что пороговое напряжение начинает зависеть от падения напряжения на омическом сопротивлении затвора; падение напряжения вызывается прохождением туннельного тока. При этом в разброс порогового напряжения вносится компонента, связанная с разбросом сопротивления затвора.

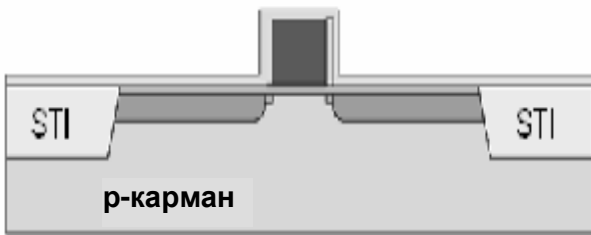
Ещё одной причиной, мешающей дальнейшему уменьшению размеров транзисторов, является квантовомеханическая природа инверсионного слоя, которая не позволяет электронам располагаться непосредственно у поверхности кремния. Максимум пространственного распределения электронов находится на расстоянии около 1 нм от поверхности. Это увеличивает эффективную толщину окисла примерно на 0,3 нм. Кроме того, вследствие ограниченной концентрации примеси в поликремниевом затворе в нём наступает режим обеднения, из-за которого увеличивается эффективная толщина подзатворного слоя диэлектрика. Общее увеличение эффективной толщины составляет около 0,7 нм, что уменьшает ток стока и нагрузочную способность транзистора. Кроме этого, важной является замена поликремниевого затвора на металлический. На рисунке 34 показан один из вариантов формирования МОП-структуры с металлическим затвором.



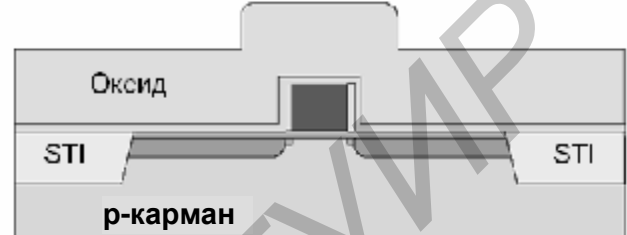
Формирование слаболегированных областей истока, стока



Формирование бокового оксида



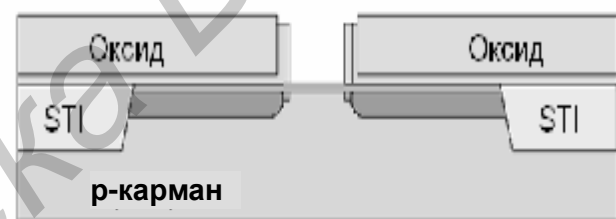
Формирование сильнолегированных областей истока, стока, осаждение Si_3N_4



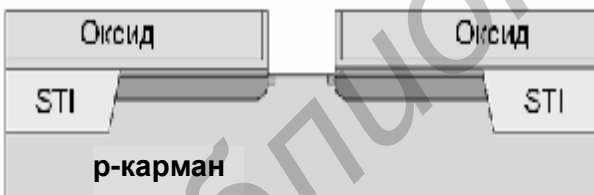
Осаждение низкотемпературного SiO_2



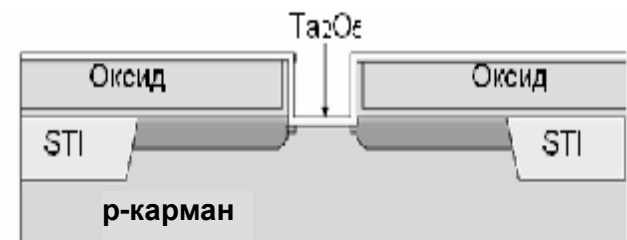
Планаризация



Удаление поликремния



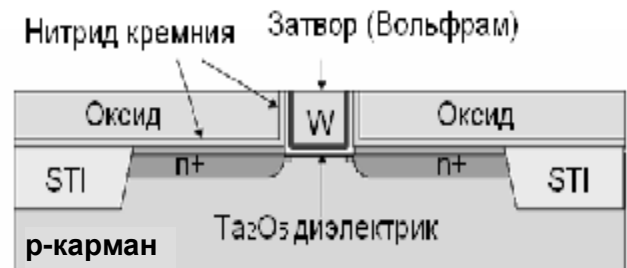
Удаление подзатворного SiO_2



Осаждение Ta_2O_5



Осаждение W



Планаризация

Рисунок 34 – Последовательность формирования МОП-структуры с металлическим затвором

В КМОП-транзисторах, имеющих толщину окисла 1,3–1,5 нм, было обнаружено, что туннельный ток через подзатворный диэлектрик может быть существенно уменьшен путём повышения однородности плёнки окисла. Однако основным путём, по которому пошли производители КМОП ИС, – использование подзатворного диэлектрика с высокой диэлектрической проницаемостью. Ключевым моментом техпроцесса для длин канала менее 100 нм является получение мелких (менее 20 нм) р-п-переходов. Однако они дают неприемлемо высокое сопротивление областей истока и стока. Для его снижения обычно используют промежуточный слой из $TiSi_2$ или $CoSi_2$.

2.2 Структура «кремний на изоляторе»

МОП-транзисторы, изготовленные по технологии «кремний на изоляторе» (КНИ), являются весьма перспективными для создания микромощных и высокоскоростных СБИС с напряжением питания до 1,2 В и менее, поскольку наличие толстого окисла вместо кремния под областями истока и стока существенно уменьшает величину ёмкости на подложке. Вторым преимуществом является простой процесс изоляции компонентов и высокая плотность интеграции благодаря отсутствию изолирующих карманов. КНИ-структуры отличаются высокой радиационной стойкостью и повышенной надёжностью при высоких температурах. Короткоканальные эффекты в КНИ-приборах могут быть подавлены простым уменьшением толщины кремниевого слоя. Наклон подпороговой характеристики у КНИ-транзисторов получается практически идеальным. Транзисторы высокого качества получаются на плёнках кремния толщиной 8 нм.

Однако перспективность КНИ-структур не является бесспорной. Основная проблема состоит в том, что КНИ-транзисторы имеют увеличенный подпороговый ток вследствие эффекта плавающей подложки, который устанавливает предел понижения потребляемой мощности в выключенном состоянии транзисторного ключа. Попытка понизить этот ток приводит к увеличению порогового напряжения, которое не позволяет уменьшить напряжение питания для уменьшения потребляемой мощности. Вторым принципиальным аргументом является то, что малая собственная ёмкость КНИ-транзистора перестаёт быть его преимуществом при дальнейшем сокращении размеров, поскольку уже в современных СБИС задержка в межсоединениях превышает задержку в вентилях.

Для КНИ-структур используют три способа изоляции: локальное окисление кремния (LOCOS), изоляция мелкими канавками (STI) и меза-изоляция. LOCOS-изоляцию трудно использовать при нормах проектирования менее 0,25 мкм из-за «птичьего клюва», который ограничивает возможности получения изолирующих областей малой площади. STI-изоляция является сравнительно дорогостоящим процессом. Пример транзистора со структурой КНИ показан на рисунке 35.

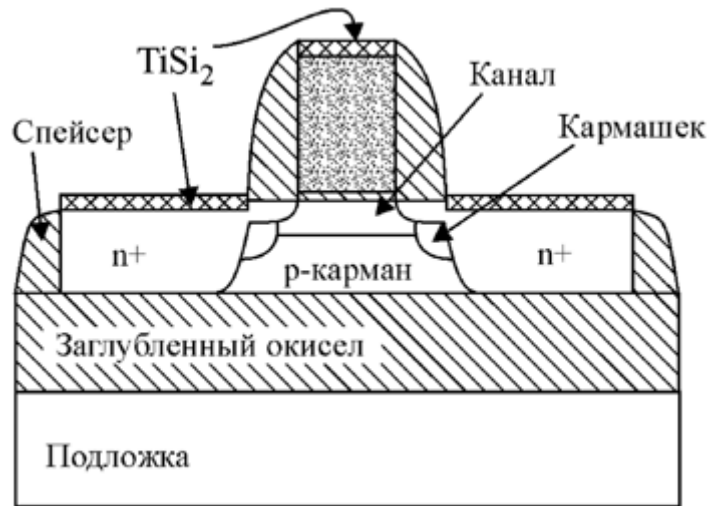


Рисунок 35 – МОП-транзистор на основе КНИ-структуры

Легирование канала выполняется таким образом, чтобы получить нужное пороговое напряжение. Кармашки, легированные бором для n-канальных транзисторов и фосфором – для р-канальных, необходимы для предохранения от смыкания истока и стока и подавления эффекта снижения порогового напряжения с уменьшением длины канала. На области истока, стока и затвора осаждён слой силицида TiSi₂ для уменьшения сопротивления контактов. Контакты к областям транзистора выполнены вольфрамом, а разводка электрических цепей между транзисторами – алюминием. Изоляция между транзисторами на кристалле выполняется разграничительной прослойкой (спейсером) из окисла кремния.

Одной из проблем изготовления транзисторов на тонких плёнках кремния является высокое последовательное сопротивление областей истока и стока. Для его уменьшения используют самосовмещённый силицидный процесс, использующий силицид титана или кобальта. Однако если толщина используемой плёнки кремния менее 20 нм, то такой тонкий слой может быть полностью поглощён формирующимся слоем силицида и тогда площадь контакта между кремнием и силицидом резко уменьшается, что приводит к возрастанию сопротивления контакта. Очень малое поглощение кремния происходит при выполнении контакта из вольфрама, однако вольфрам с сильнолегированным кремнием р-типа образует контакты с очень плохой стабильностью характеристик. Для решения проблемы контактов может потребоваться эпитаксиальное наращивание плёнки кремния сверху областей истока и стока или, наоборот, стравливание той области кремния, где должен быть сформирован канал транзистора. Один из вариантов реализации этой идеи представлен на рисунке 36. Транзистор изготовлен по технологии КНИ на экстремально тонком слое кремния.

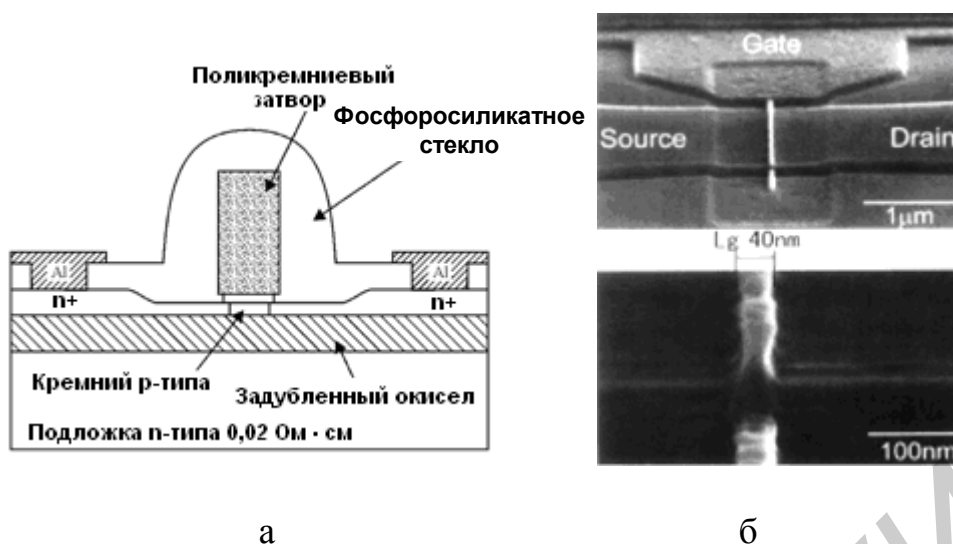


Рисунок 36 – МОП транзистор с КНИ-структурой и с ультратонким слоем кремния: поперечное сечение (а), структура (б)

Слой исходного кремния на изоляторе имел удельное сопротивление 3 Ом·см. Толщина слоя заглубленного окисла составляла 100 нм, и он был выращен на подложке n-типа с удельным сопротивлением 0,02 Ом·см. Плёнка кремния для формирования областей истока и стока имела толщину 80 нм. В ней селективным травлением была получена область толщиной от 4 до 18 нм, в которой впоследствии был сформирован канал транзистора. Таким образом, при тонком слое кремния для области канала области истока и стока оказались достаточно толстыми, что обеспечило их низкое омическое сопротивление. Подзатворный окисел толщиной 4,7 нм был выращен в сухом кислороде. Несколько поликремниевых затворов длиной от 40 до 135 нм были сформированы электронно-лучевой литографией со сверхвысокой разрешающей способностью. Для формирования областей истока и стока n-типа в сверхтонком слое кремния р-типа была использована диффузия фосфора из фосфоросиликатного стекла, нанесённого на сформированную ранее структуру.

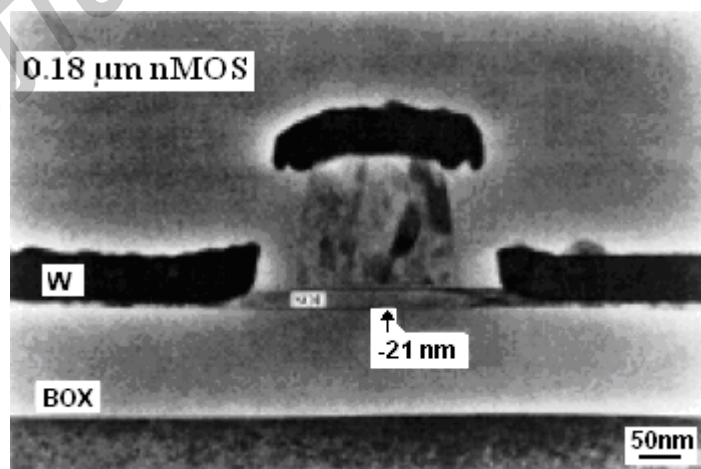


Рисунок 37 – МОП-транзистор с длиной канала 0,18 мкм, выполненный на плёнке кремния толщиной 21 нм без наращивания толщины областей истока, стока

Проблема плохой стабильности вольфрамового контакта к областям р-типа может быть решена путём дезактивации атомов бора в кремнии атомами водорода при водородном плазменном травлении кремния. Подготовленная таким образом поверхность кремния позволяет получить более стабильный контакт с вольфрамом. На рисунке 37 показана фотография МОП-транзистора с длиной канала 0,18 мкм, выполненного на кремниевой плёнке толщиной 21 нм, с толщиной подзатворного окисла 3,6 нм и толщиной поликремниевого затвора 150 нм. Слой вольфрама составил 48 нм, слой кремния под контактом – 6 нм (рисунок 38). Сопротивление полученного контакта равно 10 Ом/□, что при том же поглощении кремния меньше, чем у силицида кобальта и титана.

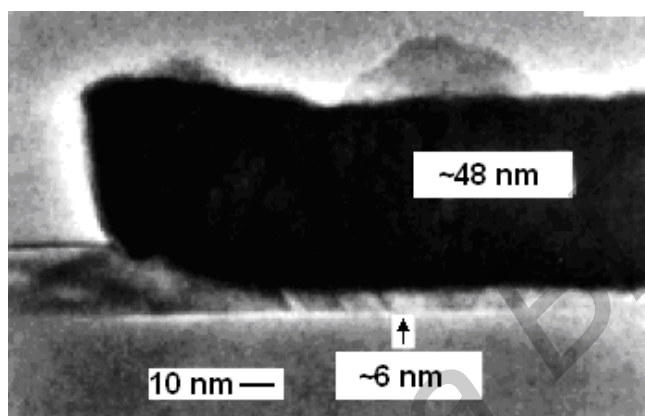


Рисунок 38 – Вольфрамовый контакт к стоку МОП-транзистора

Возможно применение оригинальной КНИ-структуры (рисунок 39). В качестве изолятора в ней использован воздух, что позволило назвать эту технологию «кремний ни на чём» (Silicon-on-Nothing, SON). Эта технология объединяет положительные качества обычной структуры транзисторов на кремнии с достоинствами КНИ.

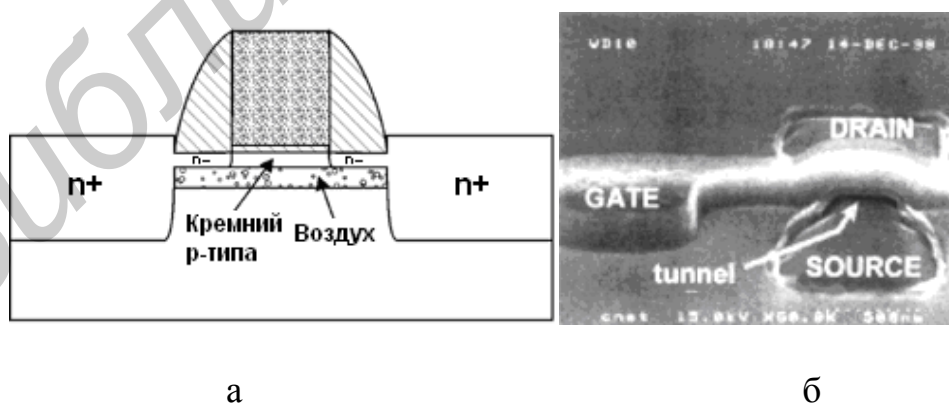


Рисунок 39 – Поперечное сечение МОП-транзистора «кремний ни на чём» (а) и его структура на стадии получения воздушного канала (б)

Принцип изготовления такого прибора состоит в следующем. На кремниевую пластину наносят эпитаксиальный слой SiGe толщиной 10–30 нм, сверху которого наносят слой кремния толщиной 5–20 нм. Слой SiGe впоследствии будет стравлен, и таким образом под слоем кремния получится пустота (воздух), которую можно заполнить окислом кремния, но можно и не заполнять ничем. После формирования слоя подзатворного окисла, поликремниевого затвора и спейсера на том месте, где должны быть области истока и стока, с помощью анизотропного плазменного травления делают канавки. Таким образом, получается доступ к ранее нанесённому слою SiGe, который теперь вытравливается полностью с помощью селективного плазменного травления. В результате этого под слоем кремния получается воздушный тоннель высотой около 20 нм. После получения воздушного тоннеля его стенки пассивируют тонким слоем окисла. Фотография структуры на этом этапе техпроцесса показана на рисунке 39, б.

На рисунке 40 показан поперечный разрез структуры с высотой канала 30 нм. Глубокие области истока и стока изготавливают селективным эпитаксиальным наращиванием кремния. Технология «кремний ни на чём» позволяет изготавливать МОП-транзисторы с глубиной р-п-переходов и толщиной канала 5 нм. Эффект модуляции длины канала и DIBL-эффект в таких структурах становятся существенными только при длине канала менее 30 нм. При их изготовлении не требуется применение специального оборудования или материалов, все технологические операции являются типовыми.

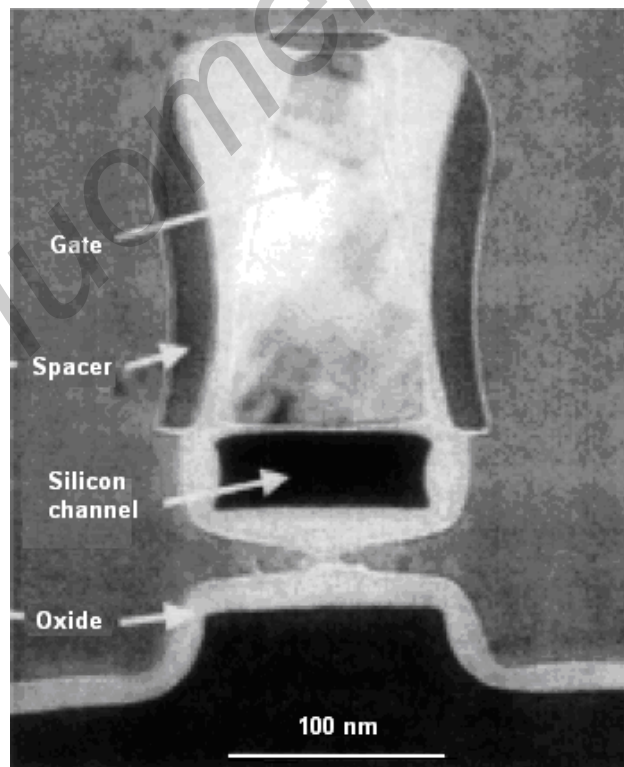


Рисунок 40 – МОП-структура «кремний ни на чём»

2.3 3D КМОП-транзисторы: с двойным затвором, вертикальным затвором, FinFET

Для разработки МОП-транзисторов с длиной канала менее 50 нм в соответствии с правилами масштабирования необходимо уменьшать глубину залегания р-п-переходов и толщину окисла. Однако для транзисторов с длиной канала менее 50 нм ток туннелирования через затвор становится очень большим и ограничивает мощность, потребляемую ИС в режиме покоя, а мелкие р-п-переходы приводят к большому сопротивлению контактных областей. Для предотвращения смыкания областей истока и стока неизбежно применение высоколегированного ($>10^{18}$ см⁻³) стопора. Однако стопор снижает нагрузочную способность транзистора и увеличивает утечки в подпороговой области.

В связи с изложенным появился большой интерес к 3D КМОП-транзисторам: с двойным затвором (рисунок 41), вертикальным затвором (рисунок 42) и FinFET (рисунок 43). В 3D-структурах затвор с двух (или со всех) сторон охватывает область канала. Такой подход позволяет эффективно управлять энергетическим барьером между истоком и стоком и существенно ослабить большинство короткоканальных эффектов в транзисторах с проектными нормами менее 50 нм. Уменьшается также ёмкость р-п-переходов, улучшается радиационная стойкость. Двойная плотность заряда инверсионного слоя увеличивает нагрузочную способность транзистора.

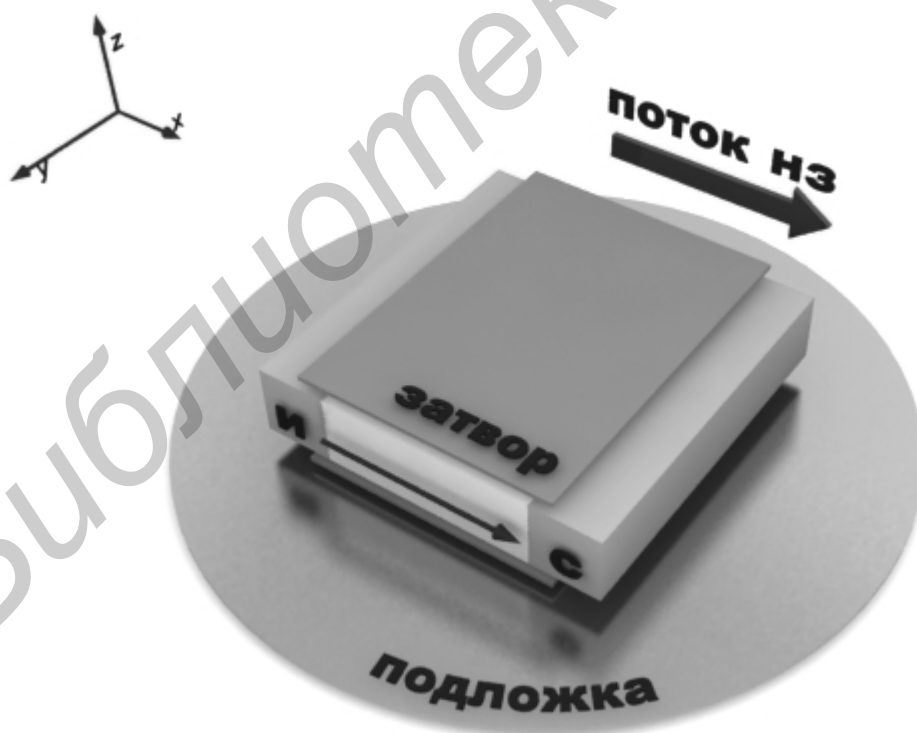


Рисунок 41 – МОП-транзистор с двойным затвором

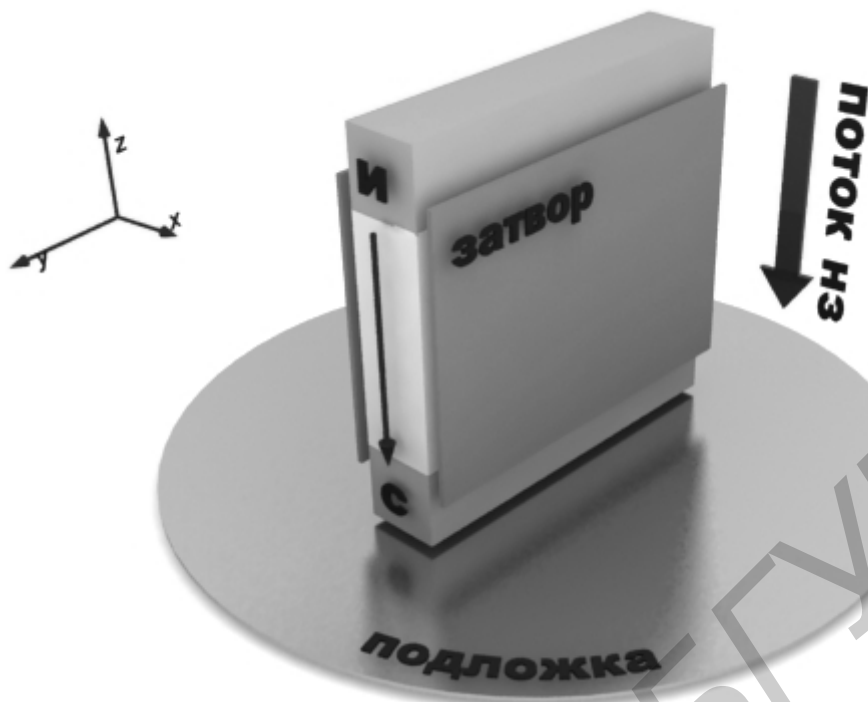


Рисунок 42 – МОП-транзистор с вертикальным затвором



Рисунок 43 – FinFET-транзистор

Принцип действия транзистора DELTA с двойным затвором показан на рисунке 44. На толстом слое окисла создаётся островок кремния в форме бруска, который служит каналом транзистора. Затвор охватывает область канала с трёх сторон. Это обеспечивает большую передаточную проводимость и

малые токи утечки в подпороговой области. Канал транзистора получается сильно обеднённым. Транзистор работает в режиме объёмной инверсии полупроводника. С уменьшением его толщины наблюдается увеличение наклона подпороговой характеристики, т.е. уменьшение тока утечки в подпороговой области. Это объясняется уменьшением ёмкости обеднённого слоя и, следовательно, увеличением потенциала поверхностного слоя. В транзисторах с очень тонким каналом (2 нм) становится существенным эффект квантования энергии, который влияет на функцию распределения электронов в полупроводнике и параметры транзистора. Увеличивается также роль рассеяния носителей на шероховатостях границы раздела окисел–кремний, поскольку увеличивается площадь затвора.

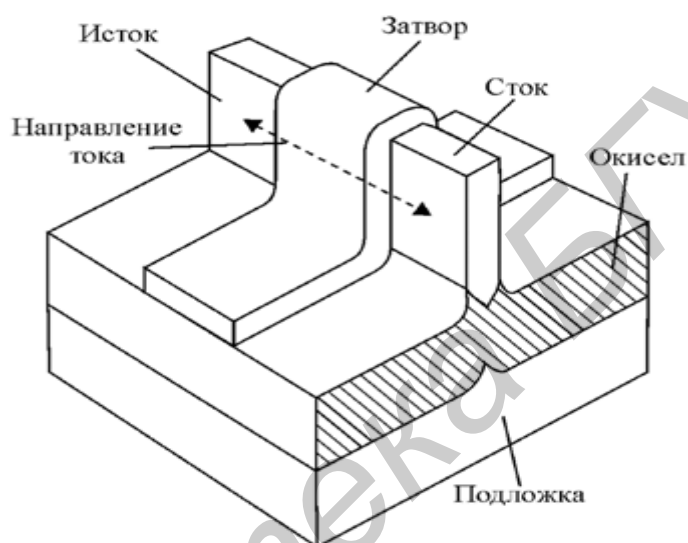


Рисунок 44 – Структура МОП-транзистора с двойным затвором

Структура транзистора с двойным затвором в настоящее время существенно модернизирована для обеспечения лучшей технологичности и совместимости с существующими техпроцессами массового производства. Транзистор имеет толщину окисла 2,5 нм и длину канала до 10 нм, высота канала составляет 50 нм, толщина – от 10 до 120 нм. Конструкция транзистора разработана таким образом, что его топология не отличается от обычного интегрального МОП-транзистора. Однако особенностями конструкции являются самосовмещённость затворов друг с другом и с областями истока и стока, затвор выполнен из SiGe, низкоомные области истока и стока выполнены из поликремния, легированного фосфором.

В транзисторах с окольцовывающим затвором (рисунок 45) ток канала течёт перпендикулярно поверхности кристалла и затвор со всех сторон окружает канал (Surrounding Gate Transistor, SGT). Такая структура обеспечивает минимальную ёмкость обеднённого слоя, и поэтому практически весь заряд затвора уравнивается зарядом носителей в канале и тонком обеднённом слое. Поэтому такая структура имеет минимальные подпороговые токи и боль-

шую передаточную проводимость. Вертикальное расположение канала обеспечивает высокую степень интеграции. Это позволяет использовать транзисторы с окольцовывающим затвором для построения ячеек памяти статических, динамических и электрически программируемых запоминающих устройств.

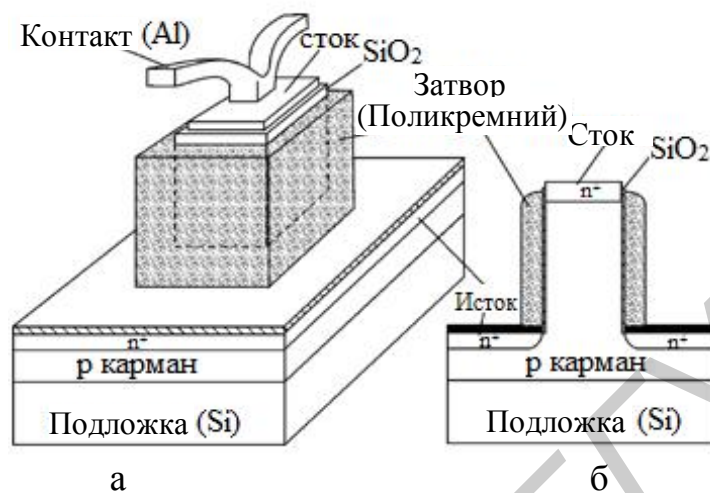


Рисунок 45 – МОП-транзистор с цилиндрическим каналом (а) и поперечное сечение структуры (б)

Недостатками описанных конструкций являются высокое тепловое сопротивление между каналом и подложкой, которое вызывает сильный саморазогрев, и, как следствие, увеличенное рассеяние носителей на фононах, а также увеличенное паразитное последовательное сопротивление областей истока и стока.

Транзисторы с вертикальным каналом рационально использовать при формировании КМОП-структур с проектными нормами менее 100 нм. Расположение канала в вертикальном направлении снижает площадь кристалла, но позволяет делать канал длинным и избавиться таким образом от короткоканальных эффектов, в частности, уменьшить подпороговый ток, что особенно важно для ячеек памяти. На рисунке 46 показан транзистор с вертикальным каналом, в котором поликремний охватывает область истока. Таким образом затвор со всех сторон охватывает область канала (если посмотреть на транзистор сверху).

Структура на рисунке 46 может быть модифицирована для получения вертикального транзистора с двойным затвором и каналом длиной до 40 нм. Для этого n^+ -область истока делают очень тонкой, тогда вертикально направленный ток канала оказывается заключен между двумя затворами, что снижает влияние короткоканальных эффектов и уменьшает подпороговый ток.

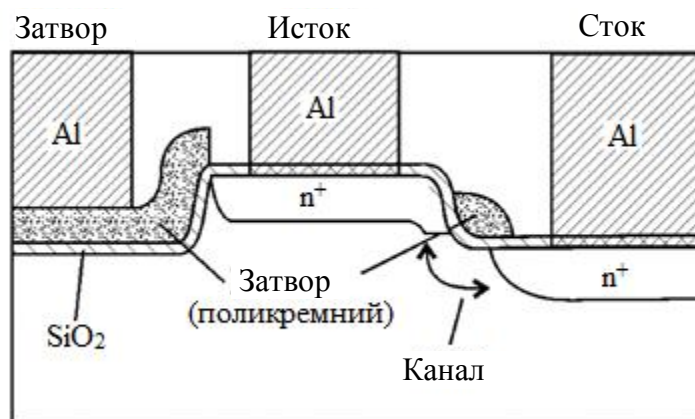


Рисунок 46 – Поперечное сечение МОП-транзистора с вертикальным затвором

Для решения проблемы уменьшения подвижности в транзисторах с коротким каналом изучается применение механически напряжённого кремния, который выращивается на поверхности SiGe. Вследствие различия в постоянных кристаллической решётки Si и SiGe кремний испытывает механическое растягивающее усилие по двум координатам. Было обнаружено, что подвижность носителей в напряжённом кремнии выше, чем в обычном, и при 30 %-ном содержании Ge в SiGe подвижность электронов в напряжённом кремнии увеличивается примерно на 80 % .

Для увеличения подвижности носителей в канале p-МОП-транзисторов в работе в качестве материала канала использовался SiGe, в котором подвижность «дырок» больше, чем в Si. Для улучшения качества поверхности окисла на SiGe был нанесён тонкий (4 нм) слой Si. Между Si и SiGe образуется гетеропереход, который представляет собой потенциальную яму для «дырок». Концентрация «дырок» в ней оказывается больше, чем на границе раздела Si-SiO₂. Поэтому ток канала обеспечивается током «дырок» в SiGe, где их подвижность выше.

Одним из путей уменьшения потребляемой мощности ИС является снижение напряжения питания. Однако оно не может быть меньше учетверённого порогового напряжения. В то же время пороговое напряжение не может быть ниже 0,2 В, поскольку это приводит к увеличению подпорогового тока, который определяет потребляемую мощность в пассивном режиме СБИС. Решить это противоречие позволяют МОП-транзисторы с динамически изменяющимся пороговым напряжением (DTMOS). При уменьшении напряжения на затворе (т.е. когда транзистор переходит в пассивный режим работы) у таких транзисторов увеличивается пороговое напряжение и, следовательно, уменьшается подпороговый ток. При увеличении напряжения на затворе пороговое напряжение падает, что приводит к росту тока стока и увеличению нагрузочной способности транзистора. Конструктивно DTMOS-транзисторы представляют собой обычный КНИ МОП-транзистор, у которого затвор соединён с подложкой. При этом пороговое напряжение управляется напряжением на подложке, которое автоматически уменьшается с ростом напряжения на затворе.

ЛИТЕРАТУРА

- 1 Зи, С. Технология СБИС: В 2 т. / С. Зи. – М. : Мир, 1986. – Т. 1–2.
- 2 Степаненко, И. П. Основы микроэлектроники / И. П. Степаненко. – М. : Лаборатория базовых знаний, 2000. – 488 с.
- 3 Clein, D. CMOS IC layout : concepts, methodologies, and tools / D. Clein. – Boston: Butterworth–Heinemann, 2000. – 261 p.
- 4 Рындин, Е. А. Субмикронные интегральные схемы: элементная база и проектирование / Е. А. Рындин, Б. Г. Коноплев. – Таганрог, 2001. – 146 с.
- 5 Кuo, J. Low- voltage SOI CMOS VLSI devices and circuits / J. Kuo, Sh. Lin. – New York : John Wiley & Sons, Inc., 2001. – 407 p.
- 6 Razavi, B. Design of analog CMOS integrated circuits / B. Razavi. – New York : McGraw-Hill, 2001. – 684 p.
- 7 Campbell, S. The science and engineering of microelectronic fabrication / S. Campbell. – New York : Oxford university press, 2001. – 603 p.
- 8 Haraszti, T. CMOS memory circuits / T. Haraszti. – New York : Kluwer Academic Publishers, 2002. – 551 p.
- 9 Rabaey, J. Digital Integrated Circuits: A Design Perspective, second edition / J. Rabaey, A. Chandrakasan, B. Nikolic. – New York : Prentice Hall, 2003. – 747 p.
- 10 Goddard, W. Handbook of nanoscience, engineering, and technology / W. A. Goddard, D. W. Brenner, S. E Lyshevski, G. J. Iafrate. – New York : CRC Press, 2003. – 709 p.
- 11 Bhushan, B. Handbook of nanotechnology / B. Bhushan. – Berlin : Springer-Verlag, 2004. – 1222 p.

Учебное издание

Черных Александр Георгиевич
Котов Дмитрий Анатольевич

ТЕХНОЛОГИЯ ИЗГОТОВЛЕНИЯ КМОП-ТРАНЗИСТОРОВ

Методическое пособие по дисциплине
«Технологические процессы микроэлектроники»
для студентов специальности 1-41 01 03
«Квантовые информационные системы»
дневной формы обучения

Редактор М. В. Тезина

Корректор Е. Н. Батурчик

Подписано в печать 30.09.2008.
Гарнитура «Таймс».
Уч.-изд. л. 2,7.

Формат 60×84 1/16.
Печать ризографическая.
Тираж 100 экз.

Бумага офсетная.
Усл. печ. л. 2,91.
Заказ 188.

Издатель и полиграфическое исполнение: Учреждение образования
«Белорусский государственный университет информатики и радиоэлектроники»
ЛИ №02330/0056964 от 01.04.2004. ЛП №02330/0131666 от 30.04.2004.
220013, Минск, П. Бровка, 6