

**ОПИСАНИЕ
ИЗОБРЕТЕНИЯ
К ПАТЕНТУ**
(12)

РЕСПУБЛИКА БЕЛАРУСЬ (19) **ВУ** (11) **16620**



(13) **С1**
(46) **2012.12.30**

(51) МПК
H 03C 3/00 (2006.01)

НАЦИОНАЛЬНЫЙ ЦЕНТР
ИНТЕЛЛЕКТУАЛЬНОЙ
СОБСТВЕННОСТИ

(54) **СПОСОБ ГЕНЕРИРОВАНИЯ ФАЗОМОДУЛИРОВАННОГО
ЭЛЕКТРИЧЕСКОГО СИГНАЛА**

(21) Номер заявки: а 20100947

(22) 2010.06.22

(43) 2012.02.28

(71) Заявитель: Учреждение образования "Белорусский государственный университет информатики и радиоэлектроники" (ВУ)

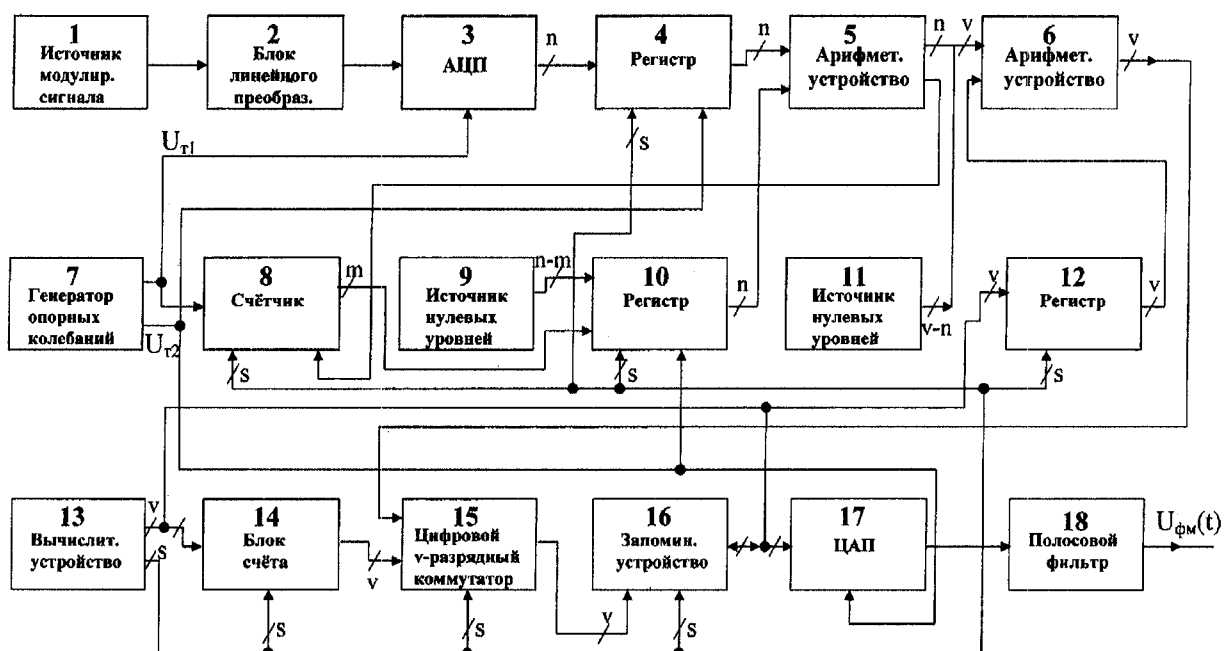
(72) Авторы: Ильинков Валерий Андреевич; Янков Ярослав Михайлович; Ильинкова Анна Валерьевна (ВУ)

(73) Патентообладатель: Учреждение образования "Белорусский государственный университет информатики и радиоэлектроники" (ВУ)

(56) US 5091705 A, 1992.
BY 9563 C1, 2007.
SU 1686693 A1, 1991.
US 4786882 A, 1988.
CA 2123333 A1, 1994.
JP 56085960 A, 1981.
SE 423662 B, 1982.
GB 2071966 A, 1981.
JP 55166333 A, 1980.

(57)

Способ генерирования фазомодулированного электрического сигнала, характеризующийся тем, что получают множество G z -разрядных двоичных чисел g_i , где



Фиг. 3

ВУ 16620 С1 2012.12.30

$i = 0, 1, 2, \dots, R$; $R = r \cdot 2^{n-m} - 1$; $r = \lceil r \rceil \leq 2^m$; $n = \lceil n \rceil$; $m = \lceil m \rceil$; $0 < m < n$, соответствующих значениям отсчетов $F(x_i)$ сигнала, описываемого функцией $F(x) = \cos^2 x$ в точках $x_i = i\pi/(R+1)$, и запоминают g_i по соответствующим адресам $h_i = 0, 1, 2, \dots, R$ адресного множества H , осуществляют линейное преобразование модулирующего сигнала $U_1(t)$ с диапазоном его мгновенных значений от $U_{1.MIN}$ до $U_{1.MAX}$ в сигнал вида $U_2(t)$ с диапазоном его мгновенных значений от $U_{2.MIN}$ до $U_{2.MAX}$, причем $U_2(t) = bU_1(t) + U_0$, где $b = \text{const}$; U_0 - опорное напряжение; $U_{2.MIN} \geq 0$; $U_{2.MAX} < 2U_0$, пошагово преобразуют полученный сигнал $U_2(t)$ во множество A n -разрядных двоичных чисел a_K , где $K = 1, 2, 3, \dots$, соответствующих значениям отсчетов $U_2(t_K)$ сигнала $U_2(t)$ в последовательные моменты времени $t_K = K \cdot \Delta t$, где Δt - шаг дискретизации, вычисляют в каждый момент времени t_K относительное мгновенное значение фазы фазомодулированного сигнала $\Phi_{\text{ФМ}}^0(t_K)$ и используют его в качестве текущего адреса $c_K = \begin{cases} d_K, & d_K \leq R \\ d_K - R - 1, & d_K > R \end{cases}$, где $c_K \in H$; $d_K = a_K + K \cdot 2^{n-m}$, получают множество B

z -разрядных двоичных чисел b_K , где $K = 1, 2, 3, \dots$, путем считывания по текущему адресу c_K соответствующего элемента множества G и преобразуют множество B чисел b_K в выходной фазомодулированный сигнал $U_{\text{ФМ}}(t)$ на несущей частоте $f_0 = 1/(r \cdot \Delta t)$.

Важной для радиоэлектроники, телекоммуникаций и измерительной техники является проблема генерирования фазомодулированных (ФМ) сигналов. Она решается известным способом, суть которого состоит в следующем [1].

Формируется входной модулирующий сигнал $U_1(t)$ с диапазоном мгновенных значений от $U_{1.MIN}$ до $U_{1.MAX}$. Сигнал $U_1(t)$ линейно преобразуется в сигнал $U_2(t) = bU_1(t) + U_0$ ($b = Const$) с диапазоном мгновенных значений от $U_{2.MIN}$ до $U_{2.MAX}$ ($U_{2.MIN} \geq 0$, $U_{2.MAX} \leq 2U_0$). Выполняется пошаговое преобразование сигнала $U_2(t)$ во множество A n -разрядных двоичных чисел a_K ($K = 1, 2, 3, \dots$), соответствующих отсчетным значениям $U_2(t_K)$ сигнала $U_2(t)$ в последовательные моменты времени $t_K = K \cdot \Delta t$. Функциональными преобразованиями $F_C(x) = \cos x$ и $F_S(x) = \sin x$ двоичных чисел a_K формируются множество A_C двоичных чисел $a_{C,K}$ и множество A_S двоичных чисел $a_{S,K}$, которые преобразуются в сигналы соответственно $U_{3C}(t) = \cos(U_2(t))$ и $U_{3S}(t) = \sin(U_2(t))$. Формируются стабильные ортогональные опорные колебания $U_{OC}(t) = A \cos \omega_0 t$ и $U_{OS}(t) = A \sin \omega_0 t$. С использованием операций перемножения и суммирования образуется выходной ФМ сигнал $U_{ФМ}(t) = U_{3C}(t) \cdot U_{OS}(t) + U_{3S}(t) \cdot U_{OC}(t)$ на несущей частоте $f_0 = 1/\Delta t$.

Известный способ генерирования ФМ сигнала реализуется устройством, структурная схема которого приведена на фиг. 1. Она содержит источник 1 модулирующего сигнала, блок 2 линейного преобразования, аналого-цифровой преобразователь (АЦП) 3, генератор 7 опорных колебаний, полосовой фильтр (ПФ) 18, блок 19 функционального преобразования, перемножители 20 и 21, сумматор 22 и фазовращатель 23.

ВУ 16620 С1 2012.12.30

Устройство работает следующим образом.

Источник 1 формирует входной модулирующий сигнал $U_1(t)$ с диапазоном мгновенных значений от $U_{1.MIN}$ до $U_{1.MAX}$ (в общем случае $-\infty < U_{1.MIN} < \infty$, $U_{1.MIN} < U_{1.MAX}$), который в блоке 2 линейно преобразуется в сигнал $U_2(t) = bU_1(t) + U_0$ ($b = Const$) с диапазоном мгновенных значений от $U_{2.MIN}$ до $U_{2.MAX}$ ($U_{2.MIN} \geq 0$, $U_{2.MAX} \leq 2U_0$).

Генератор 7, построенный на основе кварцевого генератора, вырабатывает стабильные опорные колебания: на первом выходе, подключенном к управляющим входам АЦП 3 и блока 19 функционального преобразования, – короткие тактовые импульсы с периодом повторения $T_0 = \Delta t$, на втором выходе – гармоническое колебание $U_{OC}(t) = A \cos \omega_0 t$ с частотой $f_0 = \omega_0 / (2\pi) = 1 / \Delta t$. Фазовращатель 23 изменяет фазу входного колебания (в сторону запаздывания) на угол $\pi/2$. С учетом этого на опорных входах перемножителей 20 и 21 присутствуют стабильные ортогональные опорные колебания соответственно $U_{OC}(t)$ и $U_{OS}(t) = A \sin \omega_0 t$.

Под управлением тактовых импульсов АЦП 3 формирует на выходе последовательность (множество A) n -разрядных двоичных чисел a_K ($K = 1, 2, 3, \dots$), соответствующих отсчетным значениям $U_2(t_K)$ сигнала $U_2(t)$ в последовательные моменты времени $t_K = K \cdot \Delta t$. Блок 19 функционального преобразования, построенный на основе двух запоминающих устройств и двух цифро-аналоговых преобразователей (ЦАП), выполняет следующие операции: последовательность (множество A) двоичных чисел a_K преобразует в последовательность (множество A_C) двоичных чисел $a_{C.K} = \cos a_K$ и в последовательность (множество A_S) двоичных чисел $a_{S.K} = \sin a_K$; с помощью ЦАП преобразует множества A_C и A_S двоичных чисел $a_{C.K}$ и $a_{S.K}$ в сигналы соответственно $U_{3C}(t) = \cos(U_2(t))$ (на информационном входе перемножителя 21) и $U_{3S}(t) = \sin(U_2(t))$ (на информационном входе перемножителя 20).

ВУ 16620 С1 2012.12.30

Каждый из перемножителей 20 и 21, являющийся балансным модулятором, выполняет арифметическую операцию умножения опорного колебания на информационный сигнал, а сумматор 22 – операцию сложения входных сигналов. В результате на выходе фильтра 18 с центральной частотой f_0 полосы пропускания образуется ФМ сигнал

$$\begin{aligned} U_{\Phi M}(t) &= U_{3C}(t) \cdot U_{OS}(t) + U_{3S}(t) \cdot U_{OC}(t) = \\ &= A \sin(\omega_0 t + bU_1(t) + U_0) = A \sin(\Phi_H(t) + \Phi_M(t) + \Phi_0), \end{aligned} \quad (1)$$

где $\Phi_H(t) = \omega_0 t$, $\Phi_M(t) = bU_1(t)$ – немодулированная и модулированная составляющие фазы.

Известный способ позволяет генерировать ФМ сигналы в широком диапазоне несущих частот f_0 . Однако он обеспечивает относительно невысокую линейность статической модуляционной характеристики. Суть этого существенного недостатка состоит в следующем.

Как известно, в случае фазовой модуляции линейность статической модуляционной характеристики – зависимости $\Phi_M = \varphi_1(U_1)$ модулированной составляющей фазы выходного сигнала $U_{\Phi M}(t)$ от мгновенного значения U_1 входного модулирующего сигнала $U_1(t)$ – достигается при условии

$$\frac{d\Phi_M}{dU_1} = \text{Const}. \quad (2)$$

Нарушение условия (2) приводит к так называемой дифференциальной нелинейности статической модуляционной характеристики. Чем больше неравномерность зависимости $d\Phi_M/dU_1$, тем больше дифференциальная нелинейность и, в частности, тем больше нелинейные искажения (сигнала $U_1(t)$), возникающие при последующем детектировании сигнала $U_{\Phi M}(t)$. Количественно дифференциальную нелинейность наиболее часто оценивают величиной параметра

$$D_{\Phi M} = \frac{2(D_{MAX} - D_{MIN})}{(D_{MAX} + D_{MIN})}, \quad (3)$$

ВУ 16620 С1 2012.12.30

где $D_{MAX} = (d\Phi_M/dU_1)_{MAX}$, $D_{MIN} = (d\Phi_M/dU_1)_{MIN}$ – соответственно максимальное и минимальное значения производной $d\Phi_M/dU_1$.

Очевидно, линейность статической модуляционной характеристики в основном определяется точностью выполнения операций умножения и сложения в модели (1), и в идеальном случае дифференциальная нелинейность $D_{\Phi_M} = 0$. На самом деле на выходе сумматора 22 (см. фиг. 1) возникает сигнал

$$U_{\Sigma}(t) = (1 + \Delta) \cdot (U_{OC.0} + U_{OC}(t) + U_{OC}^*(t)) \cdot (U_{3S.0} + U_{3S}(t) + U_{3S}^*(t)) + \\ + (U_{OS.0} + U_{OS}(t) + U_{OS}^*(t)) \cdot (U_{3C.0} + U_{3C}(t) + U_{3C}^*(t)), \quad (4)$$

где $U_{OC}^*(t)$, $U_{3S}^*(t)$ ($U_{OS}^*(t)$, $U_{3C}^*(t)$) – нелинейные продукты опорного $U_{OC}(t)$ ($U_{OS}(t)$) и информационного $U_{3S}(t)$ ($U_{3C}(t)$) сигналов, возникающие в реальном перемножителе (балансном модуляторе) 20 (21); $U_{OC.0}$, $U_{3S.0}$ ($U_{OS.0}$, $U_{3C.0}$) – параметры, характеризующие прямое прохождение (нарушение баланса) соответственно информационного и опорного сигналов на выход перемножителя 20 (21); Δ – безразмерный параметр, описывающий неравенство амплитуд сигналов на выходах перемножителей.

В общем случае на линейность статической модуляционной характеристики существенно влияют все три упомянутые выше факторы: нелинейные продукты $U_{OC}^*(t)$ и $U_{OS}^*(t)$ опорных сигналов и нелинейные продукты $U_{3C}^*(t)$ и $U_{3S}^*(t)$ информационных сигналов; нарушение баланса перемножителей; неравенство амплитуд суммируемых сигналов. С целью упрощения анализа оценим влияние на линейность статической модуляционной характеристики только одного фактора, а именно, влияние неравенства амплитуд сигналов на входах сумматора 22 (двумя другими факторами пренебрегаем). Очевидно, величина параметра Δ (см. соотношение (4)), в первую очередь, зависит от конкретных свойств перемножителей 20, 21, фазовращателя 23 и аппаратной реализации устройства генерирования в целом (см. фиг. 1). Она значительно возрастает

при расширении диапазона несущих частот f_0 и на практике может достигать значений $\Delta = \pm(0,25 - 0,30)$.

Учитывая сформулированные ограничения и модели (1) и (4), на выходе ПФ 18 образуется (неидеальный) ФМ сигнал

$$\begin{aligned}
 U_{\Phi M}^*(t) &= U_{3C}(t) \cdot U_{OS}(t) + (1 + \Delta) \cdot U_{3S}(t) \cdot U_{OC}(t) = A(1 + \Delta) \times \\
 &\times \cos \omega_0 t \cdot \sin(bU_1(t) + U_0) + A \sin \omega_0 t \cdot \cos(bU_1(t) + U_0) = \\
 &= A^*(t) \sin(\omega_0 t + \Phi_M^*(t) + U_0) \quad (\text{сравните с (1)}), \quad (5)
 \end{aligned}$$

$$\text{где } A^*(t) = A \sqrt{1 + (2\Delta + \Delta^2) \cdot \sin^2(bU_1(t) + U_0)}, \quad (6)$$

$$\Phi_M^*(t) = \text{arctg}((1 + \Delta) \cdot \text{tg}(bU_1(t) + U_0)) - U_0 \quad (7)$$

соответственно амплитуда и модулированная составляющая фазы. Тогда из последнего выражения вытекает необходимая для оценки $D_{\Phi M}$ дифференциальной нелинейности зависимость

$$\frac{d\Phi_M^*}{dU_1} = \frac{(1 + \Delta)b}{(1 + (1 + \Delta)^2 \cdot \text{tg}^2(bU_1 + U_0)) \cdot \cos^2(bU_1 + U_0)}. \quad (8)$$

Математическое моделирование (в среде MathCAD) по формулам (8) и (3), выполненное при начальных условиях $b = 1$, $U_0 = \pi$, изменении U_1 в пределах от $-\pi$ до π и различных значениях параметра Δ ($-1 < \Delta < 1$), показывает следующее. Абсолютным значениям $|\Delta|$ параметра Δ , равным 0,000, 0,025, 0,050, 0,075, 0,100, 0,125, 0,150, 0,175, 0,200, соответствуют значения 0,000, 0,051, 0,103, 0,156, 0,210, 0,266, 0,322, 0,380, 0,439 параметра $D_{\Phi M}$. Результаты моделирования подтверждают, что известный способ генерирования ФМ сигнала обеспечивает невысокую линейность статической модуляционной характеристики. Действительно, уже при весьма малом (не более 5 %) отличии амплитуд сигналов на входе сумматора 22 (см. фиг. 1) возникает дифференциальная нелинейность величиной (в процентах) 10,3 %, а при относительно небольшом (не более 15 %) отличии амплитуд – весьма значительная дифференциальная нелинейность величиной 32,2 %. При этом мы не учитываем влияние двух

других (упомянутых выше) факторов (нелинейных продуктов $U_{OC}^*(t)$ и $U_{OS}^*(t)$ опорных сигналов и нелинейных продуктов $U_{3C}^*(t)$ и $U_{3S}^*(t)$ информационных сигналов; нарушение баланса перемножителей), а также присутствующую в выходном ФМ сигнале $U_{\Phi M}^*(t)$ паразитную амплитудную модуляцию (см. формулы (5) и (6)), которая вследствие амплитудно-фазовой конверсии оказывает свое негативное влияние на линейность статической модуляционной характеристики. В результате фактические значения параметра $D_{\Phi M}$ существенно превышают полученные при моделировании количественные оценки.

Для устранения отмеченного существенного недостатка известного способа предлагается следующий способ генерирования ФМ сигнала.

Задача изобретения – увеличение линейности статической модуляционной характеристики.

Способ генерирования фазомодулированного электрического сигнала, характеризующийся тем, что получают множество G z -разрядных двоичных чисел g_i , где $i = 0, 1, 2, \dots, R$; $R = r \cdot 2^{n-m} - 1$; $r = [r] \leq 2^m$; $n = [n]$; $m = [m]$; $0 < m < n$, соответствующих значениям отсчетов $F(x_i)$ сигнала, описываемого функцией $F(x) = \cos^2 x$ в точках $x_i = i\pi/(R+1)$, и запоминают g_i по соответствующим адресам $h_i = 0, 1, 2, \dots, R$ адресного множества H , осуществляют линейное преобразование модулирующего сигнала $U_1(t)$ с диапазоном его мгновенных значений от $U_{1.MIN}$ до $U_{1.MAX}$ в сигнал вида $U_2(t)$ с диапазоном его мгновенных значений от $U_{2.MIN}$ до $U_{2.MAX}$, причем $U_2(t) = bU_1(t) + U_0$, где $b = Const$; U_0 – опорное напряжение; $U_{2.MIN} \geq 0$; $U_{2.MAX} < 2U_0$, пошагово преобразуют полученный сигнал $U_2(t)$ во множество A n -разрядных двоичных чисел a_K , где $K = 1, 2, 3, \dots$, соответствующих значениям отсчетов $U_2(t_K)$ сигнала $U_2(t)$ в последовательные моменты времени $t_K = K \cdot \Delta t$, где Δt – шаг

ВУ 16620 С1 2012.12.30

дискретизации, вычисляют в каждый момент времени t_K относительное мгновенное значение фазы фазомодулированного сигнала $\Phi_{\Phi M}^0(t_K)$ и используют его в качестве текущего адреса $c_K = \begin{cases} d_K, & d_K \leq R \\ d_K - R - 1, & d_K > R \end{cases}$, где $c_K \in H$; $d_K = a_K + K \cdot 2^{n-m}$, получают множество B z -разрядных двоичных чисел b_K , где $K = 1, 2, 3, \dots$, путем считывания по текущему адресу c_K соответствующего элемента множества G и преобразуют множество B чисел b_K в выходной фазомодулированный сигнал $U_{\Phi M}(t)$ на несущей частоте $f_0 = 1/(r \cdot \Delta t)$.

На фиг. 1 и 3 приведены структурные схемы устройств, реализующих соответственно известный и предлагаемый способы, на фиг. 2 – временные диаграммы, поясняющие предлагаемый способ.

Идея предлагаемого способа генерирования ФМ сигнала основана на следующем.

Известно, что в случае фазовой модуляции входному модулирующему сигналу $U_1(t)$ соответствует выходной ФМ сигнал

$$\begin{aligned} U_{\Phi M}(t) &= U_H \cos \Phi_{\Phi M}(t) = U_H \cos(\Phi_H(t) + \Phi_M(t) + \Phi_0) = \\ &= U_H \cos(\omega_0 t + a U_1(t) + \Phi_0), \end{aligned} \quad (9)$$

где U_H , ω_0 , Φ_0 – соответственно амплитуда, круговая несущая частота и начальная фаза ФМ сигнала; $U_1(t)$ – модулирующий сигнал, имеющий в общем случае диапазон мгновенных значений от $U_{1.MIN}$ до $U_{1.MAX}$ ($[U_1(t)] = 1 B$) (фиг. 2, а); a – параметр, характеризующий крутизну статической модуляционной характеристики фазового модулятора ($[a] = [\Phi_M(t)]/[U_1(t)] = 1 \text{ рад} \cdot B^{-1}$); $\Phi_H(t) = \omega_0 t$, $\Phi_M(t) = a U_1(t)$ – соответственно немодулированная (линейная) и модулированная составляющие фазы.

Разобьем бесконечный полуинтервал $[0, \infty)$ времени t на малые равные отрезки длительностью Δt . Тогда в любой текущий момент времени

$t_K = K \cdot \Delta t$ ($K = 1, 2, 3, \dots$) мгновенное значение $U_{\Phi M}(t_K)$ сигнала $U_{\Phi M}(t)$ и мгновенное значение $\Phi_{\Phi M}(t_K)$ его фазы $\Phi_{\Phi M}(t)$ представятся в виде

$$U_{\Phi M}(t_K) = U_H \cos \Phi_{\Phi M}(t_K) = U_H \cos(\Phi_H(t_K) + \Phi_M(t_K) + \Phi_0), \quad (10)$$

$$\Phi_{\Phi M}(t_K) = \Phi_H(t_K) + \Phi_M(t_K) + \Phi_0 = \Phi_H(t_K) + \Phi_M^1(t_K), \quad (11)$$

где $\Phi_M^1(t_K) = aU_1(t_K) + \Phi_0$; $\Phi_H(t_K) = \omega_0 K \cdot \Delta t = \omega_0(K-1) \cdot \Delta t + \omega_0 \cdot \Delta t$; $\Delta\Phi_H(t_K) = \omega_0 \cdot \Delta t$ – приращение линейной составляющей фазы ФМ сигнала на отрезке $[t_{K-1}, t_K]$.

Наложим следующие ограничения. Учитывая периодичность функции $F_1(x) = \cos x$ ($F_1(x) = F_1(x + 2\pi)$, см. (10)), примем, что

$$0 \leq \Phi_M^1(t_K) \leq R \cdot \delta\Phi_M \quad (12)$$

и значения $\Phi_M^1(t_K)$ выбираются из множества возможных (фиксированных) значений $0, \delta\Phi_M, 2\delta\Phi_M, 3\delta\Phi_M, \dots, (R-1)\delta\Phi_M, R\delta\Phi_M$ (фиг. 2, в), где $\delta\Phi_M$ – шаг изменения модулированной составляющей фазы; $(R+1) \cdot \delta\Phi_M = 2\pi$;

$$R = r \cdot 2^{n-m} - 1; \quad n = [n]; \quad m = [m]; \quad r = [r] \leq 2^m; \quad 0 < m < n \quad (13)$$

($[]$ – знак целой части числа).

В процессе модуляции параметры $\delta\Phi_M$ и Δt неизменны. Учитывая это, каждому абсолютному значению $\Phi_M^1(t_K)$ фазы можно поставить во взаимно однозначное соответствие относительное (нормированное) значение

$$\Phi_M^0(t_K) = \Phi_M^1(t_K) / \delta\Phi_M \quad (14)$$

В частности, $\delta\Phi_M \Leftrightarrow \delta\Phi_M^0 = 1$, $\Phi_M^1(t_K) = R \cdot \delta\Phi_M \Leftrightarrow \Phi_M^0(t_K) = R$. В общем случае $\Phi_M^1(t_K) \Leftrightarrow \Phi_M^0(t_K) = a_K$ (\Leftrightarrow – знак соответствия), где $a_K = a_0 \cdot 2^0 + a_1 \cdot 2^1 + a_2 \cdot 2^2 + \dots + a_{n-1} \cdot 2^{n-1}$ – число в n -разрядной двоичной системе исчисления. Над целыми двоичными числами a_K , по сравнению с дробными (абсолютные значения $\Phi_M^1(t_K)$ выражаются дробными числами), значительно проще производить операции преобразования и хранения.

С учетом полученных сведений выполним линейное преобразование входного модулирующего сигнала $U_1(t)$ в сигнал (фиг. 2, б)

$$U_2(t) = bU_1(t) + U_0 \quad (15)$$

(b – постоянный безразмерный коэффициент, U_0 – постоянное опорное напряжение) с диапазоном

$$0 \leq U_2(t) \leq R \cdot \Delta U \quad (16)$$

мгновенных значений, где ΔU – шаг квантования. Далее с помощью процедуры аналого-цифрового преобразования (АЦП) с шагом дискретизации Δt и шагом квантования ΔU перейдем от сигнала $U_2(t)$ к множеству A n -разрядных двоичных чисел a_K ($K = 1, 2, 3, \dots$), соответствующих отсчетным значениям $U_2(t_K)$ сигнала $U_2(t)$ в последовательные моменты времени $t_K = K \cdot \Delta t$. Анализируя уравнения (11) – (16), устанавливаем, что при дополнительном условии масштабирования $a/\Phi_0 = b/U_0$ выполняется равенство

$$qU_2(t_K) = a_K = \Phi_M^0(t_K) = \Phi_M^1(t_K) / \delta\Phi_M, \quad (17)$$

где $q = 1/B^{-1}$ – формальный параметр, введенный с учетом безразмерности величин a_K и $\Phi_M^0(t_K)$. Значит, отсчетные значения $U_2(t_K)$ сигнала $U_2(t)$ в моменты времени t_K численно равны (соответствуют) относительным значениям $\Phi_M^0(t_K)$ (абсолютным значениям $\Phi_M^1(t_K)$) фазы на отрезке $[t_{K-1}, t_K]$.

С другой стороны, согласно выражению (10) при отсутствии модуляции ($U_1(t) = 0$) $U_{\Phi M}(t_K) = U_{\Phi M 0}(t_K) = U_H \cos(\Phi_H(t_K) + \Phi_0) = U_H \cos(\omega_0 K \cdot \Delta t + \Phi_0)$. Учитывая это, шаг Δt дискретизации выберем по условию

$$T = r \cdot \Delta t, \quad (18)$$

где $T = 2\pi/\omega_0$ – период несущей частоты; r – целое число, определяемое условиями (13). При таком шаге вследствие периодичности функции

$F_1(x) = \cos x$ $U_{\Phi M 0}(t_{k+r}) = U_H \cos(\omega_0(K+r) \cdot \Delta t + \Phi_0) = U_H \cos(\omega_0 K \cdot \Delta t + \Phi_0 + 2\pi) = U_{\Phi M 0}(t_K)$. Последнее с учетом соотношений (10) – (18) означает, что абсолютному приращению $\Delta\Phi_H(t_K) = \omega_0 \cdot \Delta t$ линейной составляющей фазы $\Phi_H(t)$ соответствует относительное приращение 2^{n-m} и относительное мгновенное значение $\Phi_{\Phi M}^0(t_K) = \Phi_{\Phi M}(t_K) / \delta\Phi_M$ фазы ФМ сигнала можно вычислять по модели

$$\Phi_{\Phi M}^0(t_K) = c_K = \begin{cases} d_K, & d_K \leq R \\ d_K - R - 1, & d_K > R \end{cases} \quad (19)$$

где $d_K = a_K + K \cdot 2^{n-m}$; $R = r \cdot 2^{n-m} - 1$.

Использование алгоритма (19) делает возможным следующий простой способ генерирования ФМ сигнала, суть которого состоит в следующем:

вычисляется и запоминается по адресам $h_i = 0, 1, 2, \dots, R$ адресного множества H множество G z -разрядных двоичных чисел g_i , соответствующих отсчетным значениям $F(x_i)$ функции $F(x) = \cos^2 x$ в точках $x_i = i\pi/(R+1)$ ($i = 0, 1, 2, \dots, R$), ($F(x) \geq 0$, поэтому применение этой функции более удобно для запоминания ее отсчетных значений, по сравнению с функцией $F_1(x) = \cos x$) (фиг.2, г);

в каждый текущий момент времени t_K вычисляется относительное мгновенное значение $\Phi_M^0(t_K) = c_K$ (19) фазы ФМ сигнала, которое используется в качестве текущего адреса;

образуется множество B z -разрядных двоичных чисел b_K ($K = 1, 2, 3, \dots$) посредством считывания по текущему адресу c_K ($c_K \in H$) соответствующего элемента множества G ;

множество B чисел b_K преобразуется в выходной ФМ сигнал на несущей частоте $f_0 = 1/(r \cdot \Delta t)$ (см. (18)).

На основании изложенного вытекает следующая последовательность операций, характеризующих предлагаемый способ генерирования ФМ сигнала.

Вычисляется множество G z -разрядных двоичных чисел g_i ($i = 0, 1, 2, \dots, R$; $R = r \cdot 2^{n-m} - 1$; $n = [n]$; $m = [m]$; $r = [r] \leq 2^m$; $0 < m < n$), соответствующих отсчетным значениям $F(x_i)$ функции $F(x) = \cos^2 x$ в точках $x_i = i\pi/(R+1)$ (см. фиг. 2, г). Множество G чисел g_i запоминается по соответствующим адресам $h_i = 0, 1, 2, \dots, R$ адресного множества H . Входной модулирующий сигнал $U_1(t)$ с диапазоном мгновенных значений от $U_{1.MIN}$ до $U_{1.MAX}$ преобразуется в сигнал $U_2(t)$ (15) с диапазоном мгновенных значений (16) от $U_{2.MIN}$ до $U_{2.MAX}$ ($U_{2.MIN} \geq 0, U_{2.MAX} < 2U_0$) (фиг. 2, а, б). Выполняется пошаговое преобразование сигнала $U_2(t)$ во множество A n -разрядных двоичных чисел a_K ($K = 1, 2, 3, \dots$), соответствующих отсчетным значениям $U_2(t_K)$ сигнала $U_2(t)$ в последовательные моменты времени $t_K = K \cdot \Delta t$. В каждый момент времени t_K вычисляется текущий адрес c_K (19) – число в n -разрядной двоичной системе исчисления. Считыванием по текущему адресу c_K ($c_K \in H$) соответствующего элемента множества G образуется множество B z -разрядных двоичных чисел b_K ($K = 1, 2, 3, \dots$). Множество B чисел b_K преобразуется в выходной ФМ сигнал на несущей частоте $f_0 = 1/(r \cdot \Delta t)$.

Таким образом, предлагаемый способ генерирования ФМ сигнала отличается от известного тем, что вводятся следующие новые операции:

операции вычисления и запоминания множества G чисел g_i , соответствующих отсчетным значениям $F(x_i)$ функции $F(x) = \cos^2 x$ в точках $x_i = i\pi/(R+1)$;

операция вычисления текущего адреса c_K ;

операция образования множества B двоичных чисел b_K посредством считывания по адресу c_K соответствующего элемента множества G ;

операция преобразования множества B чисел b_K в выходной ФМ сигнал на несущей частоте $f_0 = 1/(r \cdot \Delta t)$.

Сформулированные отличия обеспечивают увеличение линейности статической модуляционной характеристики.

Предлагаемый способ генерирования ФМ сигнала реализуется устройством, структурная схема которого приведена на фиг. 3. Она содержит источник 1 модулирующего сигнала, блок 2 линейного преобразования, АЦП 3, параллельные регистры 4, 10 и 12, арифметические устройства 5 и 6, генератор 7 опорных колебаний, счетчик 8, источники 9 и 11 нулевых уровней, вычислительное устройство 13, блок 14 счета, цифровой v -разрядный коммутатор 15 двух каналов в один канал, запоминающее устройство 16, ЦАП 17 и ПФ 18.

Вычислительное устройство 13 имеет s -разрядную шину управления и v -разрядную шину данных ($v > n$). С помощью сигналов шины управления по шине данных из него в блок 14 счета, регистр 12 и запоминающее устройство 16 заносятся необходимые числовые данные. Блок 14 счета построен на основе v -разрядного двоичного счетчика с максимальным коэффициентом счета $K_v = 2^v$ и двух v -разрядных параллельных регистров. Он является формирователем адресов данных, заносимых в запоминающее устройство 16. Под действием последовательности тактовых импульсов (подаваемых по одной из линий шины управления) числовое значение, вырабатываемое в двоичном коде на v выходах блока счета, изменяется через единицу в пределах от M_{MIN} до M_{MAX} . Границы счета устанавливаются произвольно из условий: $M_{MIN} < M_{MAX}$, $0 \leq M_{MIN} \leq 2^v - 2$, $1 \leq M_{MAX} \leq 2^v - 1$. Это обеспечивается занесением в упомянутые параллельные регистры блока счета необходимых числовых значений M_{MIN} и M_{MAX} . Цифровой коммутатор 15 имеет v входов первого и v входов второго каналов, соединенных с выходами данных соответственно арифметического устройства 6 и блока 14 счета. Коммутатор пропускает на свои v выходов данные со входов либо первого, либо второго каналов, что определяется подачей соответствующих сигналов по шине управления.

ВУ 16620 С1 2012.12.30

Запоминающее устройство 16 имеет z ($z \leq v$) двунаправленных выводов данных, s входов управления и v входов адреса. Его входы адреса и входы управления подключены к соответствующим выходам цифрового коммутатора 15 и выводам шины управления вычислительного устройства 13, а z выводов данных – к соответствующим z младшим выводам шины данных и z входам ЦАП 17. Запоминающее устройство имеет максимальный размер адресного пространства и максимальный объем памяти соответственно 2^v адресов и $2^v \cdot z$ бит. Параллельные регистры 4 и 10 являются n -разрядными, параллельный регистр 12 – v -разрядным, при этом старшие m разрядов входов данных регистра 10 подключены к соответствующим выходам счетчика 8, а младшие $(n - m)$ разрядов – к выходам источника 9, формирующего на своих выходах логические нули. Счетчик 8, являющийся m -разрядным двоичным счетчиком с коэффициентом счета $K_M = 2^m$, содержит, помимо входов управления (подключенных к шине управления), счетный (тактовый) вход и вход установки, соединенный с выходом переноса арифметического устройства 5. Под действием непрерывной последовательности тактовых импульсов, подаваемых на счетный вход (и отсутствии импульсов на входе установки), числовое значение, вырабатываемое в двоичном коде на m выходах счетчика, циклически изменяется, принимая значения $\dots, 0, 1, 2, \dots, 2^{m-1}, 0, 1, 2, \dots, 2^{m-1}, 0, 1, \dots$. Появление импульса на входе установки принудительно переводит счетчик из любого текущего состояния в нулевое. Арифметические устройства 5 и 6 являются соответственно n - и v -разрядными, выполняют операции суммирования двух чисел, поэтому каждое из них имеет входы первого числа и входы второго числа, причем, младшие n разрядов входов первого числа арифметического устройства 6 подключены к соответствующим выходам арифметического устройства 5, а старшие $(v - n)$ разрядов – к выходам источника 11, формирующего на своих выходах логические нули.

Рассматриваемое устройство имеет два режима работы: режим записи информации; режим генерирования модулированных сигналов.

В режиме записи вычислительное устройство 13 вычисляет множество G z -разрядных двоичных чисел g_i , соответствующих отсчетным значениям функции $F(x_i)$ в точках $x_i = i\pi/(R+1)$ ($i = 0, 1, 2, \dots, R$; $R = r \cdot 2^{n-m} - 1$; $n = [n]$; $m = [m]$; $r = [r] \leq 2^m$; $0 < m < n$) (фиг. 2, г). С помощью сигналов шины управления по шине данных из устройства 13 передаются и записываются в два параллельные регистры блока 14 счета числовые значения M_{MIN} и $M_{MAX} = M_{MIN} + R$ – граничные значения адресов $h_i = M_{MIN} + i$ области памяти, отводимой для хранения множества G двоичных чисел g_i . Далее с помощью серии из $(R+1)$ тактовых импульсов и других управляющих сигналов в запоминающее устройство 16 записываются $(R+1)$ чисел g_i . В процессе записи числовое значение на ν выходах блока счета последовательно изменяется через единицу от M_{MIN} до M_{MAX} . На каждом i -м из $(R+1)$ тактов записи оно задает адрес h_i группы из z ячеек памяти, в которые на этом же такте записывается соответствующее z -разрядное число g_i множества G , подаваемое из вычислительного устройства по z младшим выводам ν -разрядной шины данных на двунаправленные выводы запоминающего устройства 16. В процессе записи коммутатор 15 находится в состоянии прохождения данных со входов второго канала – выходов блока 14 счета. После записи данных в запоминающее устройство в регистр 12 записывается ν -разрядное число M_{MIN} – нижнее граничное значение адресов h_i области памяти, отводимой для хранения чисел g_i множества G (с помощью сигналов шины управления по шине данных из вычислительного устройства 13). В заключительный момент режима записи (момент $t = 0$ на фиг. 2, а – в) с помощью сигналов шины управления регистры 4, 10 и счетчик 8 устанавливаются в нулевое состояние (во всех разрядах логические нули), а коммутатор 15 переводится

в состояние прохождения данных со входов первого канала – выходов арифметического устройства 6. Тем самым режим записи заканчивается.

Работа устройства в режиме генерирования ФМ сигналов осуществляется следующим образом.

На выходе источника 1 присутствует модулирующий сигнал $U_1(t)$, имеющий в общем случае диапазон мгновенных значений от $U_{1.MIN}$ до $U_{1.MAX}$ (фиг. 2, а). Блок 2 выполняет линейное преобразование сигнала $U_1(t)$ в сигнал $U_2(t)$ (15) с диапазоном (16) мгновенных значений (фиг. 2, б). Генератор 7 вырабатывает на своих двух выходах последовательности коротких тактовых импульсов (опорных колебаний) с периодом повторения $T_T = \Delta t$ (тактовой частотой $f_T = 1/(\Delta t)$) и длительностью τ , при этом фронты (срезы) импульсов U_{T1} на первом выходе соответствуют моментам $t_K = k \cdot \Delta t$ ($t_K^1 = t_K + \tau$), а фронты (срезы) импульсов U_{T2} на втором выходе – моментам $t_K^2 = t_K + \delta t$ ($t_K^3 = t_K + \tau + \delta t$), то есть импульсы U_{T2} запаздывают относительно импульсов U_{T1} на время δt ($\tau < \delta t < \Delta t$) (фиг. 2, б, в).

Цифровые устройства, использующие в своем составе триггеры (счетчики, регистры, АЦП, ...), чаще построены таким образом, что запись (преобразование) информации происходит по фронту тактового импульса, а появление информации на выходах устройства – по его срезу. С учетом этого на выходах АЦП 3, управляемого тактовыми импульсами U_{T1} , в моменты $t_K^1 = t_K + \tau$ ($K = 1, 2, 3, \dots$) появляются n -разрядные двоичные числа a_K , соответствующие отсчетным значениям $U_2(t_K)$ сигнала $U_2(t)$ в моменты времени $t_K = K \cdot \Delta t$ и численно равные относительным значениям $\Phi_M^0(t_K)$ (17) составляющей $\Phi_M^1(t)$ фазы ФМ сигнала. Параллельный регистр (4) управляется тактовыми импульсами U_{T2} . Поэтому упомянутые двоичные числа a_K появляются на его выходах в моменты $t_K^3 = t_K + \tau + \delta t$.

На выходах счетчика 8, управляемого импульсами U_{T1} , в моменты t_K^1 появляются m -разрядные двоичные числа. Параллельный регистр 10 управляется тактовыми импульсами U_{T2} , его старшие m разрядов подключены к выходам счетчика 8, а младшие $(n - m)$ разрядов – к выходам источника 9 нулевых уровней. Это означает, что на выходах регистра 10 в моменты времени t_K^3 появляются n -разрядные двоичные числа, численно равные относительным приращениям линейной составляющей $\Phi_H(t)$ фазы ФМ сигнала.

Арифметическое устройство 5, выполняющее операцию суммирования двух n -разрядных двоичных чисел, реализует алгоритм (19) вычисления относительного мгновенного значения $\Phi_{\Phi_M}^0(t_K)$ фазы $\Phi_{\Phi_M}(t)$ ФМ сигнала, используемого в качестве текущего адреса. В случае, если результат суммирования удовлетворяет условию $d_K = a_K + k \cdot 2^{n-m} > R$, на выходе переноса устройства 5 появляется импульс, принудительно переводящий счетчик 8 из любого текущего состояния в нулевое. Арифметическое устройство 6 выполняет обычную операцию суммирования двух v -разрядных чисел. Его младшие n разрядов входов первого числа подключены к соответствующим выходам арифметического устройства 5, старшие $(v - n)$ разрядов – к выходам источника 11 нулевых уровней, входы второго числа – к выходам регистра 12, в который в режиме записи занесено v -разрядное число M_{MIN} – нижнее граничное значение адресов $h_i = M_{MIN} + i$ ($i = 0, 1, 2, \dots, R$) области памяти запоминающего устройства 16. Учитывая изложенное, в моменты t_K^3 времени на выходах арифметического устройства 5 появляются n -разрядные двоичные числа c_K (19), а на выходах арифметического устройства 6 – v -разрядные двоичные числа $c_K + M_{MIN}$ (малыми временными задержками арифметических устройств пренебрегаем). Очевидно, арифметическое устройство 6 и регистр 12 совместно выполняют функцию смещения адреса. Дело в том, что в некоторых запоминающих

устройствах область памяти с примыкающими к нулю адресами отводится для специальных целей и не может использоваться для записи и хранения данных. Если же таких ограничений нет, то есть множество G z -разрядных двоичных чисел g_i можно записывать по адресам $h_i = 0, 1, 2, \dots, R$ адресного множества H , то потребность в функции смещения адреса отпадает. В этом случае устройство, реализующее предлагаемый способ генерирования ФМ сигнала, упрощается (см. фиг. 3): исключаются блоки 6, 11 и 12, выходы арифметического устройства 5 непосредственно соединяются с соответствующими входами первого канала цифрового коммутатора 15, шина данных вычислительного устройства 13, блок 14 счета и коммутатор 15 становятся n -разрядными.

С выходов арифметического устройства 6 текущие адреса $c_K + M_{MIN}$ через цифровой коммутатор 15 поступают на входы адреса запоминающего устройства 16, тем самым на его выходе образуется множество B z -разрядных двоичных чисел b_K ($k = 1, 2, 3, \dots$), соответствующих отсчетным значениям $U_{\Phi M}(t_K)$ ФМ сигнала $U_{\Phi M}(t)$ в последовательные моменты времени $t_K = K \cdot \Delta t$. С помощью ЦАП 17, управляемого тактовыми импульсами U_{T2} , и полосового фильтра 18 множество B чисел b_K преобразуется в выходной ФМ сигнал (9). Согласно условию (18) несущая частота этого сигнала равна: $f_0 = 2\pi/\omega_0 = 1/(r \cdot \Delta t) = f_T/r$, где f_T – тактовая частота генератора 7 опорных колебаний.

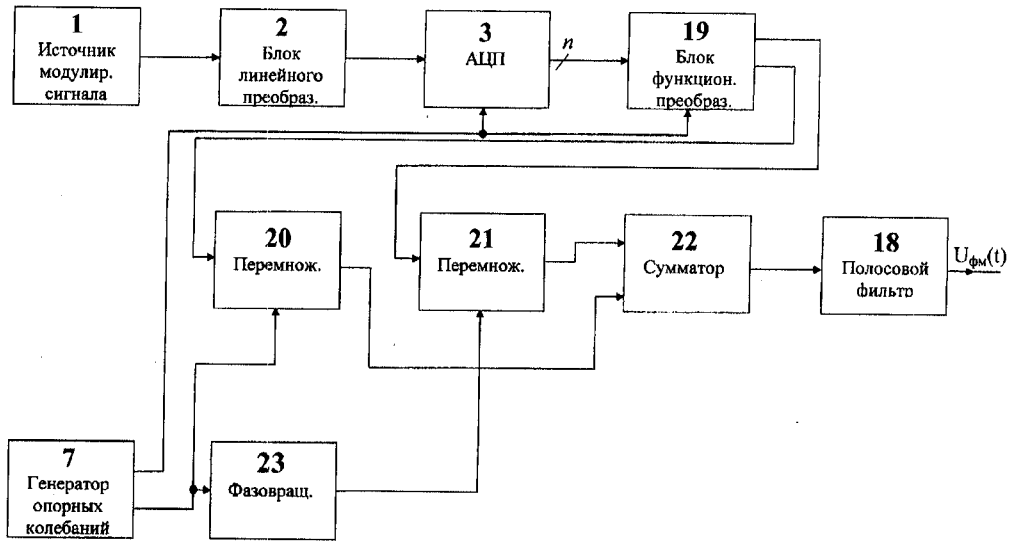
В предлагаемом способе линейность статической модуляционной характеристики определяется точностью аппаратной реализации закона (11) изменения мгновенной фазы $\Phi_{\Phi M}(t)$. С учетом соотношений (12) – (17) эта точность зависит от погрешности квантования сигнала $U_2(t)$, которая не превышает величины $\Delta U/2$ (ΔU – шаг квантования) и применительно к современным многоразрядным АЦП имеет предельно малое значение. В результате предлагаемый способ генерирования ФМ сигнала, по сравнению с известными, обеспечивает практически предельную линейность статической

ВУ 16620 С1 2012.12.30

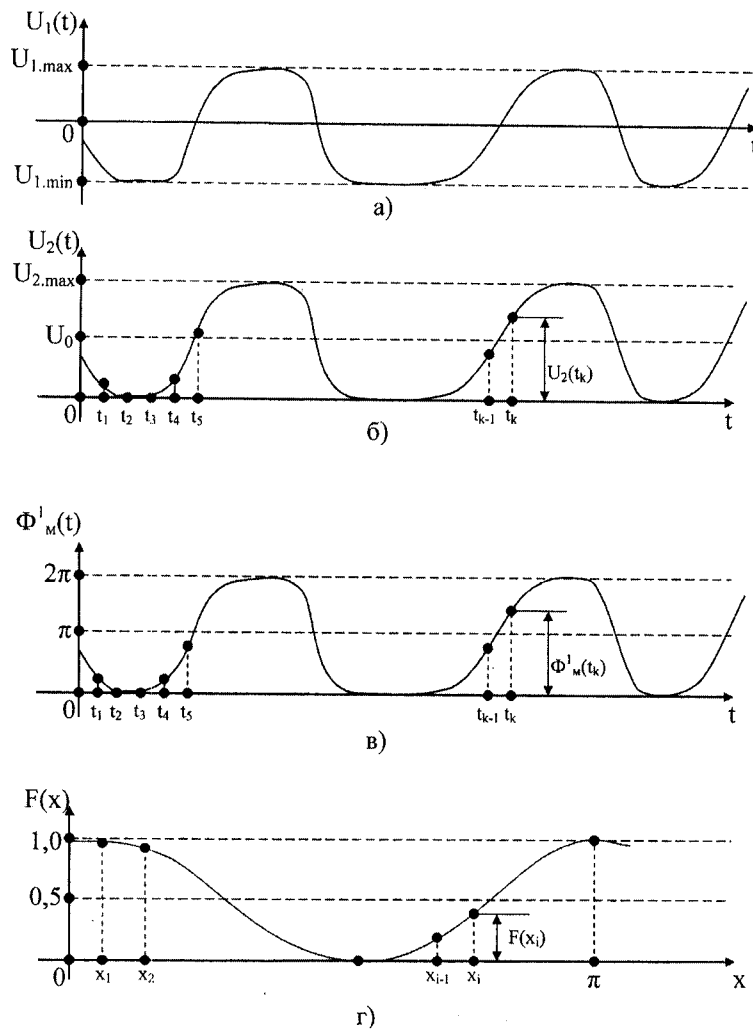
модуляционной характеристики, что позволяет использовать его для генерирования аналоговых и цифровых (включая многопозиционные) ФМ сигналов.

Источники информации

1. Patent 5091705 US, Int. Cl.⁵ H 03 C 3/00. FM modulator/ Yonejiro Hiramatsu, Shun-ichi Satou; Sharp Kabushiki Kaisha, Japan (прототип).



Фиг. 1



Фиг. 2