

СХЕМОТЕХНИЧЕСКИЕ ОСОБЕННОСТИ МУЛЬТИДИФФЕРЕНЦИАЛЬНОГО ОПЕРАЦИОННОГО УСИЛИТЕЛЯ

А.В. Кунц¹, В.А. Чеховский²

*¹Белорусский государственный университет информатики и радиоэлектроники
г. Минск, Республика Беларусь*

²“Институт ядерных проблем” Белорусского государственного университета

О.В. Дворников – д.т.н., доцент

Аннотация – Рассмотрен мультидифференциальный операционный усилитель (МОУ), предназначенный для работы при температуре до минус 197 °С и разработанный на биполярных (bipolar transistors, BiT) и полевых транзистора, управляемых р-п-переходом (junction field-effect transistors, JFET) базового матричного кристалла (БМК) МН2ХА030.

При разработке электрической схемы МОУ решались две проблемы: учет изменения статических параметров BiT и JFET при низкой температуре и необходимость одновременного обеспечения работоспособности МОУ в нормальных условиях (25 °С) для отбраковки микросхем и при рабочих температурах (ориентировочно, менее минус 100 °С).

Так, при схемотехническом синтезе на транзисторах БМК МН2ХА030 учитывались следующие факторы:

- напряжение отсечки (V_{TH}) р-JFET значительно уменьшается при температуре (Т) около минус 197 °С. Если в нормальных условиях минимально допустимое напряжение отсечки соответствует значению $V_{TH}=1,35$ В, то при Т= -197 °С оно уменьшается до $V_{TH}=0,9$ В;

- абсолютное значение напряжения на прямосмещенном эмиттерном переходе ($|V_{BE}|$) при

$T = -197^\circ\text{C}$ возрастает и может превысить величину V_{TH} , а коэффициент усиления базового тока β существенно падает. Например, при эмиттерном токе (I_E), равном 50 мкА, для n-p-n-транзистора $|V_{BE}|$ возрастает от 0,688 В в нормальных условиях до 1,057 В при $T = -197^\circ\text{C}$, а β падает от 110 до 2,39. Для p-n-p-транзистора $|V_{BE}|$ возрастает от 0,704 В в нормальных условиях до 1,066 В при $T = -197^\circ\text{C}$, а β падает от 54 до 2,83.

Следовательно для обеспечения работоспособности МОУ не следует применять включение эмиттерных переходов между истоком и затвором p-JFET, а частично компенсировать резкое падение β возможно за счет применения схем составных транзисторов.

Схемотехнический синтез и моделирование выполнялись в САПР LTSpice с применением моделей, настроенных по результатам криогенных измерений транзисторов БМК МН2ХА030 [1].

Электрическая схема разработанного МОУ, названного OАmp3, показана на рисунке 1. OАmp3 представляет собой модернизацию низкотемпературного ОУ [2] и включает три усилительных каскада. Два классических входных дифференциальных каскада (ДК) на полевых транзисторах J8, J9 и J12, J13 включены параллельно, их выходные токи (токи стока J8, J9 и J12, J13) суммируются на эмиттерных резисторах R14, R15 транзисторов с общей базой Q1, Q2. Таким образом, входной ДК и транзисторы Q1, Q2 с активной нагрузкой на p-JFET J3, J5 образуют первый усилительный каскад, выполненный по схеме «перегнутого» каскада.

Вторым усилительным каскадом является ДК на p-JFET J10, J11 с нагрузкой в виде «токового зеркала» Q3, Q4, а третий усилительный каскад включает транзистор Q5 с общим эмиттером и активной нагрузкой на p-JFET J6. Истоковый повторитель J14, прямосмещенные диоды Q6, Q7, источник тока J7, эмиттерные повторители на составных транзисторах Q8, Q9, Q11 и Q10, Q12, Q13 образуют двухтактный выходной каскад.

Рабочие режимы транзисторов в нормальных условиях выбраны из условия минимизации тока потребления ($I_{R3}=I_{R5}=I_{R6}=13,6$ мкА, $I_{R4}=27,4$ мкА, $I_{R7}=152$ мкА), а источники тока J1, R1 и J2, R2 ($I_{R1}=I_{R2}=137$ мкА) - для максимального увеличения диапазона линейной работы входных ДК.

Наибольшие проблемы при создании низкотемпературного МОУ вызвала разработка выходного каскада, который должен иметь минимальный ток потребления и обеспечивать требуемое усиление МОУ при работе на внешнюю нагрузку, равную 2 кОм.

Уменьшить ток потребления выходного каскада возможно за счет работы составных транзисторов в режиме В. Однако при этом коллекторный ток составных транзисторов и их основные параметры зависят от сопротивления внешней нагрузки. Кроме того, появляются искажения выходного сигнала при напряжении близком к нулевому уровню. Решение указанной проблемы осуществляется за счет введения дополнительных выводов SW1, SW2 и работы транзисторов Q9, Q10 в режиме АВ.

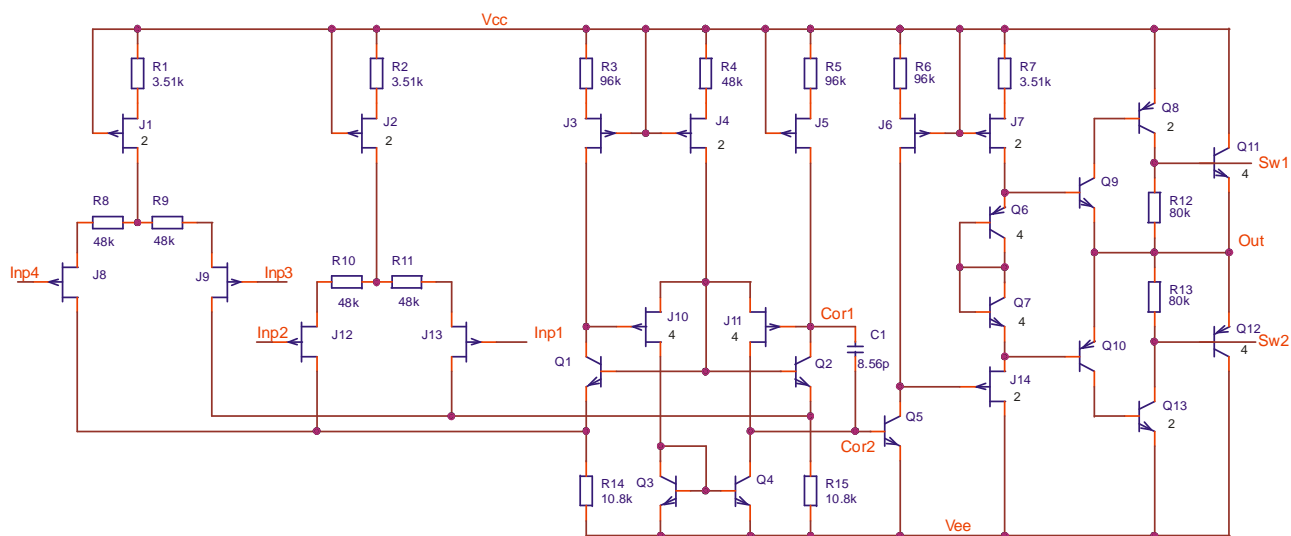


Рисунок 1 –Электрическая схема низкотемпературного МОУ OАmp3

В нормальных условиях выводы SW1, SW2 и Out соединяются. При этом выходной каскад представляет собой двухтактный эмиттерный повторитель на транзисторах Q9, Q10 и обеспечивает работу на внешнюю нагрузку с сопротивлением более 500 Ом. Мощные транзисторы Q11, Q12 отключены и не увеличивают ток потребления.

При низких температурах выводы SW1, SW2 не соединяются с Out. В этом случае даже при малой величине β суммарное усиление тока составным транзистором ($\approx \beta_9 \beta_8 \beta_{11}$) должно быть достаточным для работы на внешнюю 2 кОм нагрузку.

На рисунке 2 показаны результаты моделирования МОУ, включенного в виде инструментального усилителя (ИУ). При $R1=1$ кОм, $R2=4$ кОм усиление ИУ, выполненного на МОУ, составляет 5, а подача $V_{REF}=100$ мВ вызывает смещение выходного сигнала на 500 мВ.

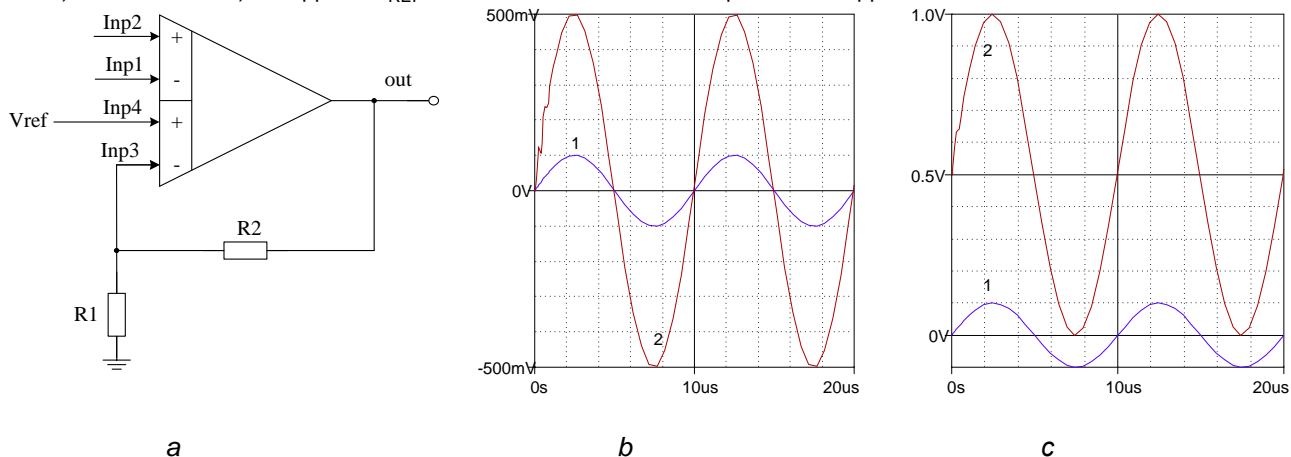


Рисунок 2 – Схема включения и результаты моделирования МОУ в виде ИУ при $R1=1$ кОм, $R2=4$ кОм: а – Схема включения; б – Входное (1) и выходное (2) напряжение при $V_{REF}=0$; с – Входное (1) и выходное (2) напряжение при $V_{REF}=100$ мВ

Список использованных источников:

- Дворников О.В., Чеховский В.А., Прокопенко Н.Н., Галкин Я.Д., Кунц А.В. Учет одновременного воздействия низких температур и проникающей радиации на характеристики биполярных и JFET транзисторов при схемотехническом моделировании. Проблемы разработки перспективных микро- и наноэлектронных систем - 2020. Сборник трудов / под общ. ред. академика РАН А.Л. Стемпковского. М.: ИППМ РАН, 2020. С. 46-55. DOI: 10.31114/2078-7707-2020-1-46-55.
- Гулин А.И., Дворников О.В., Прокопенко Н.Н., Бугакова А.В. Проектирование радиационно-стойких BiJFET операционных усилителей для работы в аналоговых интерфейсах датчиков при низких температурах. Датчики и Системы.-2017.-N12.- С.3-10.