

Министерство образования Республики Беларусь
Учреждение образования
Белорусский государственный университет
информатики и радиоэлектроники

УДК004.315.5

Уваров
Николай Сергеевич

«FPGA ОПТИМИЗАЦИЯ КОМБИНИРОВАННОЙ АРИФМЕТИКИ НА
ОСНОВЕ АЛГЕБРЫ КВАТЕРНИОНОВ И ЛОГАРИФМИЧЕСКОЙ
СИСТЕМЫ СЧИСЛЕНИЯ»

АВТОРЕФЕРАТ

на соискание степени магистра технических наук
по специальности 1-40 80 01 «Элементы и устройства вычислительной
техники и систем управления»

Научный руководитель
Петровский Александр Александрович
доктор технических наук, профессор

Минск 2015

ВВЕДЕНИЕ

FPGA-оптимизация комбинированной арифметики на основе алгебры кватернионов и логарифмической системы счисления – тема магистерской диссертации, она актуальна в настоящее время. В связи с широким распространением цифрового телевидения, потокового аудио и видео в интернете, специализированных задач в медицине и космической сфере, встаёт остро задача цифровой обработки сигналов в реальном времени без потерь. Также применение кватернионов не обходит стороной и такие сферы: обработка цвета изображений, виртуальная реальность, биоинформатики (как в качестве представления ДНК пар оснований и описания вращения молекул ДНК), системы аэрокосмического управления, наряду с другими темами. Для этого в магистерской диссертации было предложено FPGA-оптимизация комбинированной арифметики на основе алгебры кватернионов и логарифмической системы счисления.

В настоящее время известны подходы, которые позволяют умножить кватернионы в формате с фиксированной запятой очень эффективно, не используя при этом умножители. В работе показан этот подход, но при использовании его необходимо нормировать кватернионы и диапазон данных не такой широкий как в арифметике, предложенной нами. Мы переходим от чисел с фиксированной запятой к числам в логарифмической полярной форме, которая даёт нам возможность избежать нормировки и расширяет наш диапазон данных, сопоставимый с диапазоном данных с плавающей запятой. Также подход, используемый в нашей работе, позволяет нам реализовать умножитель на ПЛИС, не используя аппаратных умножителей, что делает реализацию эффективной с точки зрения аппаратных и ресурсных затрат на ПЛИС.

Цель работы магистерской диссертации – разработать умножитель кватернионов на основе комбинированной арифметики.

В диссертации необходимо провести анализ алгебры кватернионов и логарифмической системы счисления. Установить способы оптимизации этих алгебр. Добиться эффективной реализации ПУБФ.

Объектом исследования является алгебра кватернионов, логарифмическая система счисления, ПУБФ, а предмет исследования – способы оптимизации комбинированной арифметики на FPGA.

Известно обобщение из действительной к комплексной арифметики (два вещественных числа) распространяется далее на более неясную арифметику кватернионов (четыре вещественных числа), которая находит применение в

обработке сигналов, аэрокосмических приложениях, графике и виртуальной реальности. Умножения кватернионов реализуется 3D вращением, но оно затратное (обычно 16 умножений с плавающей точкой и 12 сложений). В работе предполагается альтернативное представление кватернионов, используя логарифмы, чтобы уменьшить затраты умножения. Действительная логарифмическая система счисления позволяет быстро и не затратно умножать и делить во встраиваемых системах и на ПЛИС. Последние достижения в комплексной логарифмической системе счисления сделали быстрое логарифмическое полярное комплексное представление доступным. Хотя функции логарифмических кватернионов также хорошо известны, это не является полезным для упрощения умножения (таким же образом, действительные и комплексные логарифмы), потому что умножение кватернионов некоммукативно, но сложение кватернионов коммутативно. Чтобы преодолеть это, мы предлагаем новое комплексное число кватернион представленное парой КЛСЧ чисел.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

В цифровой обработке сигнала встаёт новая парадигма – кватернионы. С каждым годом всё больше и больше учёных по всему миру занимаются алгеброй кватернионов. Такой интерес появился благодаря тому, что в последнее время FPGA-платформы становятся мощнее и производительней. Кватернионы имеют уникальные свойства, но они не коммутативны по умножению, поэтому приходится искать пути эффективной реализации умножения.

Кватернионы нашли широкое применение в таких сферах: обработка цвета изображений, виртуальная реальность, биоинформатики (как в качестве представления ДНК пар оснований и описания вращения молекул ДНК системы аэрокосмического управления, наряду с другими темами. В работе используется комбинирование кватернионов и логарифмической системы счисления, для получения уникальных свойств, построения эффективного умножителя на основе комбинированной алгебры.

В работе предполагается альтернативное представление кватернионов, используя логарифмы, чтобы уменьшить затраты умножения. Действительная логарифмическая система счисления позволяет быстро и с малыми затратами умножать и делить во встраиваемых системах и на ПЛИС. Последние достижения в комплексной логарифмической системе счисления сделали быстрое логарифмическое полярное комплексное представление доступным.

КРАТКОЕ СОДЕРЖАНИЕ РАБОТЫ

В диссертации была рассмотрена проблема эффективного умножения кватернионов. Для реализации умножителя было предложено использовать комбинированную арифметику на основе алгебры кватернионов и логарифмической системы счисления. Умножитель был описан на языке VHDL и синтезирован в среде ISE. Были получены основные характеристики умножителя.

В первой главе были рассмотрены общая характеристика алгебры кватернионов и логарифмической системы счисления. Также приведены примеры их использования, основные свойства и преимущества. Была дана краткая характеристика комплексной логарифмической системы счисления.

Во второй главе были описаны способы комбинирования алгебры кватернионов и логарифмической системы счисления. Представлен классический способ комбинированной арифметики, который очень затратный для реализации на FPGA. Поэтому было предложено использовать кватернионную комплексную логарифмическую систему счисления, которая была рассмотрена детально. Также была проанализирована комбинированная арифметика, сравнивая с другими подобными алгебрами.

В третьей главе был реализован умножитель кватернионов с помощью комбинированной арифметики на FPGA. В начале необходимо было проанализировать и разобраться в сумматоре в комплексной логарифмической системе счисления. На базе этого сумматора был построен умножитель в кватернионной комплексной логарифмической системе счисления. Были получены основные характеристики умножителя: рабочая частота, количество умножений в секунду, аппаратные затраты, точность умножения. Были реализованы основные функциональные блоки умножителя, получены их характеристики.

И так, в ходе проделанной работы мы получили эффективную реализацию умножителя кватернионов, который имеет широкий диапазон данных, сопоставимый с диапазоном данных с плавающей запятой. Также производительность умножителя больше и аппаратные затраты меньше, чем у реализации с плавающей запятой. Умножитель можно использовать как элемент параунитарного банка фильтров, которые в настоящее время имеют широкое применение в цифровой обработке сигналов.

ЗАКЛЮЧЕНИЕ

В данной работе был спроектирован умножитель, реализованный с помощью комбинированной арифметики на основе алгебры кватернионов и логарифмической системы счисления. Этот умножитель выполняет операцию умножения двух кватернионов в логарифмической полярной форме. Умножитель может быть встроен в систему реального времени или как элемент параунитарного банка фильтра, который предназначен для обработки аудио потока данных или изображений.

В ходе проделанной работы были проанализирована алгебра кватернионов и логарифмическая система счисления, показаны их свойства и основные действия над ними. Также мы рассмотрели наиболее общие подходы комбинирования этих алгебр и выбрали наиболее приемлемый и удобный для реализации на ПЛИС. Данный подход мы называем кватернионная комплексная логарифмическая система счисления, где кватернионы представлены парой чисел в комплексной логарифмической полярной системе счисления. На базе АЛУ в комплексной логарифмической системе счисления мы спроектировали умножитель кватернионов, который в своём составе имеет простейшие операции такие как: сумматоры, вычитатели, памяти и мультиплексоры. Были спроектирована схема работы умножителя и схема самого умножителя кватернионов.

Так как мы работаем в логарифмической системе координат, она даёт нам широкий диапазон данных сопоставимый с диапазоном с плавающей запятой. Также нам необходимо выполнять нормировку данных и приводить их к общему начальному виду. Можно легко заметить, что спроектированный умножитель имеет меньшие аппаратные затраты и большую производительность, чем умножитель с плавающей запятой.

В работе мы исследовали методы аппроксимации основных функциональных блоков умножителя, нашли ошибку аппроксимации. В зависимости от приложений можно менять ошибку, увеличивая память.

В настоящее время нашли применения в цифровой обработке изображения параунитарный банк фильтров, спроектированный умножитель может выступать основным элементом в этих банках фильтров.

В диссертации реализованы все поставленные задачи.

СПИСОК ОПУБЛИКОВАННЫХ РАБОТ

[1] Уваров, Н.С. Введение в комбинированную арифметику на основе алгебры кватернионов и логарифмической системы счисления / Уваров Н.С. // Тезисы докладов 51 научно-технической конференции студентов и магистрантов –Минск, УО «БГУИР» – 2015.

[2] Uvarov, N.S. Combined arithmetic based on quaternions and logarithmic numbers system / Uvarov N.S. // Тезисы докладов 51 научно-технической конференции студентов и магистрантов –Minsk, BSUIR – 2015.

Библиотека БГУИР