

ТЕНДЕНЦИИ РАЗВИТИЯ ТЕХНОЛОГИЙ КОРПУСИРОВАНИЯ СИЛОВЫХ МИКРОСХЕМ

А.Д. Сыс

Научный руководитель – Алексеев В.Ф.

канд. техн. наук, доцент

**Белорусский государственный университет
информатики и радиоэлектроники**

В проектах развития различных отраслей электроники постоянно встречаются ссылки на смежные разделы в общем технологическом

маршруте ее развития, которые отражают комплексный подход к анализу состояния отрасли в целом [1–4].

В [1] представлены основные технологические инновации в области корпусирования (рис. 1).

		2000 г.				2010 г.				2020 г.																			
Технология сборки на ПП	Метод присоединения	63Pb/37Sn				Сплавы SAC				Сплавы, отличные от SAC																			
						Без пайки																							
Технология изготовления ПП	Размер компонента	0402				0201				01005																			
		Платы изделий	Ширина проводника / зазор	75 мкм				65 мкм				50 мкм																	
Диаметр переходного отверстия	250 мкм				200 мкм				150 мкм																				
Подложки	Ширина проводника / зазор		30 мкм				20 мкм				15 мкм																		
	Диаметр переходного отверстия		150 мкм				100 мкм				25 мкм																		
Технология изготовления ПП	Встроенные компоненты	Резисторы/конденсаторы				Активные компоненты																							
	Материал ПП	Бессвинцовые/безгалогенные				С улучшенными характеристиками				Жидкокристаллический полимер																			
		Многофункциональные				FR-4																							
Технология корпусирования	Шаг выводов компонента WLCSP	0,4 мм				0,4–0,3 мм				0,2–0,16 мм				<0,16 мм															
	Шаг выводов компонента BGA	0,8 мм				0,65 мм				0,65 мм				0,5 мм															
	Шаг выводов компонента CSP	0,3 мм				0,2 мм				0,15 мм				0,10 мм															
	Кол-во выводов в матрице	3500				4800				7900																			
	Шаг выводов компонента QFP	0,4 мм				0,3 мм				0,15 мм																			
	Интеграция при корпусировании	SIP				POP				SOP (встроенные активные компоненты)																			
	Компонент SIP со стеканием кристаллов (кол-во кристаллов) Корпус на корпусе	2–4 1/1				2–8 2/1				2–8 2/1–2+1				+8 2+1				10+ 2+/2+											
Интеграция на кремнии	КМОП				Стекование кристаллов				Утонение пластин				3D-интеграция, TSV																
Микроструктурная технология	Шаг определения	Проволочная разварка	В один ряд				45 мкм				30 мкм				25 мкм														
		Flip Chip	Повышенные характеристики				150 мкм				135 мкм				120 мкм				100 мкм										
	Размер пластины	130				90				65				45				32				22				18			
														450 мм ² /18 дюймов															
		200 мм ² /8 дюймов				300 мм ² /12 дюймов																							
Возможности использования технологий промышленностью														Слабые/отсутствие				Некоторые возможности				Высокие возможности							

Рисунок 1

Поскольку развитие микроэлектронных компонентов постоянно идет в направлении увеличения степени их интеграции, производительности и функциональности, этот процесс характеризуется увеличением плотности активных элементов на кристалле примерно на 75% в год. А это вызывает необходимость в увеличении количества их выводов на корпусе примерно на 40% в год.

В [2] рассмотрены и предложены методы по оптимизации силовых интегральных микросхем, затрагивающие экономическую сферу проектирования, поскольку их оптимизация напрямую зависит от конкурентоспособности проектируемого устройства. Описан состав математического обеспечения, в состав которого входят модели прогнозирования объема спроса, себестоимости объекта проектирования и модели расчета его себестоимости.

В [3] показана, что к электронной аппаратуре предъявляются все более жесткие требования по повышению быстродействия и надежности при снижении габаритных размеров и энергопотребления. Рассмотрены силовые микросхемы, для которых, в связи с малыми топологическими размерами элементов, показаны эффективные методы защиты от воздействия электростатического разряда.

Монтаж компонентов с матричными выводами, как современное направление сборки, связан с дополнительными капиталовложениями для обеспечения позиционирования выводов на плате и тестирования паек, не доступных для визуализации. Ограниченная длина выводов не обеспечивает демпфирования для компенсации рассогласования температурных расширений материалов в иерархии межсоединений и не обеспечивает необходимую для особых условий (космическое применение) устойчивость к механическим воздействиям, связанным с деформацией подложек.

Библиографический список

1. Белоус А.И., Солодуха В.А., Шведов С.В. Основы конструирования высокоскоростных электронных устройств. Краткий курс «белой магии».- М.: Техносфера, 2017. – 872 с.

2. Алексеев, В. Ф. Математическое моделирование как средство оптимизации параметров силовых интегральных микросхем / В. Ф. Алексеев, А. Д. Сыс, Г. А. Пискун // Interdisciplinaryresearch: scientific horizons and perspectives : II International Scientific and Theoretical Conference, Vilnius, October 1, 2021 / European Scientific Platform. – Vilnius, 2021. – P. 109–113. – DOI : <https://doi.org/10.36074/scientia-01.10.2021>.

3. Алексеев, В. Ф. Обзор методов компьютерного проектирования силовых интегральных микросхем в условиях воздействия электростатического разряда / В. Ф. Алексеев, Г. А. Пискун, А. Д. Сыс // Interdisciplinaryresearch: scientific horizons and perspectives : II International Scientific and Theoretical Conference, Vilnius, October 1, 2021 / European Scientific Platform. – Vilnius, 2021. – P. 114–116. – DOI : <https://doi.org/10.36074/scientia-01.10.2021>.

4. Алексеев, В. Ф. Построение алгоритма трехмерного моделирования тепловой нестационарности в системе токоведущих элементов силовых микросхем при воздействии контактного разряда статического электричества / Алексеев В. Ф., Пискун Г. А., Сыс А. Д. // Современные средства связи : материалы XXVI Международной научно-технической конференции, Минск, 21 октября 2021 г. / Белорусская государственная академия связи. – Минск, 2021. – С. 44–45.

5. Белоус А. И., Ефименко С.А., Солодуха В.А., Пилипенко В.А. «Основы силовой электроники». – Москва: «Техносфера», 2019. – 424 с.