

АРХИТЕКТУРА БЛОКА ОБРАБОТКИ ИЗОБРАЖЕНИЙ (ISP) НА БАЗЕ ПРОЦЕССОРА M1

Протасов А.П. Стаселько И.Д. Позняков Т.Д.

*Белорусский государственный университет информатики и радиоэлектроники,
г. Минск, Республика Беларусь*

*Научные руководители: Волорова Н.А – канд. техн. наук, доцент, заведующая кафедрой информатики,
Сиротко С.И. – канд. физ.-мат. наук, доцент, доцент кафедры информатики*

Аннотация: Экспериментально исследована архитектура и программное устройство графического процессора (ISP) в процессоре *Apple M1* с помощью языка *C* и внешнего устройства обработки изображений.

Ключевые слова: микропроцессорная техника, *M1*, графический процессор, ядро.

Введение. Датчики изображения используются во многих типах устройств сбора изображений, таких как цифровые фотоаппараты, видеокамеры и камеры видеонаблюдения. В последнее время область их применения расширилась и теперь включает интеллектуальные устройства, а полученные изображения предназначены не только для хранения, но и для взаимодействия между человеком и компьютером. Для удовлетворения многих целей датчиков изображения роль улучшения изображения как никогда важна.

ISP (Image Signal Processor) – процессор сигналов изображения является одним из неоптических устройств, которые повышают качество захваченных необработанных изображений. Данный процессор использует несколько алгоритмов обработки изображений, включая шумоподавление и баланс белого, а также другие алгоритмы улучшения изображения. Специальная аппаратная реализация обеспечивает высокое качество изображения и производительность обработки за счет масштабируемости и гибкости.

Функции *ISP* могут быть реализованы и на выделенном оборудовании, процессоре общего назначения или процессоре параллельных вычислений. Реализация *ISP* на процессоре общего назначения может быть подходящей не только для высокого качества изображения сложных алгоритмов, но также для масштабируемости и гибкости звука. Однако, стоимость реализации последнего высока из-за большого объема вычислений, и необходима высокопроизводительная платформа, такая как настольный ПК. *ISP (Image Signal Processor)* – это небольшой встроенный в чип *M1* процессор для обработки изображений, полученных из камеры устройства.

Основная часть. Процессор состоит из своего локального ЦП, который может запускать локальные алгоритмы обработки изображений, такие как АвтоФокус. Так же в *ISP* присутствуют встроенные модули для выполнения профессиональных процессов для изображений, интерфейсы передачи изображений. Для обработки изображений различного качества и цвета, в *ISP* используются различные алгоритмы и принципы, такие как *GWA*. *GWA* (предположение серого мира) – предположение, что цвет в каждом канале датчика в среднем равен серому по всему изображению (полю зрения). Оно является одним из наиболее распространенных предположений, сделанных при попытке оценить спектральное распределение источника света. Обычно каждый канал датчика усредняется независимо. *BF* – двусторонний фильтр, *AC* – автоматический контраст, а *LTI* – переходное улучшение яркости.

Цветные изображения, которые поступают через датчик изображения, могут показывать цвета, отличные от тех, которые видны невооруженным глазом. Чтобы исправить это, используют процесс баланса белого (*WB*). Алгоритм *WB GWA* предполагает, что средний цвет изображения - серый. Аналогично, алгоритм *Retinex (WR)* с белыми пятнами предполагает, что пиксель максимальной интенсивности является белым. Поскольку эти предположения

могут быть статистически неверными, итеративный баланс белого (*IWB*) итеративно уточняет белые пиксели, в то время как голосование по освещению проверяет условия освещения.

$$C_{WB}(x, y) = C(x, y) \left(\sum_x \sum_y^n R + \sum_x \sum_y^n G + \sum_x \sum_y^n B \right) / 3 \sum_x \sum_y^n C$$

Рисунок 1 – Алгоритмы *GWA* для *ISP* в *M1*

Где *C* представляет собой один из *R*, *G* и *B*, а *CWB* представляет значение цвета после балансировки белого. После процесса *GWA*, *Demosaicing* – это алгоритм для создания полных каналов *RGB*, который достигается за счет интерполяции цветных пикселей, которые отсутствуют в изображениях, снятых датчиком. Существует множество алгоритмов, включая эвристические методы, подходы в частотной области, подходы к реконструкции. На рисунке 2 показан поток *Adaptive Homogeneity-Directed Demosaicing*, Используемый в *ISP* чипа *M1*:

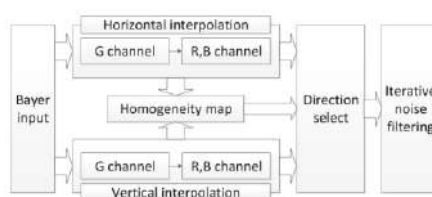


Рисунок 2 – Поток *Adaptive Homogeneity-Directed Demosaicing*

После *demosaicing* блок цветокоррекции находит особенности цвета и исправляет цветовые артефакты. Уравнение цветокоррекции может быть вычислено в сочетании с последующим преобразованием цветового пространства. Поскольку уравнение цветокоррекции может быть объединено с уравнением преобразования цветового пространства, промежуточный процесс для сохранения значений результата цветокоррекции может быть удален, тем самым сокращая цикл доступа к памяти.

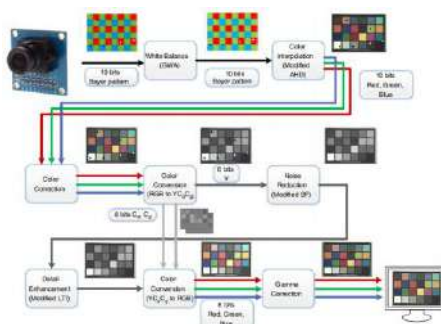


Рисунок 3 – Предположительная цепочка *ISP*

Чтобы проверить производительность предложенной полной цепочки *ISP*, качество полученных изображений должно сначала пройти коммерчески доступный тест качества изображения.

Эксперименты проводились с использованием датчика изображения *CMOS* со спецификацией, показанной на рисунке 4. На рисунках 6 и 8 показаны части тестовых шаблонов.

Specification	
Active array size	2592 × 1944
Output formats	10-bit RGB raw
Lens size	1/4 in.
Input clock frequency	6 to 27 MHz
Max S/N ratio	38 dB

Рисунок 4 – Тестовые шаблоны



Рисунок 5 – Результат, полученный на *ISP* процессора *M1*



Рисунок 6 – Тестовый шаблон качества изображения на доступном датчике изображений на базе *CMOS*

Заключение. В данной научной работе было проведено исследование *Image Signal Processor* в процессоре *Apple M1* на примере доступного датчика изображения на базе *CMOS*. В ходе тестирований данного датчика изображений с использованием языка *C* и предполагаемыми алгоритмами достигнут результат того, что тесты соответствуют стандартам обработчика изображений на процессоре *M1*. Целью дальнейших изучений будет являться полная отладка *ISP* на аппаратном уровне, дальнейшее тестирование процессора в других условиях и с другим программным и аппаратным обеспечением для выявления возможных ошибок и уязвимостей, а так же для предположения оптимизации и энергоэффективности *ISP*.

Список литературы

1. Mayhand Handley, *M1 Explainer*. – 2021. – № 1. – С. 8–27.
2. Patrick Hansen, Alexey Vilkin, Yury Khrustalev, James Imber, Dumidu Talagala, David Hanwell -- The Role of Image Signal Processing in Efficient Deep Learning Vision Systems. – 2020. – № 1. – С. 2–12.
3. Maxime Pelcat -- Models of Architecture for DSP Systems. – 2020. – № 1. – С. 5–10.

UDC 004.383.3

IMAGE SIGNAL PROCESSOR ARCHITECTURE OF APPLE M1 PROCESSOR

Protasov A.P., Staselko I.D., Poznyakov T.D.

Belarusian State University of Informatics and Radioelectronics, Minsk, Republic of Belarus

Volorova N.A. – PhD, assistant professor, head of the department of Informatics

Sirotko S.I. – PhD, assistant professor, associate professor of the department of Informatics

Annotation. We validated the approach by comparing training results from simulated raw images against raw images captured in-lab. We found that processing images with an ISP improves accuracy by an average of 7.0% for a broad set of MobileNet CNNs. Our results indicate that the ISP has a more significant impact, and our results on the larger ResNet-50 and are consistent with this trend.

Keywords: microprocessor technology, microcontroller, electrostatic discharge