

Союз Советских
Республик



Государственный комитет
Совета Министров СССР
по делам изобретений
и открытий

О П И С А Н И Е
ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 492883

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 16.06.74 (21) 2034750/18-24

с присоединением заявки № -

(23) Приоритет -

(43) Опубликовано 25.11.75 Бюллетень № 43

(45) Дата опубликования описания 23.12.75

(51) М. Кл.

G 06c 15/36

(53) УДК 681.323
(088.8)

(72) Автор
изобретения

В. В. Лосев

(71) Заявитель

Минский радиотехнический институт

(54) УСТРОЙСТВО ДЛЯ ПОИСКА ПСЕВДОСЛУЧАЙНОГО СИГНАЛА
ПО ЗАДЕРЖКЕ

1.

Изобретение относится к цифровым устройствам цифровой обработки информации и может быть использовано в связных и радиолокационных системах различного назначения для обнаружения сигнала определенной длины и двоичную псевдослучайную последовательность максимальной длины.

Известно устройство для поиска псевдослучайного сигнала по задержке, содержащее коррелятор, подключенный первым входом ко входу устройства и через ограничитель, ко входу первого сдвигающего регистра, пороговый элемент, подключенный к выходу коррелятора, второй вход которого соединен с переключателем, подключенным ко входу второго сдвигающего регистра, выходы разрядов сдвигающих регистров, кроме первых, соединены через сумматор по модулю два с соответствующими входами мажоритарного элемента, а первый разрядный выход первого сдвигающего регистра подключен ко входу мажоритарного элемента непосредственно.

2

Недостатком этого устройства является большое время поиска при действии сильных шумов. В том случае, когда ошибочные символы не полностью исправляются мажоритарным элементом, в регистр опорного генератора вводится искаженный отрезок последовательности. При последующей работе это обнаруживается коррелятором и попытка найти синхронизм повторяется, однако на это затрачивается довольно большое время. При увеличении уровня шумов число ложных захватов увеличивается и общее время поиска возрастает.

С целью сокращения времени поиска и ввода в синхронизм, предлагаемое устройство содержит дополнительный сумматор по модулю два, элемент ИЛИ-НЕ и счетчик, вход которого подключен к выходу элемента ИЛИ-НЕ, один из входов которого соединен с выходом дополнительного сумматора по модулю два, выходом подключенного к установочному входу счетчика, а выходами соединенного соответственно с одним из входов мажоритарного элемента и со входом второго регистра сдвига.

Сущность изобретения состоит в том, что большинство ошибок, вводимых в опорный генератор обнаруживается схемой из дополнительно введенных элементов значительно быстрее, чем это делается коррелятором. В результате этого необходимость в большом числе проверок отпадает и общее время поисков уменьшается.

На чертеже показана блок-схема устройства.

Оно состоит из коррелятора 1, порогового элемента 2, ограничителя 3, мажоритарного элемента 4, регистров 5 и 6, сдвоенного переключателя 7, элемента ИЛИ-НЕ 8, счетчика 9 и сумматоров 10, 11, 12...

Устройство работает следующим образом.

В исходном состоянии подвижные контакты переключателя 7 находятся в положении "а" и видеосигнал с выхода ограничителя поступает в регистры 5 и 6, а элемент ИЛИ-НЕ 8 заперт сигналом, подаваемым на один из его входов. После того, как все ячейки регистров 5 и 6 заполнятся поступающей информацией, переключатель устанавливается в положение "б", а запрещающий сигнал со входа элемента ИЛИ-НЕ снимается; на вход регистра 5 продолжают поступать сигналы с выхода ограничителя, а на вход регистра 6 поступают сигналы с выхода мажоритарного элемента 4. При этом значительная часть ошибок во входной последовательности исправляется с помощью сумматоров 11, 12 и мажоритарного элемента 4, а неисправленные ошибки обнаруживаются сумматорами 10 и 11. Эти сумматоры вычисляют соотношения $a_i + a_{i-m} + a_{i-n}$ где n и m - степени слагаемых генераторного полинома псевдослучайной последовательности $X^n + X^m + 1$.

Если сигнал на выходе мажоритарного элемента не содержит ошибок, то на выходе сумматора 10 будет последовательность нулевых символов, поскольку в этом случае справедливо соотношение:

$$a_i + a_{i-m} + a_{i-n} = 0$$

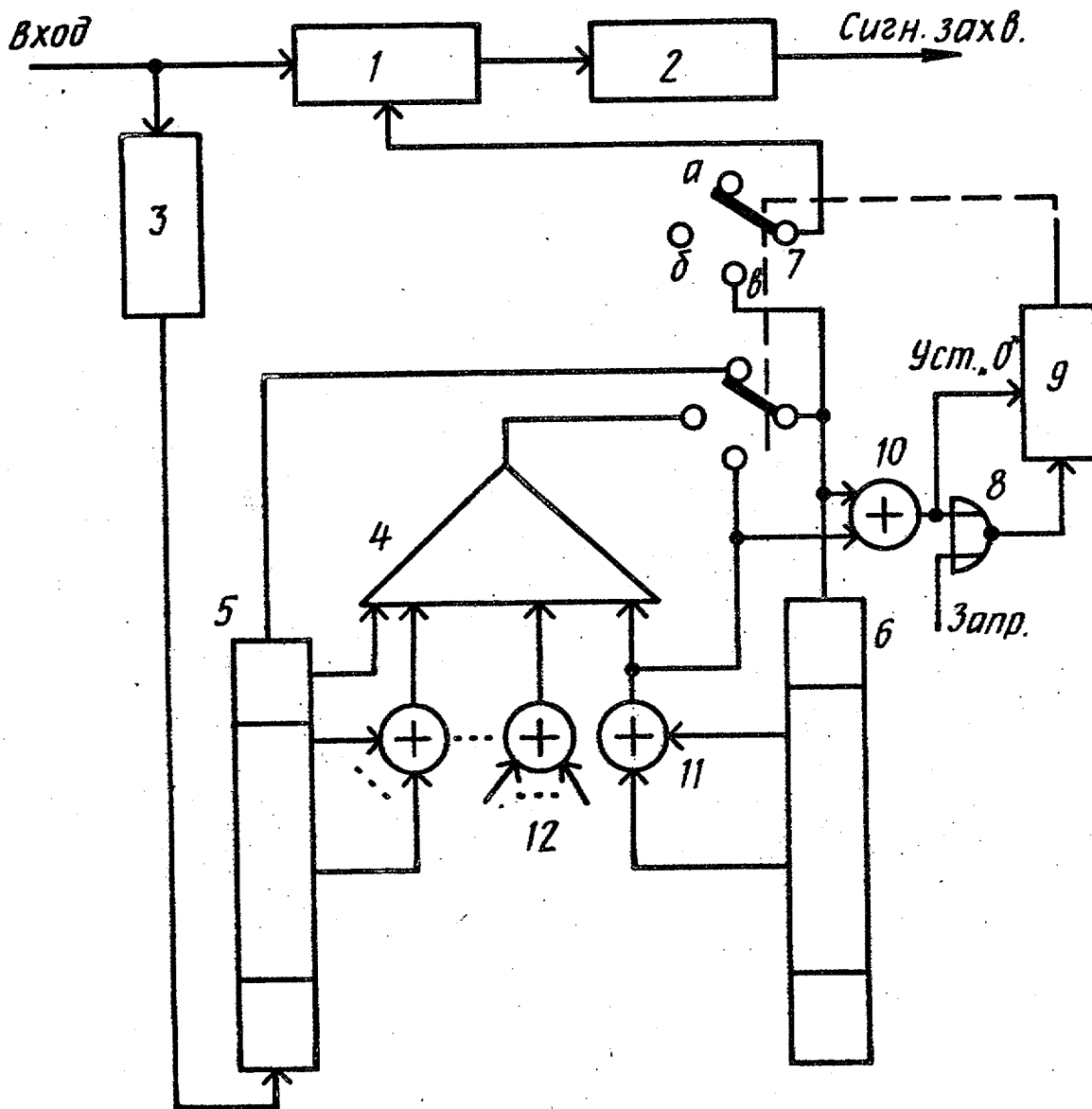
Последовательность нулевых символов будет также и в том случае, если ошибки расположены по закону псевдослучайной последовательности максимальной длины, однако вероятность этого мала.

Полученные на выходе сумматора 10 подряд n нулевых символов с большой вероятностью свидетельствуют о том, что в регистр 6 записан неискаженный отрезок последовательности. В этом случае счетчик 9 выдает сигнал на переключение ключа 7 в положение "в" и начинается проверка правильности введенной оценки с помощью коррелятора. Если сигнал на выходе мажоритарного элемента содержит ошибки, то справедливо соотношение: $a_i + a_{i-m} + a_{i-n} \neq 0$. В этом случае, на выходе сумматора 10 появится единичный сигнал, который устанавливает счетчик 9 в исходное (нулевое) состояние и ввод оценки будет продолжаться дальше до тех пор, пока не будет получено n нулей на выходе сумматора 10.

Таким образом, схема автоматически находит отрезок последовательности, вероятность искажения которого мала и только после этого разрешает окончательную проверку с помощью коррелятора.

25 Ф о р м у л а и з о б р е т е н и я

Устройство для поиска псевдослучайного сигнала по задержке, содержащее коррелятор, подключенный первым входом ко входу устройства и через ограничитель ко входу первого сдвигающего регистра, пороговый элемент, подключенный к выходу коррелятора, второй вход которого соединен с переключателем, подключенным ко входу второго сдвигающего регистра, выходы разрядов сдвигающих регистров, кроме первых, соединены через сумматоры по модулю два с соответствующими входами мажоритарного элемента, а первый разрядный выход первого сдвигающего регистра подключен ко входу мажоритарного элемента непосредственно, о т л и ч а ю щ е е с я тем, что, с целью уменьшения времени поиска, устройство содержит дополнительный сумматор по модулю два, элемент ИЛИ-НЕ и счетчик, вход которого подключен к выходу элемента ИЛИ-НЕ, один из входов которого соединен с выходом дополнительного сумматора по модулю два, выходом подключенного к установочному входу счетчика, а входами соединенного соответственно с одним из входов мажоритарного элемента и со входом второго регистра сдвига.



Составитель В.Жовинский

Редактор Т.Баранова Техред И.Карандашова Корректор Е.Рожкова

Заказ 3575

Изд. № 1152

Тираж 679

Подписное

ЦНИИПИ Государственного комитета Совета Министров СССР
по делам изобретений и открытий
Москва, 113035, Раушская наб., 4

Предприятие «Патент», Москва, Г-59, Бережковская наб., 24