



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 834571

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 09.11.77 (21) 2541458/18-21

(51) М. Кл.³

с присоединением заявки № -

G O I R 23/16

(23) Приоритет -

Опубликовано 30.05.81. Бюллетень № 20

(53) УДК 621.

Дата опубликования описания 03.06.81

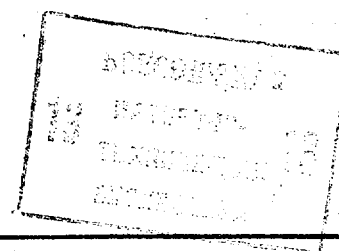
.317.757
(088.8)

(72) Автор
изобретения

А. Н. Морозевич

(71) Заявитель

Минский радиотехнический институт



(54) МНОГОФУНКЦИОНАЛЬНЫЙ ЦИФРОВОЙ АНАЛИЗАТОР

1

Изобретение относится к электроизмерительной технике и может быть использовано для многофункционального анализа электрических сигналов при исследовании систем автоматического управления, контроля и регулирования.

Известны анализаторы, содержащие входной формирователь, умножитель частоты, аналого-цифровой преобразователь (АЦП), задатчики ортогональных функций с умножителями, сумматоры, квадратор, блок извлечения корня квадратного и блок управления [1].

Однако количество измеряемых им параметров сигнала недостаточно.

Цель изобретения - расширение диапазона контроля.

Поставленная цель достигается за счет того, что в многофункциональный цифровой анализатор, содержащий последовательно соединенные формирователь, умножитель частоты, ключ и АЦП, управляющим входом соединенный со входом формирователя, выход которого подключен

2

ко входу блока управления, связанного с выходом умножителя частоты и управляющим входом ключа, выход которого подключен ко входам двух задатчиков ортогональных функций, соединенных со входами двух умножителей, первый и второй сумматоры, выходы которых через первый и второй блоки переноса соединены со входами квадратора, третий и четвертый сумматоры, соединенные через третий и четвертый блоки переноса со входами делителя, и блок извлечения корня квадратного, дополнительно введены блок элементов ИЛИ и семнадцать блоков переноса, включенных соответственно между выходом АЦП и вторыми входами обоих умножителей, выходами обоих умножителей и входами первого и второго сумматоров, выходом АЦП и третьим входом квадратора, выходом АЦП вторым входом первого сумматора, выходом квадратора и входами третьего и четвертого сумматоров, выходом делителя и входом блока извлечения корня квадратного, вы-

ходом первого сумматора и вторым входом третьего сумматора, выходом блока извлечения корня квадратного и вторым входом четвертого сумматора, выходом третьего сумматора и вторым входом блока извлечения корня квадратного, при этом входы блока элементов ИЛИ через введенные блоки переноса подключены также к выходу АЦП к выходу блока извлечения корня квадратного, к выходу делителя, к выходу первого сумматора и к выходу третьего сумматора, а блок управления связан с управляющими входами всех блоков переноса.

На чертеже представлена структурная схема предлагаемого устройства.

Многофункциональный и цифровой анализатор сигналов содержит формирователь 1, умножитель 2 частоты, ключ 3, АЦП 4, два задатчика 5 и 6 ортогональных функций, умножители 7 и 8, первый и второй сумматоры 9 и 10, выходы которых через соответствующие блоки 11 и 12 переноса подключены к первому и второму входам квадратора 13, третий и четвертый сумматоры 14 и 15, выходы которых через блоки 16 и 17 переноса подключены ко входам делителя 18, блок 19 извлечения корня квадратного, блок 20 элементов ИЛИ, семнадцать блоков 21-37 переноса и блок 38 управления, вход которого подключен к выходу формирователя 1.

В режиме измерения коэффициента гармоник устройство работает следующим образом.

В исходном положении все элементы памяти сумматоров находятся в нулевом состоянии, ключ 3 закрыт. Исследуемый сигнал U_x поступает на формирователь 1 и преобразователь 4. При переходе U_x через нулевое значение блок 38 управления открывает ключ 3, при этом выходные импульсы формирователя 1 подаются на умножитель 2 частоты следования импульсов и блок 38 управления. Блок управления открывает ключ 3 на время одного периода исследуемого сигнала. За это время через ключ 3 с выхода умножителя 2 частоты на входы преобразователя 4 и задатчиков 5 и 6 ортогональных функций проходит n импульсов (где n - коэффициент умножения умножителя 2), которые запускают преобразователь 4 в моменты времени t_j . Коды мгновенных значений напряжения U_x исследуемого сигнала с выхода преобразователя 4 по сигналу с блока управления поступают через блок 29 на квадратор 13. Возведенные в квадрат коды по сигналу с блока 38

суммируются в сумматоре 14, одновременно импульсы с выхода ключа 3 подаются в задатчики 5 и 6. Значения ортогональных функций в цифровой форме поступают на входы умножителей 7 и 8, на вторые входы которых по сигналу с блока 38 через блоки 22 и 24 поступают коды мгновенных значений напряжения U_x . С выходов умножителей 7 и 8 коды произведения с учетом знаков суммируются в сумматорах 9 и 10. За период исследуемого сигнала в сумматоре 14 фиксируется код, пропорциональный квадрату действующего значения исследуемого сигнала. К этому же времени и в сумматорах 9 и 10 фиксируются действительная и мнимая составляющие коэффициента Фурье первой гармоники a_1, b_1 . По окончании периода блок 38 управления своими сигналами через блоки 11 и 12 переноса осуществляют поочередно пересылку кодов a_1 и b_1 в квадратор 13. Квадраты указанных кодов по сигналам с блока 38 поступают одновременно в сумматоры 14 и 15, причем в сумматоре 14 производится последовательное вычитание величин a_1^2 и b_1^2 из кода, соответствующего квадрату действующего значения исследуемого сигнала, который был накоплен ранее, в сумматоре 15 - сложение величин a_1^2 и b_1^2 . Таким образом, в сумматоре 15 формируется значение $U_1^2 = a_1^2 + b_1^2$, а в сумматоре 14 - величина

$$U^* = U_1^2 + U_2^2 + U_3^2 + \dots - U_1^2 = U_2^2 + U_3^2 + \dots$$

Блок 38 управления своим сигналом через блоки 16 и 17 осуществляет передачу полученных кодов в делитель 18, где определяется величина, равная частному от деления $\frac{U^*}{U_1^2}$ из которой вслед за этим по сигналу с блока 38 извлекается квадратный корень в блоке 19 извлечения корня, на выходе которого сформирована величина

$$K_r = \sqrt{\frac{U^*}{U_1^2}}$$

Полученное значение величины K_r по сигналу с блока 38 управления через блок 20 элементов ИЛИ подается на выход устройства в целом.

В режиме измерения коэффициента формы, в исходном положении, все элементы памяти сумматоров находятся в нулевом состоянии, ключ 3 закрыт. Исследуемый сигнал U_x поступает на формирователь 1 и преобразователь 4. При пе-

реходе U_x через нулевое значение блок 38 управления открывает ключ 3, при этом выходные импульсы с формирователя 1 и умножителя 2 поступают в блок 38 управления, который вырабатывает последовательность управляющих сигналов.

По одному из сигналов цифровые коды с выхода преобразователя 4 через блок 28 переноса поступают на сумматор 9, где и суммируются без учета знака. Одновременно мгновенные значения U_{xi} с выхода преобразователя 4 через блок 29 поступают на квадратор 13, а затем - на вход сумматора 14, где накапливается сумма квадратов мгновенных значений. Таким образом, по окончании первого периода входного сигнала на сумматоре 9 накапливается код, пропорциональный среднему по модулю входного сигнала

$$|U_i|_{cp}$$

К этому времени в сумматоре 14 фиксируется код, пропорциональный квадрату действующего значения исследуемого сигнала. По окончании периода блок 38 управления вырабатывает сигнал, по которому содержимое сумматора 14 поступает на блок 19 извлечения корня (через блок 34). Далее осуществляется установка исходного состояния в сумматорах 14 и 15, в которые через блоки 26 и 32 заносятся коды с выхода сумматора 9 и блока 19, передающиеся через блоки 16 и 17 на входы делителя 18. На выходе делителя 18 формируется код, пропорциональный величине формы, т.е..

$$K_{\Phi} = \frac{\sqrt{\frac{1}{n} \sum_{i=1}^n U_i^2}}{|U_i|_{cp}}$$

В режиме гармонического анализа устройство работает следующим образом.

Исходное состояние и начальный этап работы аналогичны рассмотренным выше. По сигналу Y_{41} на вторые входы умножителей 7 и 8 через блоки 24 и 22 поступают коды мгновенных значений U_x с выхода преобразователя 4. На первые входы умножителей 7 и 8 поступают коды мгновенных значений ортогональных функций. По сигналу Y_{42} результаты перемножений указанных величин поступают через блоки 25 и 23 соответственно на первый и второй сумматоры 9 и 10, где суммируются с учетом знаков. За период исследуемого сигнала в сумматорах 9 и 10 фиксируются коды, пропорциональные действительной и мнимой составляющим коэф-

фициента Фурье соответствующей гармоники a_k и b_k . По окончании периода блок 38 управления посредством сигналов через блоки 11 и 12 переноса осуществляют поочередно пересылку кодов a_k и b_k в квадратор 13. Квадраты указанных кодов по сигналам Y_{44} и Y_{46} поступают на сумматор 14, где производится суммирование величин a_k^2 и b_k^2 . Таким образом, в сумматоре 14 формируется значение $V_k^2 = a_k^2 + b_k^2$. После этого блок 38 управления сигналом Y_{47} осуществляет передачу кода в блок 19, где формируется величина $A_k = \sqrt{a_k^2 + b_k^2}$, которая по сигналу Y_{48} передается через блок 33 и блок 20 на выход устройства.

В режиме измерения действующего значения устройство работает следующим образом.

Исходное состояние и начальный этап работы аналогичен предыдущим. По сигналу Y_{31} коды мгновенных значений с выхода преобразователя 4 поступают в квадратор 13, а оттуда через блок 30 по сигналу Y_{32} - в сумматор 14, где накапливается величина U^2 . По окончании первого периода входного сигнала блок управления по сигналу Y_{33} передает полученный код в блок 19, где формируется

$$U_{\Sigma} = \sqrt{\frac{1}{n} \sum_{i=1}^n U_i^2}$$

В режиме измерения мощности.

По сигналу Y_{21} коды мгновенных значений исследуемых сигналов поступают в квадратор 13, а по сигналу Y_{22} в сумматоре 14 накапливается сумма квадратов мгновенных значений. За один период в сумматоре 14 формируется код, пропорциональный мощности сигнала

$$P = \frac{1}{n} \sum_{i=1}^n U_i^2$$

который подается по сигналу Y_{23} через блок 35 и блок 20 на выход устройства.

В режиме измерения среднего по модулю.

По сигналу Y_{11} коды мгновенных значений входного сигнала через блок 28 поступают на сумматор 9, где и суммируются без учета знаков. По сигналу Y_{12} код величины

$$|U|_{cp} = \frac{1}{n} \sum_{i=1}^n |U_i|$$

через блок 27 и блок 20 подается на выход устройства.

В режиме измерения среднего значения.

Этот режим аналогичен измерению среднего по модулю, однако по сигналам Y_{01} и Y_{02} формируется сумма мгновенных значений с учетом знака

$$U_{\text{ср}} = \frac{1}{n} \sum_{i=1}^n U_i$$

В режиме измерения мгновенных значений.

Исходное состояние и начальный этап работы аналогичен предыдущему. Однако устройство управления вырабатывает сигнал Y_1 , по которому коды мгновенных значений исследуемого сигнала с выхода преобразователя 4 через блок 21 и блок 20 поступают на выход устройства.

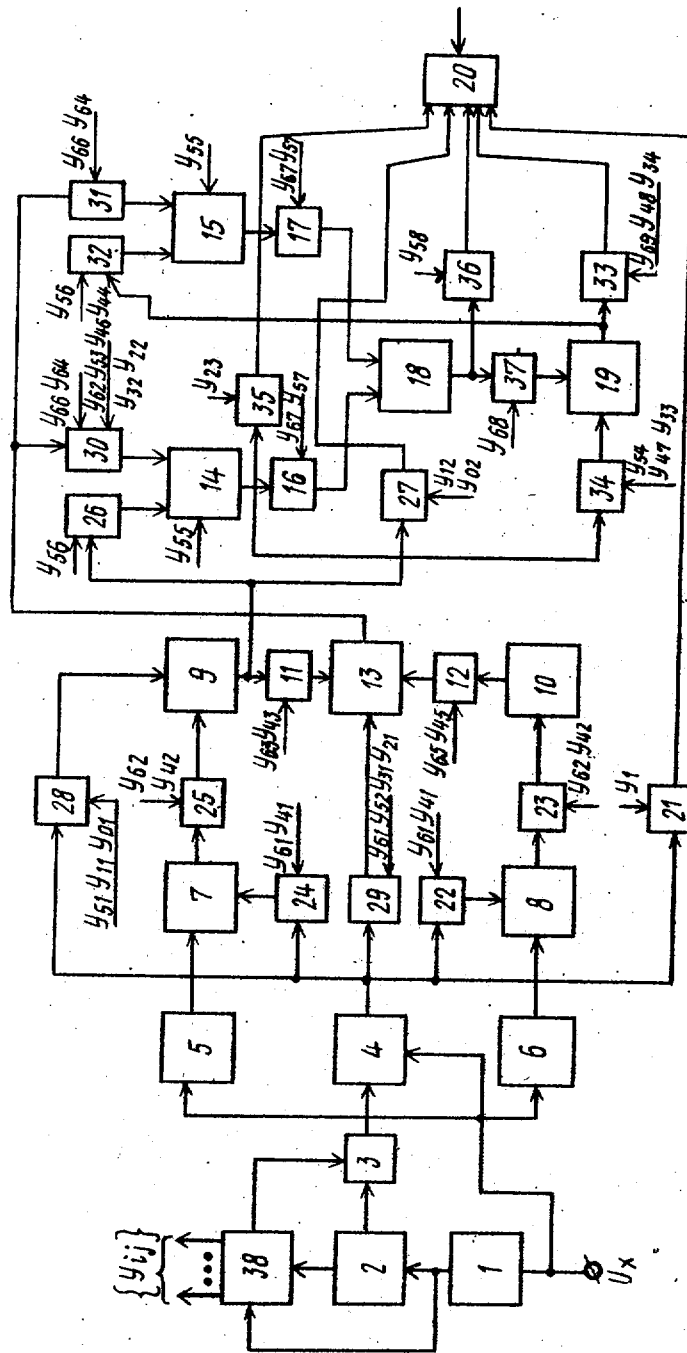
Ф о р м у л а и з о б р е т е н и я

Многофункциональный цифровой анализатор, содержащий последовательно соединенные формирователь, умножитель частоты, ключ и аналого-цифровой преобразователь, управляющим входом соединенный со входом формирователя, выход которого подключен ко входу блока управления, связанного с выходом умножителя частоты и управляющим входом ключа, выход которого подключен ко входам двух задатчиков ортогональных функций, соединенных со входами двух умножителей, первый и второй сумматоры, выходы которых через первый и второй блоки переноса соединены со входами квадра-

тора, третий и четвертый сумматоры, соединенные через третий и четвертый блоки переноса со входами делителя, и блок извлечения корня квадратного, о т л и ч а ю щ и й с я т е м , ч т о , с ц е л ь ю расширения диапазона контроля, в него дополнительно введены блок элементов ИЛИ и семнадцать блоков переноса, включенных соответственно между выходом аналого-цифрового преобразователя и вторыми входами обоих умножителей, выходами обоих умножителей и входами первого и второго сумматоров, выходом аналого-цифрового преобразователя и третьим входом квадратора, выходом аналого-цифрового преобразователя и вторым входом первого сумматора, выходом квадратора и входами третьего и четвертого сумматоров, выходом делителя и входом блока извлечения корня квадратного, выходом первого сумматора и вторым входом третьего сумматора, выходом блока извлечения корня квадратного и вторым входом четвертого сумматора, выходом третьего сумматора и вторым входом блока извлечения корня квадратного, при этом входы блока элементов ИЛИ через введенные блоки переноса подключены также к выходу аналого-цифрового преобразователя, к выходу блока извлечения корня квадратного, к выходу делителя, к выходу первого сумматора и к выходу третьего сумматора, а блок управления связан с управляющими входами всех блоков переноса.

Источники информации,

принятые во внимание при экспертизе
1. Авторское свидетельство СССР № 516969, кл. G 01 R 23/20, 1978.



Составитель А. Орлов
 Редактор К. Лембак Техред С. Мигунова Корректор В. Бугяга

Заказ 4096/69 Тираж 732 Подписное
 ВНИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4