

Союз Советских
Социалистических
Республик



Государственный комитет
Совета Министров СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 502476

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 02.10.72 (21) 1834472/26-9

с присоединением заявки № —

(23) Приоритет —

Опубликовано 05.02.76. Бюллетень № 5

Дата опубликования описания 14.04.76

(51) М. Кл.² Н 03D 3/06
Н 04L 27/22

(53) УДК 621.396.669.8
(088.8)

(72) Авторы
изобретения

В. А. Чердынцев и А. А. Корбут

(71) Заявитель

Минский радиотехнический институт

(54) ПРИЕМНОЕ УСТРОЙСТВО ПСЕВДОСЛУЧАЙНЫХ ФАЗОМАНИПУЛИРОВАННЫХ СИГНАЛОВ

1

Изобретение относится к радиотехнике.

Известно приемное устройство псевдослучайных фазоманипулированных сигналов, содержащее на входе блок фазовой автоподстройки (ФАП) и последовательно соединенные синхронный детектор и схему слежения за задержкой, выходы которой непосредственно и через инвертор подключены ко входам схемы переключения.

Однако содержащиеся в схеме слежения за задержкой нелинейные элементы снижают помехоустойчивость устройства.

Цель изобретения — повышение помехоустойчивости.

В предлагаемом устройстве между входом синхронного детектора и входом блока ФАП включены последовательно соединенные линия задержки и манипулятор фазы, к одному из входов которого подключен выход схемы переключения, а между выходом синхронного детектора и дополнительным входом схемы переключения включены последовательно соединенные перемножитель, интегратор и формирователь импульсов, причем к опорному входу перемножителя подключены через сумматор соответствующие выходы схемы слежения за задержкой.

На чертеже приведена функциональная схема устройства.

Устройство содержит на входе блок фазовой

2

автоподстройки (ФАП) 1 и последовательно соединенные синхронный детектор 2 и схему слежения за задержкой 3, выходы которой через инвертор 4 и непосредственно подключены ко входам схемы переключения 5.

Между входом синхронного детектора 2 и входом блока ФАП 1 включены последовательно соединенные линия задержки 6 и манипулятор фазы 7, к одному из входов которого подключен выход схемы переключения 5.

Между выходом синхронного детектора 2 и дополнительным входом схемы переключения 5 включены последовательно соединенные перемножитель 8, интегратор 9 и формирователь импульсов 10, причем к опорному входу перемножителя 8 подключены через сумматор 11 выходы схемы слежения за задержкой 3.

Устройство работает следующим образом.

После синхронизации по фазе блоком ФАП 1 синхронный детектор 2 выделяет из принятого фазоманипулированного гармонического колебания одну из манипулирующих псевдослучайных последовательностей (ПСП). Сформированная после синхронного детектора 2 последовательность подается в схему слежения за задержкой 3, которая вырабатывает в каждый момент времени синхронизированные с поступившим на вход устройства колебанием опорные ПСП, задержанную и не задержанную друг относительно друга, которые затем скла-

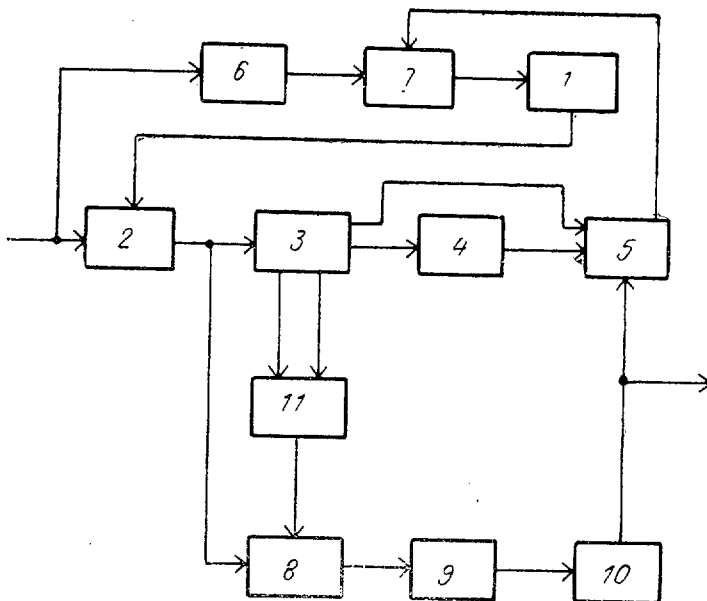
дываются в сумматоре 11 и умножаются в перемножителе 8 с последовательностью, присутствующей во входном колебании.

После фильтрации результата перемножения в интеграторе 9 формирова- 5
тель импульсов 10 выдает информационные символы в виде положительных импульсов постоянной амплитуды, когда во входном колебании присутствует незадержанная ПСП, и отрицательных импульсов, когда присутствует задержанная ПСП. В 10
соответствии с этими импульсами схема переключения 5 подключает ко входу манипулятора фазы 7 или выход схемы слежения за задержкой 3, по которому подается незадержанная ПСП, или — через инвертор 4 — выход схемы 3, по которому подается задержанная опорная ПСП.

При синхронизации опорных и присутствующих во входном колебании ПСП манипулятор фазы 7 снимает фазовую манипуляцию и дает возможность непрерывно работать блоку ФАП 1, на выходе которого вырабатывается гармоническое колебание, синхронизированное по фазе с принятым сигналом. 20

Формула изобретения

Приемное устройство псевдослучайных фазоманипулированных сигналов, содержащее на входе блок фазовой автоподстройки (ФАП) и последовательно соединенные синхронный детектор и схему слежения за задержкой, выходы которой непосредственно и через инвертор подключены к входам схемы переключения, отличающееся тем, что, с целью повышения помехоустойчивости, между входом синхронного детектора и входом блока ФАП включены последовательно соединенные линия задержки и манипулятор фазы, к одному из входов которого подключен выход схемы переключения, а между выходом синхронного детектора и дополнительным входом схемы переключения включены последовательно соединенные перемножитель, интегратор и формирова- 20
тель импульсов, причем к опорному входу перемножителя подключены через сумматор соответствующие выходы схемы слежения за задержкой.



Составитель Р. Дубовая

Редактор Б. Федотов

Техред З. Тараненко

Корректор О. Тюрина

Заказ 737/12

Изд. № 251

Тираж 1029

Подписное

ЦНИИПИ Государственного комитета Совета Министров СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Типография, пр. Сапунова, 2