

Союз Советских  
Социалистических  
Республик



Государственный комитет  
Совета Министров СССР  
по делам изобретений  
и открытий

# О П И С А Н И Е ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 516175

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 16.02.73 (21) 1885026/09

с присоединением заявки № —

(23) Приоритет —

Опубликовано 30.05.76. Бюллетень № 20

Дата опубликования описания 02.08.76

(51) М. Кл.² Н 03F 3/26

(53) УДК 621.375.026  
(088.8)

(72) Авторы  
изобретения

В. В. Попов и А. И. Скоков

(71) Заявитель

Минский радиотехнический институт

## (54) ДВУХТАКТНЫЙ УСИЛИТЕЛЬ МОЩНОСТИ

1

Изобретение относится к радиотехнике и может использоваться в мощных выходных устройствах радиоаппаратуры, работающих на комплексную нагрузку.

Известен двухтактный усилитель мощности, содержащий в одном плече  $n$  транзисторов одного типа проводимости, в другом  $n$  транзисторов противоположного типа проводимости, причем транзисторы в каждом плече включены последовательно в цепь источника питания, эмиттеры первых транзисторов плеч соединены между собой и подключены к общей нагрузке, коллекторы последних транзисторов плеч подключены к выводам источника питания с максимальным и минимальным потенциалами соответственно, а коллекторы остальных транзисторов подключены через диоды к отводам источника питания с промежуточными потенциалами.

Однако к.п.д. известных усилителей мощности снижается при работе на комплексную нагрузку, т. е. увеличивается мощность потерь.

Цель изобретения — снижение мощности потерь при комплексном характере нагрузки.

Для этого в предлагаемом усилителе мощности к одному отводу источника питания подсоединены коллектор первого транзистора одного плеча и коллектор  $n-1$  транзистора другого плеча, к следующему отводу — коллектор второго транзистора и  $n-2$  транзистора другого плеча и т. д.

2

На фиг. 1 приведена принципиальная электрическая схема усилителя с источником питания с четырьмя отводами; на фиг. 2 — кривые тока и напряжения для схемы фиг. 1 при активно-емкостной нагрузке.

Двухтактный усилитель мощности содержит в одном плече  $n$  транзисторов 1 одного типа проводимости ( $1_1-1_n$ ), в другом —  $n$  транзисторов 2 противоположного типа проводимости ( $2_1-2_n$ ), причем транзисторы 1, 2 в каждом плече включены последовательно в цепь источника питания (на чертеже не указан), эмиттеры первых транзисторов плеч соединены между собой и подключены к общей нагрузке 3, коллекторы транзисторов  $2_1$  и  $1_n$  подключены к выводам (отводам)  $4_1$  и  $4_n$  источника питания с максимальным и минимальным потенциалами соответственно, а коллекторы остальных транзисторов  $1_2, 1_3, 2_2$  и  $2_3$  подключены через диоды 5 и 6 к отводам  $4_2$  и  $4_3$  источника питания с промежуточными потенциалами, к отводу  $4_2$  источника питания подсоединены коллектор первого транзистора  $1_1$  одного плеча и коллектор транзистора  $2_3$  другого плеча, к отводу  $4_3$  — коллектор транзистора  $1_3$  одного плеча и транзистора  $2_1$  другого плеча.

Диоды 7 и 8 служат для создания необходимого смещения на базах транзисторов 1, 2 при работе транзистора в режиме, близком к насыщению. Диоды 9 и 10 защищают транзи-

сторы 1, 2 от пробоя. Источники напряжения смещения 11 и 12 и резисторы 13 и 14 создают необходимое смещение на базах транзисторов 1, 2.

В схеме напряжения на отводах 4<sub>3</sub> и 4<sub>4</sub> источника питания положительные, а на отводах 4<sub>1</sub> и 4<sub>2</sub> — отрицательные. При этом выполняются соотношения: напряжение на отводе 4<sub>4</sub> больше напряжения на отводе 4<sub>3</sub>, и модуль напряжения на отводе 4<sub>2</sub> меньше модуля напряжения на отводе 4<sub>1</sub>. Такое построение схемы усилителя с четырьмя отводами источника питания имеет место при работе усилителя с симметричным двуполярным входным сигналом.

В режиме потребления энергии двухтактный усилитель мощности работает следующим образом.

При малых положительных напряжениях на нагрузке 3 усилитель питается от отвода 4<sub>3</sub> источника питания. Работает транзистор 1<sub>3</sub>. Транзисторы 1<sub>1</sub> и 1<sub>2</sub> полностью открыты. При превышении напряжения на нагрузке величины напряжения отвода 4<sub>3</sub> источника транзистор 1<sub>3</sub> полностью открывается, а в активном режиме работает транзистор 1<sub>4</sub>, который питается от отвода 4<sub>4</sub> источника питания. Этот процесс переключения отводов источника (при наличии в плече  $n$  транзисторов 1) идет до максимального значения напряжения на нагрузке 3 и при уменьшении напряжения на нагрузке 3 повторяется в обратном порядке до тех пор, пока ток в нагрузке 3 по знаку совпадет с напряжением (период времени от  $t_0$  до  $t_2$  на фиг. 2).

Как только ток в нагрузке 3 меняет знак, цепочка транзисторов 1<sub>1</sub>—1<sub>4</sub> выключается и начинает работать цепочка транзисторов 2<sub>1</sub>—2<sub>4</sub>.

В период времени  $t_2$ — $t_4$  (фиг. 2) комплексная нагрузка 3 не потребляет энергию от источника, а отдает ее. Разряд емкости происходит не на минимальный уровень напряжения, а на ближайший по величине. Если при этом на входе усилителя напряжение находится между уровнями напряжений на отводах 4<sub>4</sub> и 4<sub>3</sub> (момент времени  $t_2$  на фиг. 2), то в активном режиме будет транзистор 2<sub>1</sub>, и емкость разряжается на отвод 4<sub>3</sub> источника питания. При напряжении на нагрузке 3 меньшем, чем напряжение на отводе 4<sub>3</sub>, диод б закрывается обратным напряжением, в активном режиме работает транзистор 2<sub>2</sub>, и емкость разряжается на «землю» через открытый транзистор 2<sub>1</sub>.

Если в цепочке  $n$  транзисторов, то этот процесс идет до тех пор, пока конденсатор полностью не разрядится (период времени  $t_2$ — $t_4$  на фиг. 2), и при дальнейшем изменении напряжения на входе ток и напряжение одного знака. Происходит перезаряд емкости, нагрузка 3 потребляет энергию. Переключение отводов источника питания и транзисторов 1,

2 идет, как описано выше. Транзисторы 2<sub>3</sub> и 2<sub>4</sub> обеспечивают заряд емкости отрицательной полюсовой, а транзисторы 1<sub>2</sub> и 1<sub>1</sub> обеспечивают разряд емкости.

Повышение к.п.д. за счет уменьшения потерь в транзисторах 1, 2 при емкостной нагрузке 3 по схеме фиг. 1 поясняется чертежом, приведенным на фиг. 2, где:

$U(t)$  — напряжение на нагрузке;

$I(t)$  — ток в нагрузке;

$E_1$ — $E_4$  — напряжения на отводах 4<sub>1</sub>—4<sub>4</sub> соответственно.

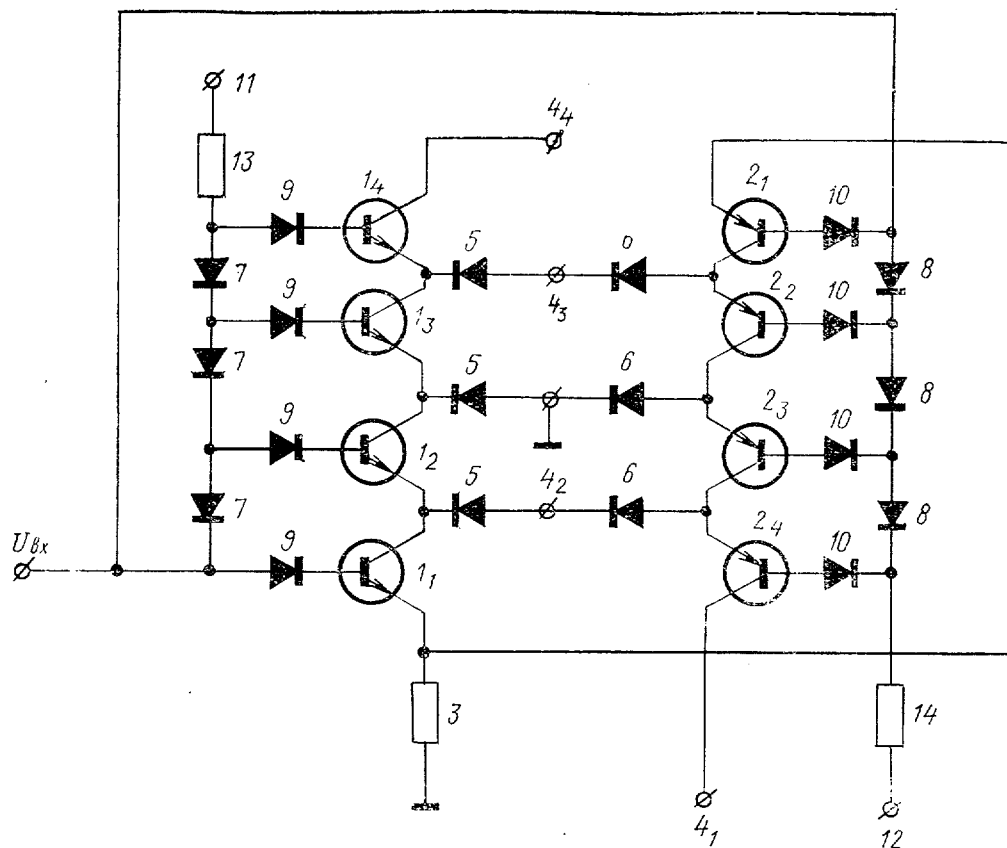
В промежутке времени от  $t_0$  до  $t_2$  и от  $t_4$  до  $t_6$  нагрузка 3 потребляет энергию. В промежутке времени от  $t_2$  до  $t_4$  и от  $t_6$  до  $t_8$  нагрузка 3 отдает энергию в источник питания.

Редкой штриховкой на фиг. 2 показана часть напряжения источника питания, которая падает на транзисторах при данной форме напряжения  $U(t)$  на нагрузке 3 при работе схемы в обычном режиме с двумя источниками питания. Густой штриховкой показана часть напряжения питания, которая падает на регулирующих транзисторах по схеме фиг. 1, при использовании четырех источников питания и при той же форме напряжения на нагрузке. Соотношение площадей, заштрихованных густой и редкой штриховкой, указывает, что в предлагаемом усилителе величина напряжения, падающего на транзисторах, значительно меньше. Следовательно, предлагаемый усилитель экономичнее обычного.

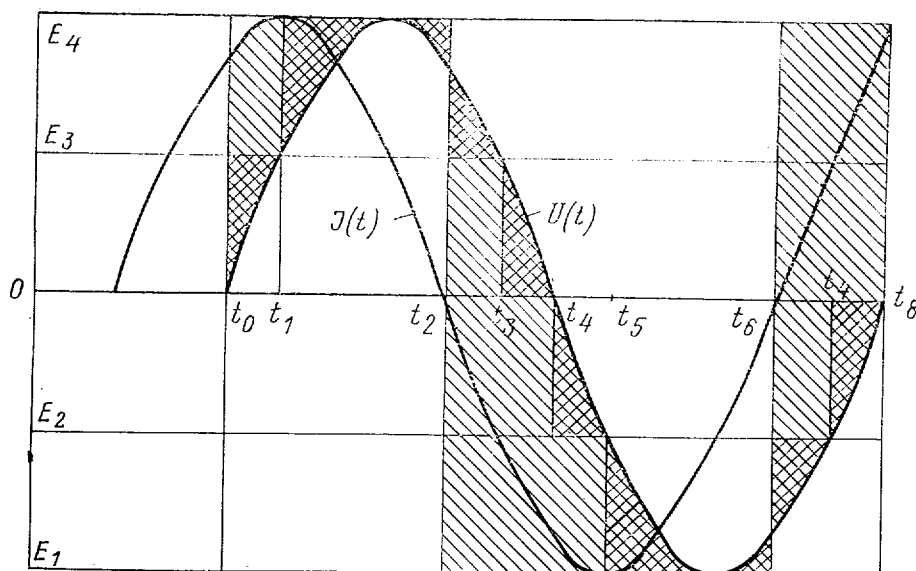
Чем ближе сдвиг по фазе между напряжением и током в нагрузке к 90°, тем более эффективно применение дополнительных связей в усилителе, обеспечивающих разряд емкости нагрузки 3 на последовательные отводы источника питания.

#### Формула изобретения

Двухтактный усилитель мощности, содержащий в одном плече  $n$  транзисторов одного типа проводимости, в другом  $n$  транзисторов противоположного типа проводимости, причем транзисторы в каждом плече включены последовательно в цепь источника питания, эмиттеры первых транзисторов плеч соединены между собой и подключены к общей нагрузке, коллекторы последних транзисторов плеч подключены к выводам источника питания с максимальным и минимальным потенциалами соответственно, а коллекторы остальных транзисторов подключены через диоды к отводам источника питания с промежуточными потенциалами, отличающийся тем, что, с целью снижения мощности потерь при комплексном характере нагрузки, к одному отводу источника питания подсоединены коллектор первого транзистора одного плеча и коллектор  $n-1$  транзистора другого плеча, к следующему отводу — коллектор второго транзистора и  $n-2$  транзистора другого плеча и т. д.



$\varphi_{Uc.1}$



$\varphi_{Uc.2}$