

# О П И С А Н И Е ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 526891

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 01.04.74 (21) 2010749/24

с присоединением заявки —

(23) Приоритет —

(43) Опубликовано 30.08.76. Бюллетень № 32

(45) Дата опубликования описания 14.10.76

(51) М.Кл.<sup>2</sup> G 06 F 7/38

(53) УДК 681.3.51  
(088.8)

(72) Авторы  
изобретения

Б. В. Немытов и А. М. Оранский

(71) Заявитель

Минский радиотехнический институт

## (54) АРИФМЕТИЧЕСКОЕ УСТРОЙСТВО

1

Изобретение относится к вычислительной технике, особенно к специализированным вычислителям, и предназначено для выполнения арифметических операций, вычисления ряда трансцендентных функций, решения задач преобразования координат.

Известны арифметические устройства специализированных цифровых вычислительных машин.

Однако из известных устройств содержит два регистра сдвига, блок запоминания, три сумматора, схему управления, причем выход первого сумматора соединен с входом первого регистра сдвига, выход второго сумматора соединен с входом второго регистра сдвига, выход блока запоминания соединен с входом третьего сумматора [1]. Устройство предназначено для вычисления только функций синуса и косинуса.

Наиболее близким техническим решением к предлагаемому изобретению является устройство, которое содержит три сумматора-вычитателя, два регистра сдвига, две группы элементов «И», блок памяти и блок управления, причем первый вход первого сумматора-вычитателя подключен к первому выходу устройства и первому входу первого регистра сдвига, выход которого подключен к первым входам первой группы элементов «И», первый выход второго сумматора-вычитателя подклю-

2

чен к второму выходу устройства и к первому входу второго регистра сдвига, выход которого подключен к первым входам второй группы элементов «И», первый вход устройства подключен к первому входу третьего сумматора-вычитателя, второй вход которого подключен к выходу блока памяти, второй выход первого сумматора-вычитателя подключен к первому входу блока управления, первые восемь выходов которого подключены соответственно к первым входам первого и второго сумматоров-вычитателей, к вторым входам двух регистров сдвига, к вторым входам двух элементов «И», к третьему входу третьего сумматора-вычитателя и к входу блока памяти [2]. Устройство предназначено для вычисления некоторых прямых и обратных тригонометрических функций — синуса, косинуса, арктангенса, а также выполнения операций умножения и деления двух двоичных чисел.

Однако вычисление тригонометрических функций тангенса и котангенса невозможно.

Цель изобретения — расширение функциональных возможностей, обеспечение вычислений функций  $Y = \operatorname{tg} \Theta$  и  $Y = \operatorname{ctg} \Theta$ .

Это достигается тем, что в предлагаемое устройство дополнительно введены блок сравнения, третья и четвертая группы элементов «И» и две группы элементов «ИЛИ», причем выходы первой и четвертой групп элементов

30

«И» через первую группу элементов «ИЛИ» подключены к второму входу второго сумматора-вычитателя, второй выход которого подключен к первому входу блока сравнения, к второму входу блока сравнения подключен первый выход третьего сумматора-вычитателя, выход блока сравнения подключен к второму входу блока управления, девятый, десятый и одиннадцатый выходы которого подключены к первым входам третьей и четвертой групп элементов «И» и к третьему входу блока сравнения, выходы второй и третьей групп элементов «И» через вторую группу элементов «ИЛИ» подключены к второму входу первого сумматора-вычитателя, вторые входы третьей и четвертой групп элементов «И» объединены с первыми входами соответственно первой и второй групп элементов «И», второй и третий входы устройства подключены соответственно к входам первого и второго регистров сдвига, третий выход устройства подключен к второму выходу третьего сумматора-вычитателя.

На чертеже изображена блок-схема предлагаемого арифметического устройства.

Устройство содержит первый сумматор-вычитатель 1, первый регистр сдвига 2, две группы элементов «И» 3 и 4, группу элементов «ИЛИ» 5, второй сумматор-вычитатель 6, второй регистр сдвига 7, две группы элементов «И» 8 и 9, группу элементов «ИЛИ» 10, блок сравнения 11, третий сумматор-вычитатель 12, блок памяти 13, блок управления 14 (15, 16 и 17 — выходы устройства; 18, 19 и 20 — входы устройства).

Первый выход первого сумматора-вычитателя 1 подключен к первому выходу 15 устройства и к первому входу первого регистра сдвига 2, являющемуся и первым входом 19 устройства, выход регистра 2 подключен к первым входам двух групп элементов «И» 3 и 4, выходы которых соединены соответственно с первыми входами групп элементов «ИЛИ» 10 и 5, выходы этих групп элементов «ИЛИ» соединены соответственно с первыми входами сумматоров-вычитателей 1 и 6; первый выход сумматора-вычитателя 6 подключен к второму выходу 16 устройства и первому входу регистра 7, являющимся и вторым входом 20 устройства, выход регистра 7 подключен к первым входам групп элементов «И» 8 и 9, а их выходы подключены соответственно к вторым входам групп элементов «ИЛИ» 10 и 5. Вторые выходы сумматоров-вычитателей 6, 12 подключены к первому и второму входам блока сравнения 11, выход которого соединен с вторым входом блока управления 14, первый вход которого соединен с вторым выходом сумматора-вычитателя 1; третий выход 17 устройства соединен с одним выходом сумматора-вычитателя 12, вход которого соединен с выходом блока 13 и входом 18 устройства. Одиннадцать выходов блока управления 14 соединены соответственно

с вторыми входами сумматоров-вычитателей 1, 6, 12, с вторыми входами регистров сдвига 2, 7, с вторыми входами групп элементов «И» 3, 4, 8, 9, с входом блока памяти 13 и третьим входом блока сравнения 11.

В устройстве использован своеобразный способ выполнения операций умножения, деления, а также множително-делительной операции вида  $d = \frac{ax}{b}$ , причем она выполняется также за время одного умножения или деления.

Действительно, для числителя и знаменателя уравнения  $d = \frac{ax}{b}$  (где  $a, b, c$  — нормализованные числа) можно подобрать такой множитель  $k = 1 + \sum_0^n \xi_i 2^{-(i+1)}$ , что он преведет операнд ( $b$ ) в величину, равную операнду ( $a$ ). В этом случае искомый результат окажется равным операнду  $c_i$  после  $i$  преобразования, которое предлагается проводить по следующему алгоритму

$$b_{i+1} = b_i + \xi_i b_i 2^{-(i+1)}, \quad b_n \rightarrow a; \quad (1)$$

$$c_{i+1} = c_i + \xi_i c_i 2^{-(i+1)}, \quad c_n \rightarrow d, \quad (2)$$

где направление итерационного процесса определяется знаком

$$\xi_i = \begin{cases} +1, & \text{если } b_{i-1} < a_0, \\ -1, & \text{если } b_{i-1} > a_0, \\ \text{«останов»}, & \text{если } b_{i-1} = a_0, \end{cases} \quad (3)$$

при этом  $i = 0, 1, 2 \dots$ . Выполнение условия  $\lim_{i \rightarrow \infty} b_i = a$  приводит к справедливости равенства  $\lim_{i \rightarrow \infty} c_i = d$ .

Выполнение множително-делительной операции представляет собой итерационный процесс, реализующий зависимости (1) — (3), и состоит из ряда однотипных тактов.

Число ( $c$ ) вводится в сумматор-вычитатель 1, число ( $b$ ) — в сумматор-вычитатель 6, а число ( $a$ ) — в сумматор-вычитатель 12. В регистрах 2 и 7 путем сдвиговой операции реализуется получение величин  $c \cdot 2^{-(i+1)}$  и  $b \cdot 2^{-(i+1)}$  ( $i$  — номер итерации), которые суммируются в соответствии со знаком  $\xi_i$  с соответствующим сумматоров-вычитателей 1 и 6, в которые они поступают через блоки 3, 10 и 9, 5 соответственно. Знак  $\xi_i$  вырабатывается блоком сравнения 11, в котором сравниваются значения ( $a$ ) и ( $b$ ) сумматоров 6 и 12, и сигнал, соответствующий значению  $\xi_i$ , поступает в блок управления 14, вырабатывающий соответствующие управляющие сигналы. Результат операции формируется в сумматоре-вычитателе 1 и поступает на выход 15 устройства.

Если требуется выполнить операцию деления двух чисел вида  $d = \frac{a}{b}$  или  $d = \frac{c}{b}$ , тогда в качестве множителя ( $c$ ) и ( $a$ ) соответ-

венно вводится единица. Для выполнения операции умножения  $d = a \cdot c$  вводится  $b = 1$ . Если на каком-либо такте блоком управления 14 вырабатывается сигнал  $\xi_i = \text{«останов»}$  (а это может быть и на первом такте), то это влечет дополнительное сокращение времени. Максимальное время выполнения указанных операций не превосходит  $n$  тактов сложения. Вычисление тригонометрических функций основано на соотношениях

$$X_i = X_{i-1} - \xi_i Y_{i-1} \cdot 2^{-(i-2)}; \quad (4)$$

$$Y_i = Y_{i-1} + \xi_i X_{i-1} \cdot 2^{-(i-2)}; \quad (5)$$

$$\Theta_i = \Theta_{i-1} - \xi_i \beta_i; \quad (6)$$

где

$$\xi_i = \begin{cases} +1, & \text{если } \gamma_{i-1} \geq 0, \\ -1, & \text{если } \gamma_{i-1} < 0, \\ \text{«останов»}, & \text{если } \gamma_{i-1} = 0. \end{cases} \quad (7)$$

$$i = 1, 2, 3, \dots, n; n = \text{const}; X_i = \cos \Theta; \\ Y_i = \sin \Theta;$$

$$\beta_1 = 90^\circ; \beta_i = \text{arctg } 2^{-(i-2)}; \gamma_i = \Theta - \sum_{j=1}^i \xi_j \beta_j.$$

Время вычисления тригонометрических функций состоит из  $n$  тактов сложения и тактов сдвига для получения величин

$$Y_{i-1} \cdot 2^{-(i-2)} \text{ и } X_{i-1} \cdot 2^{-(i-2)}. \quad (8)$$

Используя описанную операцию деления, приняв в качестве операндов величины  $X_i$  и  $Y_i$ , устройство позволяет вычисление функций  $\text{tg } \Theta$  и  $\text{ctg } \Theta$ .

При вычислении тригонометрических функций в сумматор-вычитатель 1 вводится исходная величина  $1/k_n = \text{const}$ , где  $k_n = \sqrt{\prod_{j=1}^n (1+2^{-2(j-1)})}$ , а в сумматор-вычитатель 12 аргумент  $\Theta$  через вход 18 устройства. Константы  $\beta_i$  считываются из блока памяти 13 и подаются на вход сумматора-вычитателя 12, по знаковому разряду которого, находящемуся слева от двоичной запятой, блоком сравнения 11 определяется величина  $\xi_i$ , в соответствии с которой ведется управление процессом вычисления блоком управления 14.

При вычислении функции  $\text{arcsin } Z$ ,  $\text{arccos } Z$ ,  $\text{arctg } Z$ ,  $\text{arcctg } Z$  в соответствующие регистры записываются  $Z$ -значения синуса, косинуса, тангенса, котангенса. Обратные величины получают в сумматоре-вычитателе 12. Так, например, при вычислении  $\text{arcctg } Z$ , в регистр 2 записывается  $Z$ , а в регистр 7 единица. Время вычисления обратных тригонометрических функций равно времени вычисления прямых. При вычислении корня квадратного из величины  $X$  в регистр 2 заносится величина  $\frac{X+0,25}{k_n}$ , а в регистр 7—

0. Время вычисления также равно времени вычисления прямых функций.

При решении задач преобразования координат из декартовой системы в полярную процесс вычисления подчиняется также выражениям (4)—(6). Исходные данные заносятся в регистры 2 и 7. Время преобразования равно времени вычисления тригонометрической функции.

Время вычисления  $t_1$  значения трансцендентной функции или преобразования координат составляет величину

$$t_1 \leq nT_{\Sigma} + \frac{n^2}{2} T_{\text{сдв}}, \quad (9)$$

где  $T_{\Sigma}$  — время такта суммирования;

$T_{\text{сдв}}$  — время такта сдвига;

$n$  — количество итерационных шагов.

Время выполнения  $t_2$  любой из указанных выше арифметических операций составляет величину

$$t_2 \leq nT_{\Sigma},$$

что подчеркивает высокое быстродействие устройства при широком круге функциональных возможностей.

Предусмотренная возможность «останова» процесса при  $b_{i-1} = a_0$  (3) или  $\gamma_{i-1} = 0$  (7) дает дополнительное сокращение времени вычислений по сравнению с известными устройствами.

Максимальную погрешность вычислений  $\epsilon$  можно оценить выражением  $\epsilon \leq \text{arc tg } 2^{-n} + n\pi 2^{-n} + 2^{-n}(1-2^{-n})$ . (10)

#### Формула изобретения

Арифметическое устройство, содержащее три сумматора-вычитателя, два регистра сдвига, две группы элементов «И», блок памяти и блок управления, причем первый выход первого сумматора-вычитателя подключен к первому выходу устройства и к первому входу первого регистра сдвига, выход которого подключен к первым входам первой группы элементов «И», первый выход второго сумматора-вычитателя подключен к второму выходу устройства и к первому входу второго регистра сдвига, выход которого подключен к первым входам второй группы элементов «И», первый вход устройства подключен к первому входу третьего сумматора-вычитателя, второй вход которого подключен к выходу блока памяти, второй выход первого сумматора-вычитателя подключен к первому входу блока управления, первые восемь выходов которого подключены соответственно к первым входам первого и второго сумматоров-вычитателей, к вторым входам двух групп элементов «И», к третьему входу третьего сумматора-вычитателя и к входу блока памяти, отличающе-

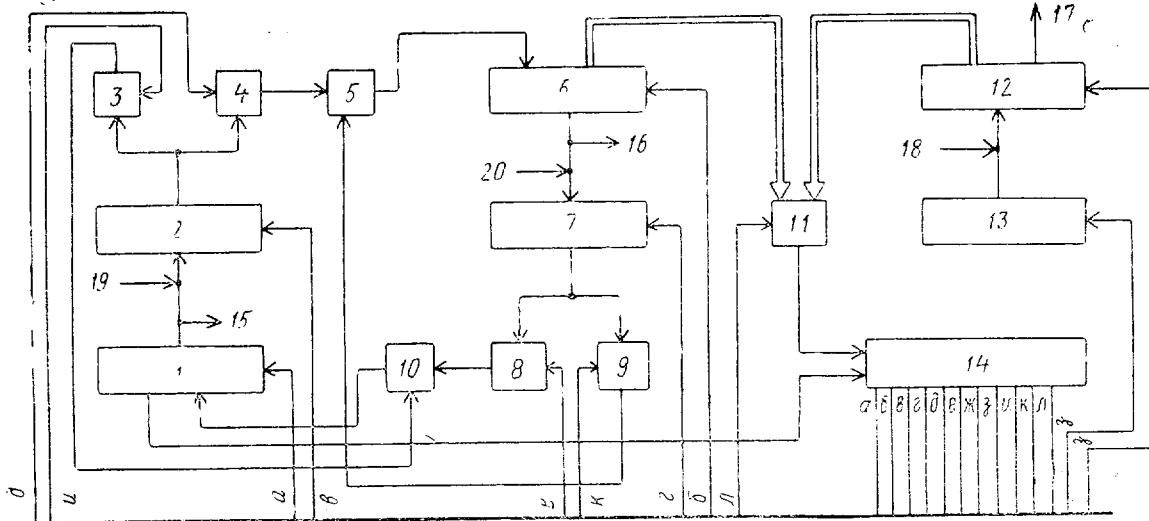
ся тем, что, с целью расширения функциональных возможностей, оно содержит третью и четвертую группы элементов «И», блок сравнения и две группы элементов «ИЛИ», причем выходы первой и четвертой групп элементов «И» через первую группу элементов «ИЛИ» подключены к второму входу второго сумматора-вычитателя, выход которого подключен к первому входу блока сравнения, к второму входу блока сравнения подключен первый выход третьего сумматора-вычитателя, выход блока сравнения подключен к второму входу блока управления, девятый, десятый и одиннадцатый выходы которого подключены соответственно к первым входам третьей и четвертой групп элементов «И» и к третьему входу блока сравнения, выходы второй и третьей групп элементов «И» через вторую

группу элементов «ИЛИ» подключены к второму входу первого сумматора-вычитателя, вторые входы третьей и четвертой групп элементов «И» объединены с первыми входами соответственно первой и второй групп элементов «И», второй и третий входы устройства подключены соответственно к входам первого и второго регистров сдвига, третий выход устройства подключен к второму выходу третьего сумматора-вычитателя.

Источники информации, принятые во внимание при экспертизе.

1. Оранский А. М. и др. Быстродействующее устройство вычисления синусно-косинусных функций. Вестник Белорусского университета, сер. 1, 1969, № 3.

2. Авт. св. СССР № 234753, кл. G 06 F 7/38, 1967.



Составитель В. Крылова

Редактор Е. Караулова

Техред З. Тараненко

Корректор И. Симкина

Заказ 926/1221

Изд. № 1673

Тираж 864

Подписное

ЦНИИПИ Государственного комитета Совета Министров СССР

по делам изобретений и открытий  
Москва, Ж-35, Раушская наб., д. 4/5

Тип. Харьк. фил. пред. «Патент»