



О П И С А Н И Е  
ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву № 650245

(22) Заявлено 26.01.77(21) 2447277/18-09

с присоединением заявки № -

(23) Приоритет -

Опубликовано 25.08.79. Бюллетень № 31

Дата опубликования описания 25.08.79

(11) 681566

(51) М. Кл.<sup>2</sup>

H 04 L 7/02

(53) УДК 621.394.  
.662(088.8)

(72) Автор  
изобретения

С. А. Ганкевич

(71) Заявитель

Минский радиотехнический институт

(54) УСТРОЙСТВО ДЛЯ СИНХРОНИЗАЦИИ МНОГОКАНАЛЬНЫХ  
РАВНОДОСТУПНЫХ СИСТЕМ СВЯЗИ

1

Изобретение относится к технике связи и может быть использовано для цикловой и канальной синхронизации многоканальных адресных систем радиосвязи с временным делением каналов.

Из основного авт. св. № 650245 известно устройство для синхронизации многоканальных равнодоступных систем связи, содержащее последовательно соединенные фильтр, блок фазирования и распределитель временных каналов, выход которого соединен с другим входом блока фазирования, а также блок тактовой синхронизации, соединенный по входу с фильтром, причем на управляющие входы блока фазирования и блока тактовой синхронизации подан сигнал управления, управляемый коммутатор и коммутируемый временной дискриминатор, при этом другой выход распределителя временных каналов соединен через управляемый коммутатор с другими входами блока тактовой синхронизации, коммутируемого временного дискриминатора, распределителя временных каналов и фильтра, а дополнительный выход блока фазирования соединен

2

с дополнительным входом управляемого коммутатора, соответствующий вход которого и выход коммутируемого временного дискриминатора соединены с соответствующими выходом и входом блока тактовой синхронизации, при этом один из входов коммутируемого временного дискриминатора соединен с входом фильтра, а на управляющий вход управляемого коммутатора поданы сигналы управления.

15 Однако такое устройство имеет невысокую точность синхронизации. Цель изобретения - повышение точности синхронизации.

20 Это достигается тем, что в устройстве для синхронизации многоканальных равнодоступных систем связи, содержащее последовательно соединенные фильтр, блок фазирования и распределитель временных каналов, выход которого соединен с другим входом блока фазирования, а также блок тактовой синхронизации, соединенный по входу с фильтром, причем на управляющие входы блока фазирования и блока тактовой синхронизации

30

ций подан сигнал управления, управляемый коммутатор и коммутируемый временной дискриминатор, при этом другой выход распределителя временных каналов соединен через управляемый коммутатор с другими входами блока тактовой синхронизации, коммутируемого временного дискриминатора, распределителя временных каналов и фильтра, а дополнительный выход блока фазирования соединен с дополнительным входом управляемого коммутатора, соответствующий вход которого и выход коммутируемого временного дискриминатора соединены с соответствующими выходом и входом блока тактовой синхронизации, при этом один из входов коммутируемого временного дискриминатора соединен с входом фильтра, а на управляющий вход управляемого коммутатора поданы сигналы управления, введен блок выбора циклового синхросигнала, ко входам которого подключены дополнительные выходы блока фазирования, распределителя временных каналов и коммутируемого временного дискриминатора, а выход блока выбора циклового синхросигнала подключен к дополнительным входам управляемого коммутатора и коммутируемого временного дискриминатора.

На фиг. 1 изображена структурная электрическая схема предлагаемого устройства; на фиг. 2 - схема блока выбора циклового синхросигнала.

Устройство для синхронизации многоканальных равнодоступных систем связи содержит фильтр 1, блок 2 фазирования, распределитель 3 временных каналов, блок 4 тактовой синхронизации, управляемый коммутатор 5, коммутируемый временной дискриминатор 6 и блок 7 выбора циклового синхросигнала.

Устройство работает следующим образом.

Групповой сигнал, состоящий из неперекрывающихся во времени сигналов различных станций, поступает на блок 2 фазирования и блок 4 тактовой синхронизации.

В каждом временном канале с помощью блока 2 фазирования производят обнаружение и прием синхросигнала, выбор синхросигнала, имеющего минимальную задержку.

Импульс, соответствующий концу циклового синхросигнала, подается на вход установки "0" счетчика 8 емкостью  $N+1$  ( $N$ -число временных каналов). На счетный вход счетчика 8 поступает последовательность управляющих импульсов распределителя 3. При переходе счетчика 8 в состояние "N", соответствующее началу временного канала, занятого хранирующей

станцией, с дешифратора 9 на элемент И 10 подается разрешение. Разрешение на вторые входы элементов И 10, 11 подается с триггера 12. Импульс, соответствующий началу канала, с выхода управляемого коммутатора 5 через элемент И 10 перебрасывает триггер 13, в результате чего распределитель 3 подключается к блоку 4 тактовой синхронизации. Началу следующего временного канала соответствует "1" - состояние счетчика 8. При этом разрешение с дешифратора 14 подается на элемент И 11 и импульс начала временного канала через элемент И 10 с помощью триггера 13 подключает распределитель 3 к блоку 4 тактовой синхронизации.

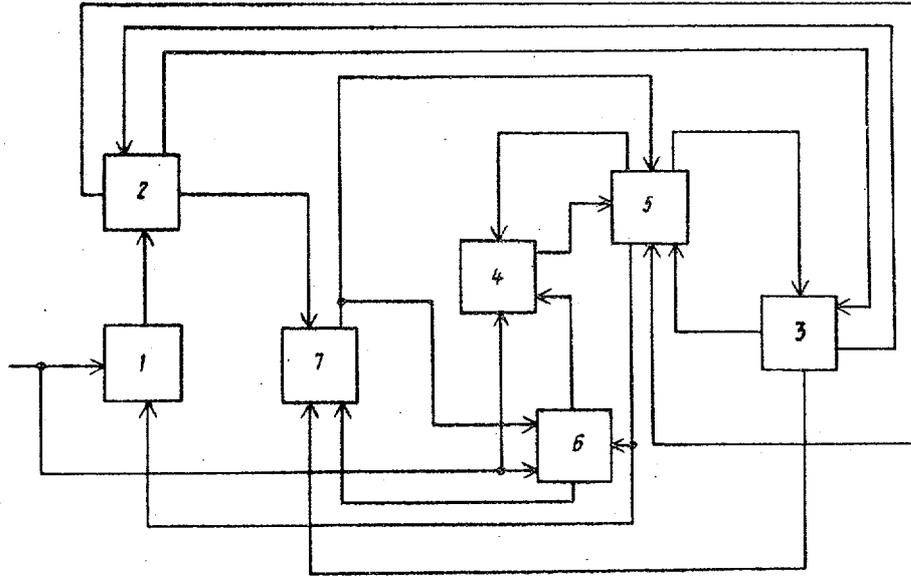
Если хранирующая станция закончила сеанс связи, сигналом "конец передачи", поступающим на вход триггера 13 через элемент И 16, открытый сигналом дешифратора 17, элемент ИЛИ 18, элемент ИЛИ 15 в конце временного канала, распределитель 3 подключается к блоку 4 тактовой синхронизации и опрокидывается триггер 12, в результате чего на элементы И 10, 11 подается запрет. Одновременно на сумматор 19 по модулю два подается потенциал и все станции, работающие на прием, инвертируют канальный синхросигнал, поступающий на вход сумматора 19 по модулю два.

Превая, вышедшая на передачу, станция становится хранирующей. Синхросигнал, принятый другими станциями, опрокидывает триггер 12 в состояние "1" и процесс повторяется.

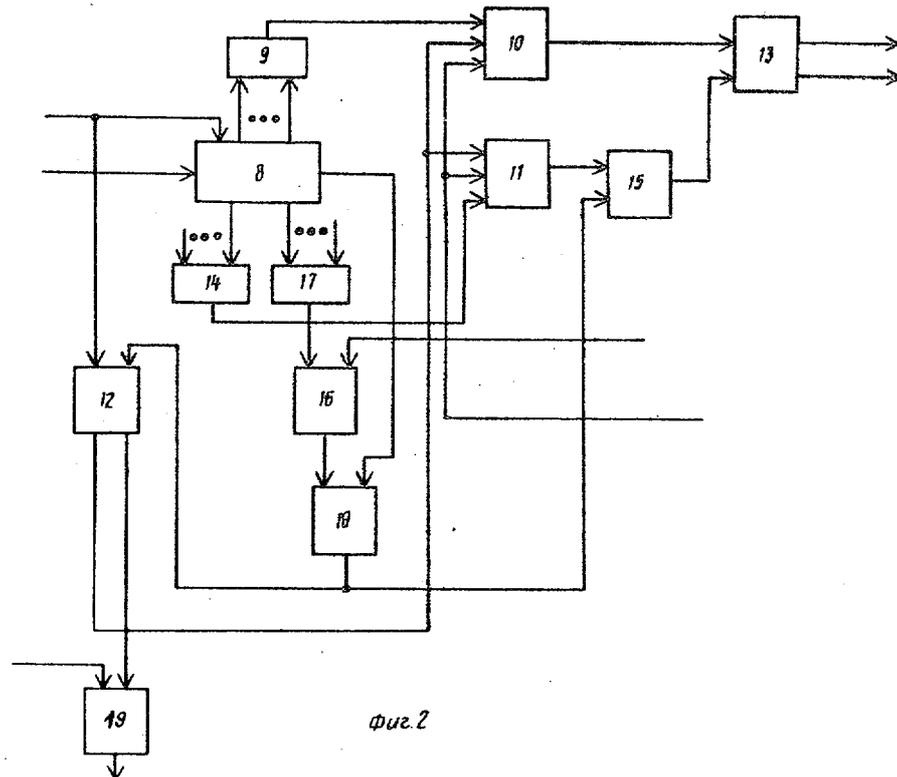
При отсутствии циклового синхросигнала в  $N$ -временных каналах сигнал с выхода счетчика 8 через элемент ИЛИ 18 и элемент ИЛИ 15 опрокидывает триггеры 12 и 13 и происходит процесс смены хранирующей станции.

#### Формула изобретения

Устройство для синхронизации многоканальных равнодоступных систем связи по авт. св. № 650245, о т л и ч а ю щ е е с я тем, что, с целью повышения точности синхронизации, введен блок выбора циклового синхросигнала, ко входам которого подключены дополнительные выходы блока фазирования, распределителя временных каналов и коммутируемого временного дискриминатора, а выход блока выбора циклового синхросигнала подключен к дополнительным входам управляемого коммутатора и коммутируемого временного дискриминатора.



Фиг.1



Фиг.2

Составитель Т. Маркина

Редактор М. Рогова    Техред Л. Алферова    Корректор С. Патрушева

Заказ 5106/52    Тираж 775    Подписное

ЦНИИПИ Государственного комитета СССР

по делам изобретений и открытий

11-3035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4