

Союз Советских
Социалистических
Республик



Государственный комитет
СССР
по делам изобретений
и открытий

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 691856

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 18.01.77 (21) 2444538/18-24

с присоединением заявки № —

(23) Приоритет —

Опубликовано 15.10.79. Бюллетень № 38

Дата опубликования описания 15.10.79

(51) М. Кл.²

G 06 F 11/00

G 06 F 7/385

(53) УДК 681.3
(088.8)

(72) Авторы
изобретения

Б. Г. Лысиков и А. А. Шостак

(71) Заявитель

Минский радиотехнический институт

ВСЕСОЮЗНАЯ

ПАТЕНТО-

ТЕХНИЧЕСКАЯ

КОЛЛЕКЦИЯ

(54) ПАРАЛЛЕЛЬНЫЙ СУММАТОР С КОНТРОЛЕМ ПО ЧЕТНОСТИ

1

Изобретение относится к области вычислительной техники, в частности, к структурам цифровых арифметических устройств, контроль которых организован по четности, а используемые сумматоры формируют разрядные переносы параллельным образом.

Известны сумматоры, содержащие в каждом разряде схему образования параллельного переноса из разряда, включающую схемы формирования функций генерации и транзита переноса, выходы которых соединены со входами собственно схемы образования параллельного переноса из разряда, на дополнительные входы которой поступают сигналы функций генерации и транзита переноса из предыдущих разрядов, а выход является выходом схемы образования параллельного переноса из разряда, схему суммы, входы которой соединены с выходами схемы образования параллельного переноса из предыдущего разряда и схем формирования функций генерации и транзита переноса этого же разряда [1].

Разрядные суммы при этом формируются в соответствии с выражением

2

$$S_n = G_n + T_n + C_{n-1} \quad (1)$$

где $G_n = a_n b_n$,

$T_n = a_n + b_n$ — соответственно функции генерации и транзита переноса n -го разряда;

C_{n-1} — перенос из предыдущего $(n-1)$ -го разряда;

a_n, b_n — разрядные слагаемые.

Недостатком известных сумматоров является невозможность обнаружения ошибок, вызываемых неисправностью собственно схемы образования параллельных переносов из разрядов (схемы образования параллельных переносов за исключением схем формирования функций G_n и T_n), при организации их контроля по четности.

Из известных сумматоров с параллельными переносами и контролем по четности наиболее близким по технической сущности к изобретению является параллельный сумматор с контролем по четности, содержащий в каждом разряде блок формирования суммы с функциональной зависимостью от переноса, причем первый, второй и третий выходы блока формирования

параллельного переноса четных разрядов сумматора соединены соответственно с первым, вторым и третьим входом блока формирования суммы с функциональной зависимостью от переноса [2].

Здесь при формировании разрядных сумм предполагается использование выражения

$$\begin{aligned} S_n = & a_n \cdot b_n \cdot C_n \cdot C_{n-1} + \bar{G}_n \bar{C}_n \cdot C_{n-1} + \\ & + T_n \cdot \bar{C}_n \cdot \bar{C}_{n-1} + \bar{T}_n \cdot C_n \cdot C_{n-1} \end{aligned} \quad (2)$$

что позволяет:

- во-первых, применять в схемах суммы и переносов общие схемы формирования функций генерации и транзита переноса;
- во вторых, обеспечить высокое быстродействие (разрядная сумма по C_n переносу формируется в три уровня).

К основным недостаткам следует отнести:

- относительно низкий уровень контроля собственно схем образования параллельных переносов из разрядов (в 50% случаев эти схемы не контролируются по четности).

Действительно, так как булевые разности от S_n и S_{n+1} сумм соответственно равны 1 и \bar{M}_{n+1} , то ошибка в образовании переноса не всегда будет обнаружена контролем по четности, вопреки распространенному мнению [2], а лишь в случае равенства нулю полусуммы следующего разряда.

- не позволяет организовать контроль схем, формующих инверсии C_n переносов.

- использование в схеме суммы сумматора схем, формирующих разрядные суммы в соответствии с выражением (2), требует увеличения ее оборудования примерно на 40% в сравнении с исходным вариантом (то есть, когда разрядные суммы формируются в соответствии с соотношением (1)).

Целью изобретения является повышение контролирующей способности как за счет увеличения процента обнаруживаемых ошибок, так и за счет сокращения избыточного оборудования.

Поставленная цель достигается тем, что в каждый нечетный разряд сумматора введены блок формирования поразрядной суммы, блок формирования дублирующего переноса и блок сравнения, причем первый вход блока формирования поразрядной суммы соединен с первым входом блока формирования дублирующего переноса и является входом устройства, первый и второй выходы блока формирования параллельного переноса нечетных разрядов соединены соответственно со вторым и третьим входом блока формирования поразрядной суммы соответствующего разряда, третий выход блока формирования параллельного переноса каждого нечетного разряда соединен с первым входом соответствующего блока сравнения и с четвертым входом

блока формирования суммы с функциональной зависимостью от переноса последующего четного разряда, третий выход каждого четного блока формирования параллельного переноса соединен соответственно с первым входом блока формирования поразрядной суммы последующего нечетного разряда, первый и второй выходы блока формирования параллельного переноса каждого нечетного разряда соединены соответственно со вторым и третьим входом соответствующего блока формирования дублирующего переноса, выход которого соединен со вторым входом соответствующего блока сравнения, выход блока сравнения является выходом устройства.

Таким образом, сумматор построен с решетчатой функциональной зависимостью суммы от переноса, то есть, если S_n сумма зависит от переносов C_n и C_{n-1} соответственно из собственного и предыдущего разрядов и формируется в соответствии с выражением (2), что S_{n+1} и S_{n-1} суммы зависят соответственно от C_n и C_{n-2} переносов из предыдущего разряда и формируются согласно соотношению (1).

В этом случае ошибка в образовании C_n переноса, вызванная любой неисправностью схемы образования параллельного переноса, будет обнаружена контролем по четности, так как булевые разности dS_n/dC_n и dS_{n+1}/dC_n всегда равны единице. Ошибка же в формировании C_{n+1} переноса будет всегда обнаружена контролем по четности, если она вызвана неисправностью только схемы формирования G_{n+1} или T_{n+1} функции (так как разрядная сумма $S_{n+1} = G_{n+1} \neq T_{n+1} \neq C_n$ не обнаружена контролем, как и в известном сумматоре, в 50% случаев (в предлагаемом сумматоре, когда полусумма H_{n+2} следующего разряда равна нулю), если она вызвана неисправностью собственно схемы образования параллельного переноса).

Введение в сумматор $n/2$ (n -разрядность сумматора) схем формирования дублирующих переносов с их последующим сравнением с дублируемыми переносами позволяет организовать полный контроль сумматора.

На чертеже приведена структурная схема параллельного сумматора с контролем по четности.

Сумматор содержит в каждом разряде блок 1 формирования параллельного переноса, блок 2 формирования суммы с функциональной зависимостью от переноса в разрядах с четными номерами, входы 3 и 4 которого соединены с выходами блока 1 формирования параллельных переносов из собственного и предыдущего разрядов, блок 5 формирования

поразрядной суммы в разрядах с нечетными номерами, вход 6 которого соединен с выходом блока 1 формирования параллельного переноса из предыдущего разряда (для первого разряда на этот вход поступает входной перенос сумматора C_0).

Блок 1 формирования параллельного переноса из разряда в каждом разряде содержит элемент И 7 и элемент ИЛИ 8, которые выполняют функцию генерации и транзита переноса, соответственно выходы которых соединены со входами узла 9 формирования параллельного переноса из разряда, на дополнительные входы 10 которого поступают сигналы функций генерации и транзита переноса из предыдущих разрядов, а выход является выходом блока 1 формирования параллельного переноса из разряда.

Дополнительные входы 11 и 12 блоков 2(5) в каждом разряде соединены с выходами элементов И 7 и ИЛИ 8 формирования функций генерации и транзита переноса этого же разряда.

Сумматор содержит в разрядах с нечетными номерами блок 13 формирования дублирующего переноса, входы которого соединены с выходами блока 1 формирования параллельного переноса из предыдущего разряда элемента И 7 и элемента ИЛИ 8 формирования функций генерации и транзита переноса этого же разряда, а выход подключен к первому входу блока 14 сравнения, второй вход которого соединен с выходом блока 1 формирования параллельного переноса из этого же разряда.

Сумматор работает следующим образом. Пусть ошибка в образовании параллельного переноса, например, из 1-го разряда C_1 , вызвана неисправностью элемента И 7 формирования функции генерации или элемента ИЛИ 8 транзита переноса. Тогда эта ошибка обязательно вызовет ошибки в формировании S_1 и S_2 сумм, что будет обнаружено контролем по четности, так как общее число ошибок в разрядах суммы и переноса нечетно. Распространение же ошибки переноса C_1 вдоль разрядов сумматора не нарушает условие нечетности общего числа ошибок в разрядах суммы и переноса. Если же ошибка в образовании параллельного переноса вызвана неисправностью узла 9 формирования параллельного переноса из разряда, то она будет обнаружена контролем по четности, если номер разряда сумматора, в котором произошла ошибка, четный, например 2-й, так как она при этом вызовет ошибки в разрядных суммах S_2 и S_3 , не всегда будет обнаружена контролем по четности, если номер разряда, в котором произошла

ошибка, нечетный, например 1-й, так как она может вызвать ошибку в разрядной сумме S_2 (случай необнаружения ошибки), а может и не вызвать ошибку в разряде суммы (случай обнаружения ошибки).

В нечетных разрядах ошибка в работе узла 9 будет обнаружена в результате сравнения выхода сигналов на выходе блока 1 с выходом блока 13 формирования дублирующего переноса блоком 14 сравнения.

Таким образом, введение в параллельный сумматор с контролем по четности в разрядах с нечетными номерами $n/2$ блоков формирования дублирующих переносов $n/2$ блоков сравнения и $n/2$ блоков формирования поразрядной суммы позволит обнаруживать контролем по четности все сочетания ошибок, вызываемые одиночной неисправностью сумматора.

Формула изобретения

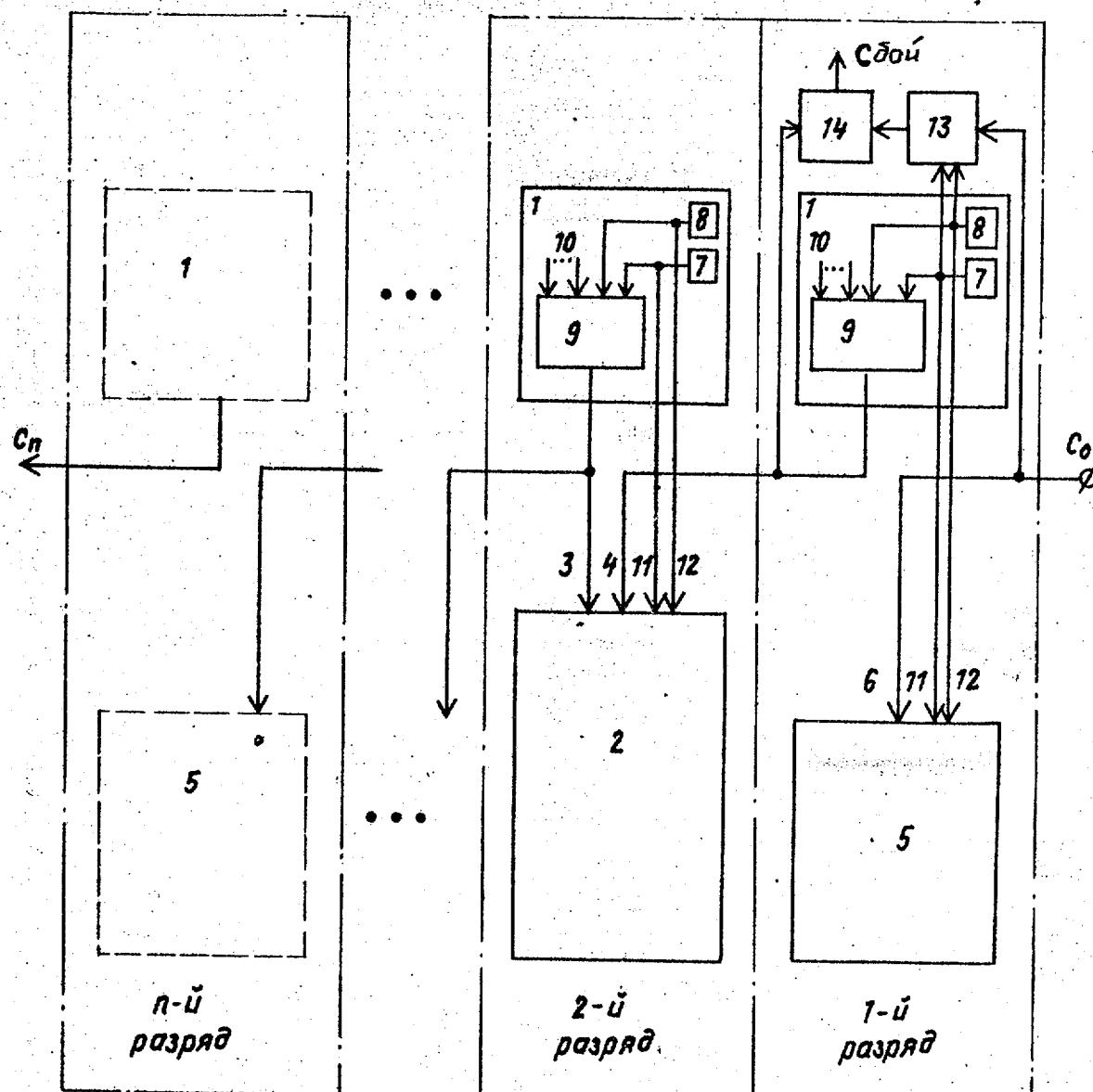
Параллельный сумматор с контролем по четности, содержащий в каждом разряде блок формирования параллельного переноса, каждый четный разряд содержит блок формирования суммы с функциональной зависимостью от переноса, причем первый, второй и третий выходы блока формирования параллельного переноса четных разрядов сумматора соединены соответственно с первым, вторым и третьим входом блока формирования суммы с функциональной зависимостью от переноса, отличающейся тем, что, с целью повышения контролирующей способности сумматора, в каждый нечетный разряд сумматора введены блок формирования поразрядной суммы, блок формирования дублирующего переноса и блок сравнения, причем первый вход блока формирования поразрядной суммы соединен с первым входом блока формирования дублирующего переноса, первый вход блока формирования поразрядной суммы первого разряда является входом устройства, первый и второй выходы блока формирования параллельного переноса нечетных разрядов соединены соответственно со вторым и третьим входом блока формирования поразрядной суммы соответствующего разряда, третий выход блока формирования параллельного переноса каждого нечетного разряда соединен с первым входом соответствующего блока сравнения и с четвертым входом блока формирования суммы с функциональной зависимостью от переноса последующего четного разряда, третий выход каждого четного блока формирования параллельного переноса соединен соответственно с первым входом блока формирования поразрядной суммы последующего нечетного разряда, первый и второй выходы блока формирования параллель-

Пого переноса каждого нечетного разряда соединены соответственно со вторым и третьим входом соответствующего блока формирования публирующего переноса, выход которого соединен со вторым входом соответствующего блока сравнения, выход блока сравнения является выходом устройства.

Источники информации,

принятые во внимание при экспертизе

- Селлерс С. Методы обнаружения ошибок в работе ЭЦВМ. М., "Мир", с. 118–119, 1972.
- Селлерс Ф. Методы обнаружения ошибок в работе ЭЦВМ. М. "Мир", с. 127–130, 1972 (прототип).



Составитель И. Сигалов

Техред Л. Алферова

Корректор Т. Скворцова

Редактор Э. Губнишская

Заказ 6217/39

Тираж 780
ЦНИИПП Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Подписьное

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4