

Союз Советских
Социалистических
Республик



Государственный комитет
Совета Министров СССР
по делам изобретений
и открытий

О П И С А Н И Е
ИЗОБРЕТЕНИЯ
К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 553754

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 04.03.75 (21) 2112148/09

с присоединением заявки № —

(23) Приоритет —

Опубликовано 05.04.77. Бюллетень № 13

Дата опубликования описания 08.06.77

(51) М. Кл.² Н 04L 7/08
G 06F 15/36

(53) УДК 621.394.662.
.2(088.8)

(72) Автор
изобретения

В. В. Лосев

(71) Заявитель

Минский радиотехнический институт

(54) УСТРОЙСТВО ДЛЯ СИНХРОНИЗАЦИИ
ПСЕВДОСЛУЧАЙНЫХ СИГНАЛОВ

1

Изобретение относится к радиотехнике и может использоваться в устройствах дискретной обработки информации.

Известно устройство для синхронизации инверсно-модулированных последовательностей, содержащее коррелятор, к второму входу которого подключены последовательно включенные генератор опорной последовательности и блок управления, связанный с выходом коррелятора, два регистра сдвига, сумматор по модулю два, мажоритарный элемент и дифференцирующая цепь [1].

Однако это устройство отличается сравнительно высокой сложностью.

Наиболее близким техническим решением является устройство для синхронизации псевдослучайных сигналов, содержащее регистр сдвига, выходы соответствующих разрядов которого через сумматор подключены к входному коммутатору, включенному между входами регистра сдвига и сумматора, и к входу основного счетчика через элемент ИЛИ—НЕ, на управляющий вход которого подан соответствующий сигнал [2].

Однако в этом устройстве невозможно получение синхронизации при приеме инверсно-модулированных последовательностей.

Цель изобретения — обеспечение синхронизации при приеме инверсно-модулированных последовательностей.

2

Для этого в устройстве для синхронизации псевдослучайных сигналов, содержащее регистр сдвига, выходы соответствующих разрядов которого через сумматор подключены к входному коммутатору, включенному между входами регистра сдвига и сумматора, и к входу основного счетчика через элемент ИЛИ—НЕ, на управляющий вход которого подан соответствующий сигнал, введены дополнительный счетчик, инвертор и элементы И и ИЛИ, при этом выход сумматора через последовательно соединенные элемент И, управляющий вход которого соединен с управляющим входом элемента ИЛИ—НЕ через инвертор, и дополнительный счетчик подключен к инвертирующему входу регистра сдвига и к одному из входов элемента ИЛИ, к другому входу которого подключен выход основного счетчика, а выход элемента ИЛИ подключен к управляющему входу входного коммутатора, кроме того, выход элемента ИЛИ—НЕ подключен к установочному входу дополнительного счетчика, а выход элемента И — к установочному входу основного счетчика.

На чертеже представлена структурная электрическая схема устройства.

Устройство для синхронизации псевдослучайных сигналов содержит регистр 1 сдвига, 30 выходы соответствующих разрядов которого

через сумматор 2 подключены к входному коммутатору 3, включенному между входами регистра 1 сдвига и сумматора 2, и к входу основного счетчика 4 через элемент ИЛИ—НЕ 5, на управляющий вход которого подан соответствующий сигнал, дополнительный счетчик 6, инвертор 7, и элементы И и ИЛИ 8 и 9, при этом выход сумматора 2 через последовательно соединенные элемент И 8, управляющий вход которого соединен с управляющим входом элемента ИЛИ—НЕ 5 через инвертор 7, дополнительный счетчик 6 подключен к инвертирующему входу регистра 1 сдвига и к одному из входов элемента ИЛИ 9, к другому входу которого подключен выход основного счетчика 4, а выход элемента ИЛИ 9 подключен к управляющему входу входного коммутатора 3, кроме того, выход элемента ИЛИ—НЕ 5 подключен к установочному входу дополнительного счетчика 6, а выход элемента И 8 — к установочному входу основного счетчика 4, и один из контактов входного коммутатора 3 — к коррелятору 10.

Устройство работает следующим образом.

В исходном состоянии элементы И и ИЛИ—НЕ заперты управляющим сигналом, переключатели входного коммутатора 3 находятся в верхнем положении и регистр 1 заполняется символами последовательности, поступающей на вход. Через n тактов, когда все ячейки регистра заполняются, управляющий сигнал снимается. Поступающая из канала и записываемая в регистр 1 информация контролируется сумматором 2. При отсутствии ошибок во входной последовательности на выходе сумматора 2 появляются нулевые сигналы, поскольку его подключение к регистру 1 выполняется на основе проверочного полинома. Пусть m — максимальное расстояние между отводами регистра 1. Тогда, через m тактов после снятия управляющего сигнала все содержимое регистра 1 будет проконтролировано сумматором 2. При приеме без ошибок это соответствует появлению на выходе сумматора 2 подряд m нулей (при приеме прямой последовательности) или m единиц (при приеме инвертированной последовательности). Единичные сигналы подсчитываются дополнительным счетчиком 6, а нулевые основным счетчиком 4. Появление сигнала переполнения любого из этих счетчиков 4 и 6 свидетельствует о том, что в регистре 1 находится неискаженный отрезок входной последовательности. Сигнал переполнения через элемент ИЛИ 9 переводит переключатели входного коммутатора 3 в нижнее положение. При этом регистр 1 и сумматор 2 образуют опорный генератор и начинается проверка правильности синхронизации с помощью коррелятора 10.

Если входная последовательность принимается с ошибками, то счетчики 4 и 6 устанавливаются в нулевое положение сигналами с выходов элементов И и ИЛИ—НЕ 8 и 5 и ввод символов продолжается до тех пор, пока не будет получено подряд m нулей или m единиц. Порог счетчиков 4 и 6 может быть сделан больше, чем m , при этом некоторые или все символы будут проконтролированы сумматором 2 более одного раза.

Если принимается инвертированная последовательность, то содержимое регистра 1 при переводе его в режим опорного генератора необходимо инвертировать. Это делается путем подачи на его инвертирующий вход сигнала переполнения дополнительного счетчика 6.

Предлагаемое устройство позволяет обеспечить синхронизацию при приеме инверсно-модулированных последовательностей простыми техническими средствами.

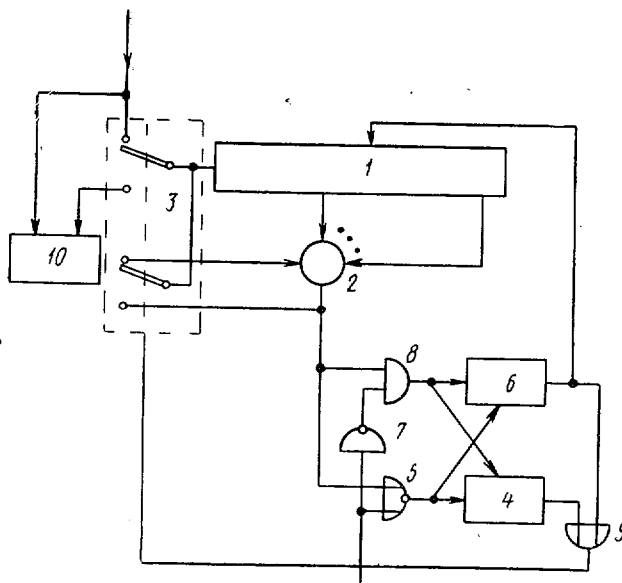
Формула изобретения

Устройство для синхронизации псевдослучайных сигналов, содержащее регистр сдвига, выходы соответствующих разрядов которого через сумматор подключены к входному коммутатору, включенному между входами регистра сдвига и сумматора, и к входу основного счетчика через элемент ИЛИ—НЕ, на управляющий вход которого подан соответствующий сигнал, отличающееся тем, что, с целью обеспечения синхронизации при приеме инверсно-модулированных последовательностей, введены дополнительный счетчик, инвертор и элемент И и ИЛИ, при этом выход сумматора через последовательно соединенные элемент И, управляющий вход которого соединен с управляющим входом элемента ИЛИ—НЕ через инвертор, и дополнительный счетчик подключен к инвертирующему входу регистра сдвига и к одному из входов элемента ИЛИ, к другому входу которого подключен выход основного счетчика, а выход элемента ИЛИ подключен к управляющему входу входного коммутатора, кроме того, выход элемента ИЛИ—НЕ подключен к установочному входу дополнительного счетчика, а выход элемента И — к установочному входу основного счетчика.

Источники информации, принятые во внимание при экспертизе изобретения:

1. Авторское свидетельство СССР № 486481, кл. Н 04L 7/08, 1974.

2. Авторское свидетельство СССР № 488353, кл. Н 04L 7/08, G 06F 15/36, 1973.



Составитель Е. Любимова

Редактор С. Титова

Техред А. Камышникова

Корректоры: Л. Брахнина
и Л. Орлова

Заказ 1070/7

Изд. № 25

Тираж 815

Подписано*

ЦНИИПИ Государственного комитета Совета Министров СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Типография, пр. Сапунова, 2