



Государственный комитет
СССР
по делам изобретений
и открытий

Всесоюзный
патентно-технический
бюро (Госпатент) МВФ

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 732851

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 05.05.77 (21) 2483037/18-24

(51) М. Кл.²

с присоединением заявки № -

G 06 F 5/02

(23) Приоритет -

Опубликовано 05.05.80. Бюллетень № 17

(53) УДК 681.327
(088.8)

Дата опубликования описания 05.05.80

(72) Авторы
изобретения

Л.М. Трубицын, Н.И. Цупрев, М.И. Шпилевский и С.В. Бекетов

(71) Заявитель

Минский радиотехнический институт

(54) УСТРОЙСТВО ДЛЯ ПЕРЕВОДА КОМПЛЕКСНЫХ
ЧИСЕЛ, ПРЕДСТАВЛЕННЫХ В ДВОИЧНОМ КОДЕ,
В АЛГЕБРАИЧЕСКУЮ ФОРМУ

Изобретение относится к вычислительной технике и может применяться в вычислительных машинах, информационных системах и комплексах.

Известно устройство перевода комплексных чисел из двоичного кода в алгебраическую форму, содержащее блок суммирования и блок хранения степеней основания двоичного кода [1].

Недостатком известного устройства является низкое быстродействие.

Наиболее близко к предлагаемому устройству, содержащее регистр, сумматор мнимой части и сумматор действительной части комплексного числа, запоминающее устройство, блок элементов И, блок управления [2].

Недостатком известного является низкое быстродействие, обусловленное цикличностью перевода, т.е. последовательным анализом всех разрядов регистра

где T_m - максимальное время перевода комплексного числа из двоичного кода в алгебраическую форму;

m - разрядность регистра;

t_{Σ} - максимальное время для суммирования двоичных кодов на сумматорах.

Цель изобретения - повышение быстродействия устройства.

Для этого в устройство для перевода комплексных чисел, представленных в двоичном коде, в алгебраическую форму, содержащее регистр, сумматор действительной части и сумматор мнимой части комплексного числа, блок управления, введены элементы НЕ, причем прямые входы разрядов сумматора действительной части с номерами $(i_1 = 4k)$, $(i_2 = 1 + 4k)$, $(i_3 = 2 + 4k)$, где $k = 0, 1, 2, \dots$, подключены к выходам разрядов регистра соответственно с номерами $2i_1$, $(2i_2 + 1)$, $(2i_3 + 1)$, прямые входы разрядов сумматора действительной части с номерами $(3 + 4k)$ и прямые входы знаковых разрядов сумматоров действительной и мнимой части подключены к шине логического нуля, инверсные входы разрядов сумматора действительной части с номерами $(i_1 = 4k)$, $(i_2 = 2 + 4k)$, $(i_3 = 3 + 4k)$ подключены через элементы НЕ соответственно к выходам разрядов регистра с номера-

ми $(2i_1 + 1)$, $(2i_2 + 1)$, $(2i_3 + 1)$, инверсные входы разрядов сумматора действительной части с номерами $(1 + 4k)$ и инверсные входы знаковых разрядов сумматоров действительной и мнимой части подключены к шине логической единицы, прямые входы разрядов сумматора мнимой части с номерами $(n_1 = 4k)$, $(n_2 = 1 + 4k)$, $(n_3 = 3 + 4k)$, где $k = 0, 1, 2, \dots$, подключены соответственно к выходам разрядов регистра с номерами $(2n_1 + 1)$, $(2n_2 + 1)$, $2n_3$, прямые входы разрядов сумматора мнимой части с номерами $(2 + 4k)$ подключены к шине логического нуля, инверсные входы разрядов сумматора мнимой части с номерами $(n_1 = 1 + 4k)$, $(n_2 = 2 + 4k)$, $(n_3 = 3 + 4k)$ через элементы НЕ подключены соответственно к выходам разрядов регистра с номерами $2n_1$, $(2n_2 + 1)$, $(2n_3 + 1)$, инверсные входы разрядов сумматора мнимой части с номерами $(n_4 = 4k)$ подключены к шине логической единицы, управляющие входы сумматоров действительной и мнимой части подключены к выходу блока управления.

На чертеже приведена функциональная схема устройства для случая $m = 10$.

5 Устройство состоит из регистра 1, сумматоров 2 и 3 действительной части и мнимой части комплексного числа, элементов 4-10 НЕ, блока 11 управления.

10 Связи выходов разрядов регистра и входов разрядов сумматоров действительной и мнимой частей комплексного числа обусловлены следующим.

15 Алгоритм перевода комплексных чисел из двоичного кода в алгебраическую форму в известном устройстве состоит в последовательном сложении степеней основания в соответствии со значениями разрядов кода, например

$$z = (1010)_{\text{mod}}(-1+j) = 1(-1 + j)^3 + 0(-1 + j)^2 + 1(-1 + j) + 0(-1 + j)^0 = 1 + j3.$$

20 В предлагаемом устройстве реализован метод анализа разрядов действительной и мнимой частей степеней основания.

25 В таблице представлены степени основания $(-1 + j)$.

P^n	$P^n = a_{10} + j a_{10}$	$P^n = a_2 + j a_2$
$(-1 + j)^0$	1	000000000001 + 000000000000
$(-1 + j)^1$	-1 + j	-000000000001 + 000000000001
$(-1 + j)^2$	-2j	000000000000 - 000000000010
$(-1 + j)^3$	2 + 2j	000000000010 + 000000000010
$(-1 + j)^4$	-4	-000000000100 + 000000000000
$(-1 + j)^5$	4 - 4j	000000000100 - 000000000010
$(-1 + j)^6$	8j	000000000000 + 000000000100
$(-1 + j)^7$	-8 - 8j	-000000001000 - 000000001000
$(-1 + j)^8$	16	000000001000 + 000000000000
$(-1 + j)^9$	-16 + 16j	-000000001000 + 000000001000
$(-1 + j)^{10}$	-32j	000000000000 - 000000100000
$(-1 + j)^{11}$	32 + 32j	000000100000 + 000000100000
$(-1 + j)^{12}$	-64	-000001000000 + 000000000000
$(-1 + j)^{13}$	64 - 64j	000001000000 - 000001000000
$(-1 + j)^{14}$	128j	000000000000 + 000010000000
$(-1 + j)^{15}$	-128 - 128j	-000010000000 - 000010000000
$(-1 + j)^{16}$	256	000100000000 + 000000000000
$(-1 + j)^{17}$	-256 + 256j	-000100000000 + 000100000000
$(-1 + j)^{18}$	-512j	000000000000 - 001000000000
$(-1 + j)^{19}$	512 + 512j	001000000000 + 001000000000
$(-1 + j)^{20}$	-1024	-010000000000 + 000000000000

Из анализа таблицы следует, что действительная и мнимая части степеней основания могут быть разных знаков: они кратны числу 2; значащие разряды действительной и мнимой частей степеней основания ('1' может быть только в одном разряде), имеющих один знак, от степени к степени не повторяются. Отсюда следует, что для формирования действительной и мнимой частей алгебраической формы комплексного числа в связи с тем, что действительные и мнимые части степеней основания могут быть разных знаков, сначала формируется положительная часть действительной и мнимой частей алгебраической формы, затем отрицательная часть. Полученные коды складываются, например,

$$z = (11100110) \bmod (-1+j)$$

Положительная часть

Действительная	мнимая
000 100	000001
	+ 000010
	001000

	001011

Отрицательная часть

Действительная	мнимая
0000001	000010
+ 0001000	000100
-----	+ 001000
0001001	-----
	001110

Сумма

00100	001011
- 01001	- 001110
-----	-----
- 00011	- (000011)

Отсюда $z = -3 - j3$

При анализе таблицы степеней основания устанавливается взаимнооднозначное соответствие между разрядами регистра и сумматорами действительной и мнимой частей.

Устройство работает следующим образом.

Преобразующий код находится на регистре 1. С помощью элементов 4-7 НЕ получают обратный код числа, сформированного из отрицательных значений действительных частей степеней основания, а с помощью элементов 8-10 НЕ получают обратный код числа, сформированного из отрицательных значений мнимых частей степеней основания. Затем, по сигналу блока управления 11, коды сформированные из положительных значений действительных и мнимых частей степеней основания, и коды, сформированные из отрицательных значений действительных и мнимых частей степеней основания, поступают соответственно на сумматор 2 действительной части и сумматор 3 мнимой части, где суммируются. Код действительной части алгебраической формы комплексного

числа появляется на выходах сумматора 2 действительной части, а код мнимой части - на выходах сумматора 3 мнимой части.

Основное время при переводе затрачивается на суммирование

$$T_{n2} \approx t_{\Sigma} \quad (2)$$

где T_{n2} - максимальное время перевода комплексного числа из двоичного кода в алгебраическую форму.

Выражение (2) определяется нециклическим характером процедуры перевода.

Анализ выражений (1) и (2), показывает, что в предлагаемом устройстве время перевода не зависит от разрядности кода и оно в m раз меньше, чем в известном устройстве.

формула изобретения

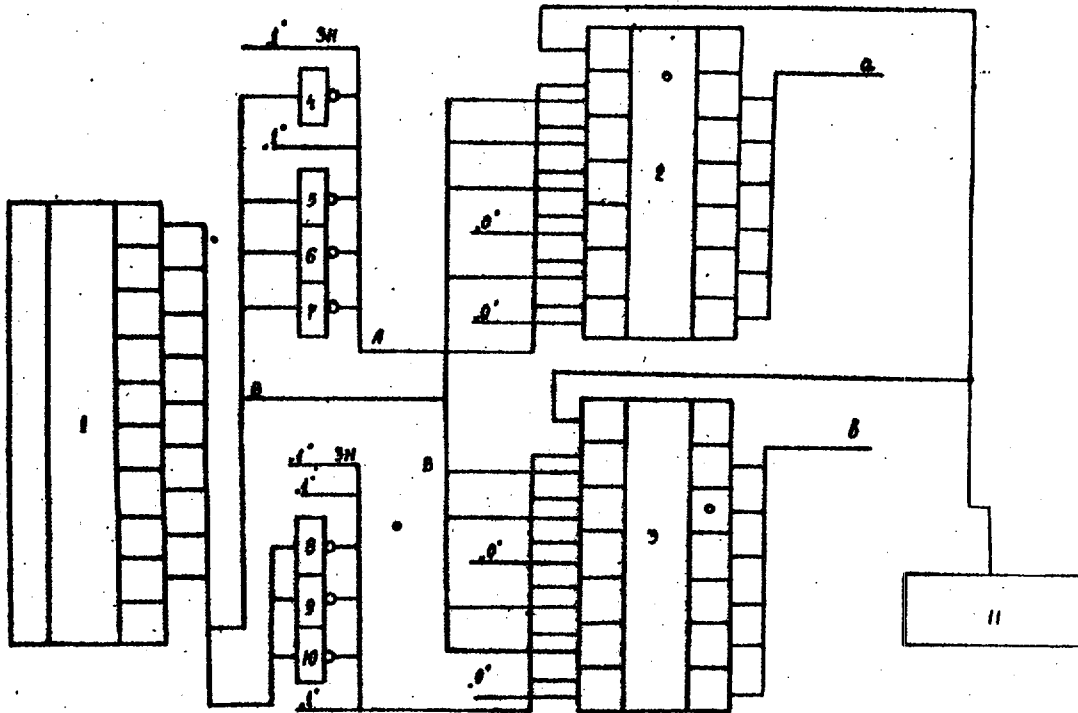
- 20 Устройство для перевода комплексных чисел, представленных в двоичном коде, в алгебраическую форму, содержащее регистр, сумматор действительной части и сумматор мнимой части комплексного числа, блок управления, отличающееся тем, что, с целью повышения быстродействия, устройство содержит элементы
- 25 НЕ, причем прямые входы разрядов сумматора действительной части с номерами $(i_1 = 4k)$, $(i_2 = 1 + 4k)$, $(i_3 = 2 + 4k)$, где $k = 0, 1, 2, \dots$, подключены к выходам разрядов регистра
- 30 соответственно с номерами $2i_1$, $(2i_2 + 1)$, $(2i_3 + 1)$, прямые входы разрядов сумматора действительной части с номерами $(3+4k)$ и прямые входы знаковых разрядов сумматоров действительной и мнимой части подключены к шине логического нуля, инверсные входы разрядов сумматора действительной части
- 35 с номерами $(i_1 = 4k)$, $(i_2 = 2 + 4k)$, $(i_3 = 3 + 4k)$ подключены через элементы НЕ соответственно к выходам разрядов регистра с номерами $(2i_1 + 1)$, $(2i_2)$, $(2i_3 + 1)$, инверсные входы разрядов сумматора действительной части с номерами
- 40 $(1 + 4k)$ и инверсные входы знаковых разрядов сумматоров действительной и мнимой части подключены к шине логической единицы, прямые входы разрядов сумматора мнимой части с номерами $(n_1 = 4k)$, $(n_2 = 1 + 4k)$, $(n_3 = 3 + 4k)$, где $k = 0, 1, 2, \dots$, подключены соответственно к выходам разрядов регистра с номерами $(2n_1 + 1)$, $(2n_2 + 1)$, $(2n_3)$, прямые входы разрядов сумматора мнимой части с номерами $(2 + 4k)$ подключены к шине логического нуля, инверсные входы разрядов сумматора мнимой части с номерами $(n_1 = 1 + 4k)$, $(n_2 = 2 + 4k)$, $(n_3 = 3 + 4k)$ через эле-
- 45 менты НЕ подключены соответственно
- 50
- 55
- 60
- 65

к выходам разрядов регистра с номерами $2n_1$, $(2n_2 + 1)$, $(2n_3 + 1)$, инверсные входы разрядов сумматора мнимой части с номерами $(n_4 = 4k)$ подключены к шине логической единицы, управляющие входы сумматоров действительной и мнимой части подключены к выходу блока управления.

Источники информации, принятые во внимание при экспертизе

1. Вопросы радиоэлектроники. Серия XII, вып. 9, 1966, с. 66-68.

2. Акушский И.Я. и др. Основы машинной арифметики комплексных чисел, Алма-Ата, "Наука", 1970, с. 98 (прототип).



Редактор Л. Веселовская

Составитель В. Березкин
Техред О. Дюлай

Корректор Н. Григорук

Заказ 3486

Тираж 751

Подписное

ЦНИИПИ Государственного комитета СССР
по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4