



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 734579

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 25.01.78 (21) 2573098/18-24

(51) М. Кл.²

G 01 R 23/00

с присоединением заявки № —

(23) Приоритет —

Опубликовано 15.05.80. Бюллетень № 18

(53) УДК 681.323
(088.8)

Дата опубликования описания 18.05.80

(72) Авторы
изобретения

А. А. Петровский и В. Б. Клюс

(71) Заявитель

Минский радиотехнический институт

(54) ЦИФРОВОЙ АНАЛИЗАТОР СПЕКТРА

1

Изобретение относится к специализированным средствам вычислительной техники, предназначенным для спектрального анализа случайных процессов, и может использоваться при построении автоматизированных систем формирования и управления спектром случайного процесса.

Известны цифровые анализаторы спектра [1], [2] и [3].

Анализатор [1], содержит соединенные последовательно генератор тактовых импульсов и делитель частоты, выход которого соединен со входом блока ввода и первыми входами двух элементов И, вторые входы которых подключены к выходу генератора тактовых импульсов, соединенного со входом счетчика прямого счета; выход блока ввода через блок умножения, подключенный вторым входом к выходу счетчика обратного счета, соединен с первыми входами двух накапливающих регистров; последовательно соединенные блок установки номера гармо-

2

ники и формирователь кода аргумента и знаков синуса и косинуса, а также две схемы сравнения и дешифратор пороговых значений. Выход делителя частоты соединен с импульсным входом формирователя кода аргумента и знаков синуса и косинуса, информационные выходы которого соединены с первыми входами схем сравнения, а знаковые выходы — с вторыми входами соответствующего накапливающего регистра. Третий вход регистра подключен к выходу соответствующего элемента И, третий входы которого подключены к выходам соответствующих схем сравнения, вторые входы которых соединены со входом дешифратора пороговых значений и первым выходом счетчика прямого счета. Второй выход счетчика соединен с первым входом счетчика обратного счета, подключенного вторым входом к выходу дешифратора пороговых значений.

Недостатком устройства является малое быстродействие, так как анализ ве-

дется с постоянной абсолютной разрешающей способностью.

Известно также устройство для спектрального анализа [2] с двумя каналами, в каждый из которых входят блок преобразования, соединенный с квадратором, общий сумматор, соединенный с усредняющим блоком, генератор гармонического сигнала и схемы сравнения. Каждый блок преобразования содержит измерительный блок, соединенный с накопителем, интегратор с ключом-разрядником, подключенный входом к одному из выходов генератора гармонического сигнала, а выходом — к двум схемам сравнения, вторые входы которых подключены к источникам постоянных напряжений, и логический элемент ИЛИ. Один вход элемента ИЛИ соединен с выходом первой схемы сравнения, другой — с выходом второй схемы сравнения и с управляющим входом накопителя, выход элемента ИЛИ подключен к измерительному блоку и ключу-разряднику.

Этот анализатор хотя и имеет более высокое быстродействие, чем анализатор [1], но тем не менее и его быстродействие недостаточно.

Наиболее близким по технической сущности к предложенному является анализатор спектра [3], содержащий блок управления, первый выход которого соединен со входом счетчика; преобразователь аналог-код, первый вход которого является входом анализатора, а второй — соединен с первым выходом блока управления; первый и второй блоки умножения, первые входы которых соединены с выходом преобразователя аналог-код, а вторые — с выходом соответствующего преобразователя кода аргумента в значения функций синуса и косинуса; первый и второй сумматоры, первые входы которых соединены с выходом соответствующего блока умножения; первый и второй блоки сдвигающих регистров, входы которых подключены к выходу соответствующего сумматора, а выходы — ко вторым входам соответствующих сумматоров; первый и второй блоки элементов И, первые входы которых соединены с выходами соответствующих сумматоров, вторые входы — с первым выходом двоичного счетчика, а выходы являются соответственно первым и вторым выходами анализатора.

Анализ спектра в этом анализаторе ведется с постоянной абсолютной разре-

шающей способностью или с переменной относительной разрешающей способностью.

Однако при постоянной абсолютной разрешающей способности анализа в высокочастотной части спектра берется значительно больше гармоник, чем это нужно для обеспечения заданной точности анализа, а это приводит к лишним вычислительным операциям (сложению, умножению), т. е. увеличению времени анализа и снижению быстродействия анализатора. Следовательно, для обеспечения заданной точности анализа можно в высокочастотной части спектра взять значительно меньше гармоник, т. е.вести анализ с постоянной относительной разрешающей способностью.

Таким образом, недостатком известных анализаторов спектра является низкое быстродействие вследствие ведения спектрального анализа с постоянной абсолютной разрешающей способностью.

Цель изобретения — повышение быстродействия цифрового анализатора спектра.

Для достижения поставленной цели в цифровой анализатор спектра введены третий блок умножения, регистр константы и регистр кода аргумента, пульт управления, третий, четвертый и пятый блоки элементов И и формирователь знака косинуса.

При этом первый вход третьего блока умножения соединен с выходом регистра константы, вход которого соединен с выходом третьего блока элементов И. Первый вход третьего блока элементов И подключен к пульту управления, а второй — ко второму выходу блока управления; первый вход регистра кода аргумента соединен с выходом четвертого блока элементов И, первый вход которого подключен ко второму выходу двоичного счетчика, а второй — к первому выходу блока управления. Второй вход регистра кода аргумента соединен с выходом пятого блока элементов И, первый вход которого подключен к выходу третьего блока умножения, второй вход — к третьему выходу блока управления. Первый выход регистра кода аргумента соединен со вторым входом третьего блока умножения, второй и третий выходы — с первым и вторым входами формирователя знака косинуса, а четвертый выход первыми входами преобразователей кода аргумента в значения функций синуса и косинуса. Второй вход преобразователя кода аргумента в значение функции сину-

са соединен со вторым выходом регистра кода аргумента, а второй вход преобразователя кода аргумента в значение функции косинуса подключен к выходу формирователя знака косинуса.

Так как значение нового аргумента получается путем умножения на постоянное число, то отношение приращения частоты к частоте будет постоянным во всем диапазоне частот.

Частота k -й гармоники будет определяться следующим образом:

$$\omega_k = \Delta\omega q^k, \quad (1)$$

где q — некоторый постоянный коэффициент. Тогда относительная разрешающая способность будет постоянной.

$$\delta\omega_k = \frac{\omega_{k+1} - \omega_k}{\omega_k} = q - 1, \quad (2)$$

а абсолютная разрешающая способность будет изменяться

$$\Delta\omega_k = \Delta\omega(q-1)q^k. \quad (3)$$

Относительная разрешающая способность определяется через заданную добротность Q по следующей формуле:

$$\delta\omega = \Delta\omega / \omega = 1/Q. \quad (4)$$

Из формул (2) и (4) определяют введенный ранее постоянный коэффициент

$$q = 1 + 1/Q. \quad (5)$$

На этот коэффициент умножают значение аргумента одной гармоники, чтобы получить значение аргумента следующей гармоники. При этом добротность во всем частотном диапазоне будет равна Q . Частоты гармоник будут располагаться как показано на фиг. 2 и определяться по формулам (5) и (1), причем число их будет существенно меньше, чем при постоянной разрешающей способности.

Если считать, что спектральный анализ с постоянной абсолютной разрешающей способностью является первым спо-

собом, а с постоянной относительной разрешающей способностью — вторым способом, то можно показать, что отношение δ_n числа частотных отсчетов в первом способе к аналогичному числу во втором способе составит

$$\delta_n = \frac{(\omega_B/\omega_N - 1)Q}{\log \omega_B/\omega_N} \log Q, \quad (6)$$

ω_B — верхняя частота спектра;
 ω_N — нижняя частота спектра.

На фиг. 1 показано расположение гармоник при спектральном анализе с постоянной абсолютной разрешающей способностью; на фиг. 2 — расположение гармоник при спектральном анализе с постоянной относительной разрешающей способностью; на фиг. 3 — структурная схема цифрового анализатора спектра.

Цифровой анализатор спектра содержит блок управления 1, состоящий из генератора тактовых импульсов и делителя частоты, пульт управления 2, блок элементов И 3, двоичный счетчик 4, регистр 5 константы, блок умножения 6, блоки элементов И 7, 8 формирователь 9 знака косинуса, регистр 10 кода аргумента, преобразователи 11, 12 кода аргумента в значения функций синуса и косинуса соответственно, два идентичных канала получения коэффициентов разложения Фурье A_k и B_k , каждый из которых состоит из блока умножения 13(14), сумматора 15(16), параллельно сдвигающего регистра 17(18), блока элементов И 19 (20). Входной сигнал поступает на вход преобразователя 21 аналого-лог-код.

Двоичный счетчик 4 имеет два выхода "а" и "б". По выходу "б" передается содержимое разрядов $0-j$, по выходу "а" — сигнал на разрешение выдачи вычисленных очередных коэффициентов разложения Фурье A_k и B_k с сумматорами 15, 17. Регистр 10 кода аргумента имеет два входа "а" и "б" и четыре выхода "в", "г", "д", "е". Разрядность регистра "р". По входу "а" информация заносится в разряды $r+j$, а по входу "б" — в разряды $0-p$. С выхода "в" снимается содержимое разрядов $O-p$, а с выхода "г" — содержимое $(r+j)$ -го разряда, выход "д" — выход $(r+j-1)$ разряда, с выхода "е" снимается содержимое разрядов $0-r+j-1$; $((r+j)-j)$ раз-

ряд - знаковый разряд аргумента функции синус).

Пульт управления 2 предназначен для задания кода числа Q , которое определяет добротность спектрального анализа. В качестве пульта управления может использоваться набор кнопочных переключателей или микротумблеров, но если цифровой анализатор является модулем ЭЦВМЯ или блоком автоматизированной системы виброиспытаний, то в качестве пульта управления применяют выходной регистр устройства сопряжения.

Определение спектра исследуемого сигнала основано на реализации алгоритма

$$A_k = \frac{1}{N} \sum_{n=1}^N x(nT) \sin q^k n \frac{\pi}{MT},$$

$$B_k = \frac{1}{N} \sum_{n=1}^N x(nT) \cos q^k n \frac{\pi}{MT},$$

где A_k и B_k - коэффициенты Фурье исследуемого сигнала;

$x(nT)$ - числовое значение дискретного отсчета сигнала;

T - период квантования;

n - порядковый номер дискретного отсчета сигнала;

N - число дискретных отсчетов сигнала в выборке;

q - определяемый по формуле (5);

$k=0, 1, \dots, m$ - порядковый номер гармоники;

m - общее число гармоник;

M - емкость счетчика 4, без знакового разряда.

С пульта управления 2, по разрешающему сигналу с выхода "а" блока управления 1 в регистр 5 константы заносится код числа Q . Исследуемый сигнал $x(t)$ поступает на вход преобразователя 21 аналог-код, где происходит его дискретизация с частотой, задаваемой с выхода "б", блока управления 1 и равной $1/T$, и преобразование дискретных отсчетов в цифровую форму. Коды дискретных отсчетов подаются на обеединенные входы блоков умножения 13, 14, формирующих частные произведения $x(nT) \sin(q^k \frac{n\pi}{MT})$ и $x(nT) \cos(q^k \frac{n\pi}{MT})$.

Цифровые значения синуса и косинуса формируются преобразователями 11 и 12 аргумента в значение синуса и косинуса по кодовым значениям аргументов функций

синуса и косинуса, поданным на входы "а", и их знаков, поданным на входы "б" этих преобразователей. Формирование кода аргументов и знаков синуса и косинуса осуществляется следующим образом.

На вход двоичного счетчика 4 с выхода "б", блока управления 1 поступает импульс с частотой дискретизации $1/T$. Содержимое счетчика 4 с выхода "б" в начале каждого периода квантования, передается через блок элементов И 7 в регистр 10 кода аргумента по входу "а", а затем умножается K раз на содержимое регистра 5 константы на блоке умножения 6. Результаты каждого умножения по сигналу в, блока управления 1, через блок элементов И 8, заносятся по выходу "б" в регистр 10. При этом в регистре последовательно образуются коды аргумента функций синуса и косинуса q^k .

Период первой гармоники определяется емкостью счетчика 4. Емкость счетчика без знакового разряда (j) равна $M=2^{j-1}$, время заполнения ($j-1$ -го разряда двоичного счетчика равно MT , а это половина периода первой гармоники. При этом аргумент изменяется от 1 до M , на второй половине периода аргумент снова изменяется от 1 до M , но при этом в знаковом разряде j двоичного счетчика 4 будет "1", что означает отрицательный знак синуса. Значение аргумента и знака синуса первой гармоники формируется счетчиком 4 и передается в регистр 10. Значение аргумента и знака функций \sin и \cos последующих гармоник формируется в регистре 10 путем умножения его содержимого на код регистра 5 константы. Разряд ($r+j$) регистра 10 показывает, в четное или нечетное число раз содержимое регистра 10 больше числа M , т. е. формируется автоматически знак синуса. В разрядах ($r+j$) образуется число $d = \left[\frac{q^k n}{M} \right]$ (здесь в квадратных скобках целая часть выражения), показывающее, во сколько раз содержимое регистра 10 больше величины M . Разряд ($r+j$) принимается за разряд с нулевым весом. Аргументом функций синуса и косинуса является содержимое разрядов $0-(r+j-1)$, равное $q^k n - dM$.

Разряды $0-r-1$ нужны для правильного вычисления аргумента, т. е. число $q=1+\frac{1}{M}$ больше 1, но меньше 2 ($Q>1$). При этом в начале цикла в регистр 10

занесется "1" в Γ -й разряд, а после умножения на Q получится число меньше двух и если не оставить разрядов справа от Γ (т. е. $0 - \Gamma - 1$), то дробная часть пропадет и останется та же "1", что и до умножения. Число этих разрядов определяется точностью задания числа Q , т. е. числом разрядов регистра 5 константы. Разряды ($\Gamma+j+1$) — нужны для хранения полного аргумента $q_k n$, который необходим для получения значения аргумента ($k+1$)-й гармоники. Количество этих разрядов определяется по следующей формуле:

$$n_{\text{доп}} = \lceil \log_2 \omega_B / \omega_H \rceil,$$

где $\lceil \cdot \rceil$ — целая часть выражения;

$n_{\text{доп}}$ — количество разрядов от ($\Gamma+j+1$) до p .

Таким образом, во сколько раз больше частота, во столько раз больше и полный аргумент (т. е. без исключения целых периодов). Знаки функций синуса и косинуса формируются следующим образом:

— знак синуса получается автоматически;

— знак косинуса формируется формирователем Θ , а это есть сумматор по модулю два, работа которого поясняется таблицей.

Аргумент	$0 \div \frac{M}{2}$ или $0 \div \pi/2$	$M/2-M$ или $\pi/2-\pi$	$M-3/2M$ или $\pi-3\pi/2$	$3/2M \div 2M$ или $3\pi/2 \div 2\pi$
Знак синуса	+	+	-	-
X_1	0	0	1	1
X_2	0	1	0	1
Знак косинуса	+	-	-	+
$X_1 + X_2$	0	1	1	0

где X_1 — содержимое ($\Gamma+j$)-го разряда

регистра 10 с весом M ,

X_2 — содержимое ($\Gamma+j-1$)-го разряда регистра 10 с весом $M/2$.

Значения X_1 совпадают со знаком синуса, а значения $X_1 + X_2$ — со значением знака косинуса.

Цифровые значения частных произведений со своими знаками поступают на сумматоры 15, 16. Знак частного произведения определяет переключение сумматора на суммирование или вычитание. В результате частное произведение, поступающее на сумматор, либо суммируется с предыдущим результатом, либо вычитается из него.

Каждый сумматор 15, 16 связан прямой и обратной связью с соответствующим сдвигающим регистром 17 или 18, что позволяет осуществлять циклическое движение сумм частных произведений соответствующих $K=0, 1, \dots$, внутри сдвигающих регистров с возвращением в сумматоры сумм для $K=0$ ко времени очередного ($p+1$)-го дискретного отсчета сигнала. В сдвигающем регистре происходит движение разрядных слов, соответствующих суммам частных произведений по уровням параллельно сдвигающего регистра. Очевидно, что за время выдачи всех N отсчетов в разрядных цепочках параллельно сдвигающих регистров 17, 18 по всем уровням будут накоплены значения коэффициентов A_K и B_K . В интервале времени между засыпкой N -го дискрета исследуемого участка сигнала и первым отсчетом следующего его участка осуществляется выдача коэффициентов Фурье A_K и B_K через открытые блоки элементов И 19, 20 на внешнее устройство или в память ЭЦВМ, если цифровой анализатор является модулем машины.

Использование новых элементов: блока умножения, регистра константы, регистра кода аргумента, формирователя знака косинуса, пульта управления, трех блоков элементов И позволяет повысить быстродействие цифрового анализатора спектра.

В результате может быть расширена сфера применения анализатора, например, использование его в качестве блока цифровой системы формирования и управления случайными вибропроцессами позволит существенно уменьшить время такта управления и более эффективно настраиваться на заданную программу виброиспытаний.

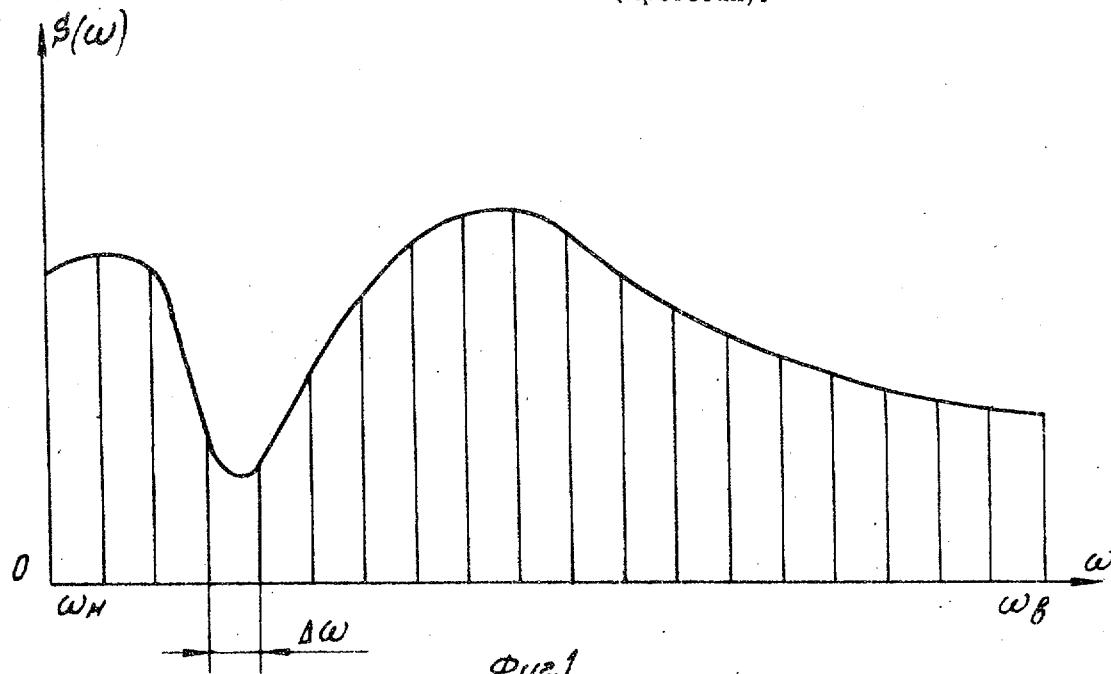
Ф о р м у л а и з о б р е т е н и я

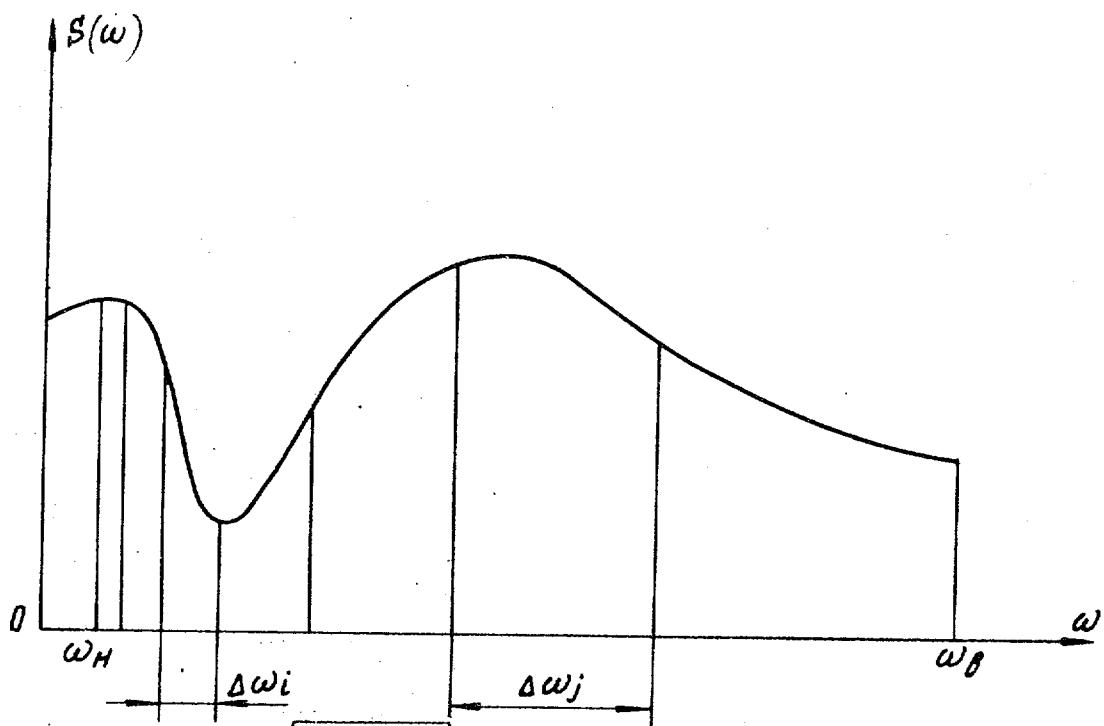
Цифровой анализатор спектра, содержащий блок управления, первый выход

которого соединен со входом счетчика, преобразователь аналог-код, первый вход которого является входом анализатора, а второй - соединен с первым выходом блока управления, первый и второй блоки умножения, первые входы которых соединены с выходом преобразователя аналог-код, а вторые - с выходом соответствующего преобразователя кода аргумента в значения функции синуса и косинуса, первый и второй сумматоры, первые входы которых соединены с выходом соответствующего блока умножения, первый и второй блоки сдвигающих регистров, входы которых подключены к выходу соответствующего сумматора, а выходы - ко вторым входам соответствующих сумматоров, первый и второй блоки элементов И, первые входы которых соединены с выходами соответствующих сумматоров, вторые входы - с первым выходом двоичного счетчика, а выходы - являются соответственно первым и вторым выходами анализатора, отличаясь тем, что, с целью повышения быстродействия, в анализатор спектра введены третий блок умножения, регистр константы, регистр кода аргумента, пульт управления, третий, четвертый и пятый блоки элементов И, формирователь знака косинуса, причем первый вход третьего блока умножения соединен с выходом регистра константы, вход которого соединен с выходом третьего блока элементов И, первый вход которого подключен к пульту управления, а вто-

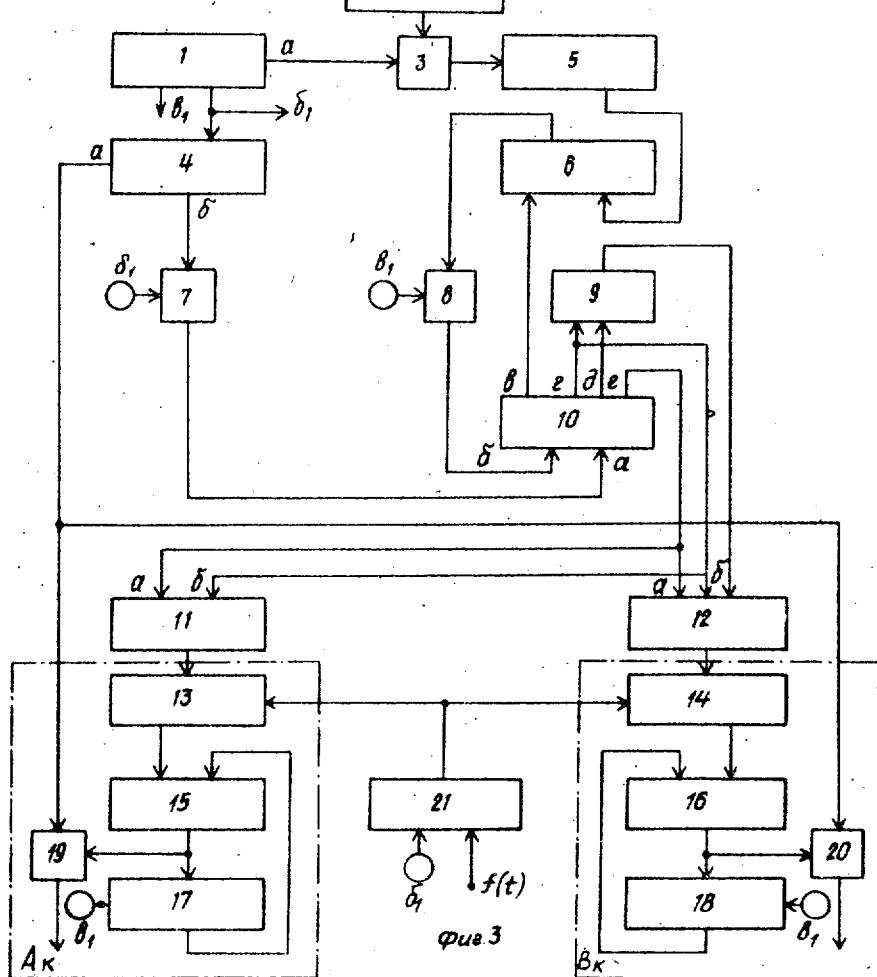
- 5 рой - ко второму выходу блока управления, первый вход регистра кода аргумента соединен с выходом четвертого блока элементов И, первый вход которого подключен ко второму выходу двоичного счетчика, а второй - к первому выходу блока управления, второй вход регистра кода аргумента соединен с выходом пятого блока элемента И, первый вход которого подключен к выходу третьего блока умножения, второй вход - к третьему выходу блока управления, первый выход регистра кода аргумента соединен со вторым выходом третьего блока умножения, второй и третий выходы регистра кода аргумента соединены с первым и вторым входами формирователя знака косинуса, четвертый выход регистра кода аргумента соединен с первыми входами преобразователей кода аргумента в значения функций синуса и косинуса, второй вход преобразователя кода аргумента в значение функции синуса соединен со вторым выходом регистра кода аргумента, а второй вход преобразователя кода аргумента в значения функции косинуса соединен с выходом формирователя знака косинуса.
- 10 15 20 25

- 30 Источники информации, принятые во внимание при экспертизе
1. Авторское свидетельство СССР № 377811, кл. G 06 G 7/52, 1973.
 2. Авторское свидетельство СССР № 474810, кл. G 06 F 15/34, 1975.
 3. Авторское свидетельство СССР № 446063, кл. G 06 F 15/34, 1974 (прототип).





Фиг.2



Фиг.3

ЦНИИПИ

Заказ 2083/50

Тираж 1019

Подписанное

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4