



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 842829

(61) Дополнительное к авт. свид-ву -
(22) Заявлено 01.10.79 (21) 2851598/18-24
с присоединением заявки № -
(23) Приоритет -
Опубликовано 30.06.81. Бюллетень № 24
Дата опубликования описания 30.06.81

(51) М. Кл.³

G 06 F 15/332

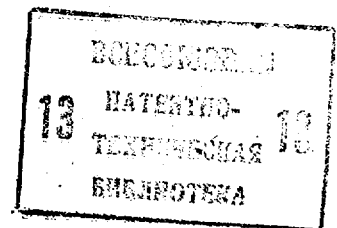
(53) УДК 681.3
(088.8)

(72) Автор
изобретения

В. П. Шмерко

(71) Заявитель

Минский радиотехнический институт



(54) УСТРОЙСТВО ДЛЯ ВЫЧИСЛЕНИЯ СПЕКТРА
ФУНКЦИЙ УОЛША

Изобретение относится к автоматике и вычислительной технике и может быть использовано при построении специализированных процессоров для спектрального анализа случайных процессов методом промежуточного представления процесса в системе функций Уолша, цифровых систем связи, систем автоматизированного синтеза сложных структурных элементов цифровой техники методом спектрального отображения в базисе Уолша, аппаратуры распознавания и имитации образов, а также при создании диагностической аппаратуры для систем и устройств, работающих в базисе функций Уолша.

Известно устройство для спектрального анализа, содержащее три блока памяти, коммутатор, блок задания тригонометрических функций, операционный блок, выполненный в виде сумматоров и умножителей, блок инверсной перестановки, реализующее вычисления методом быстрого преобразования Фурье [1].

Наиболее близким техническим решением к предлагаемому изобретению является устройство для вычисления спектра функций Уолша, содержащее

2
сумматор по модулю два, дешифратор, блок памяти, блок умножения, счетчик, элементы И, блок синхронизации и, кроме того, сумматор, делитель частоты, аналого-цифровой преобразователь [2].
Недостатком известных устройств является низкое быстродействие при анализе спектра функций Уолша, заданных своими номерами.
Цель изобретения - повышение быстродействия устройства для вычисления спектра функций Уолша.
Поставленная цель достигается тем, что устройство для вычисления спектра функций Уолша, содержащее сумматор по модулю два, дешифратор, блок памяти, блок умножения, счетчик, первый и второй элементы И, блок синхронизации, причем первый вход дешифратора подключен к выходу первого элемента И и входу управления запуском блока синхронизации, второй вход дешифратора - к выходу счетчика и ко входу второго элемента И, выход дешифратора подключен к адресному входу блока памяти, выход блока памяти подключен ко входу блока умножения, выход второго элемента И - ко входу управления оста-

новом блока синхронизации, первый выход которого подключен ко входу счетчика и синхронизирующему входу блока умножения, второй выход блока синхронизации подключен к установочному входу счетчика, а третий выход τ к управляющему входу блока памяти, выходы логического блока и блока умножения являются выходами устройства, содержащий регистр, блок формирования кода Грея, первый и второй регистры сдвига, причем вход регистра является входом устройства, а выход подключен ко входу блока формирования кода Грея, выход младшего разряда которого является выходом устройства, а выходы всех разрядов подключены ко входам сумматора по модулю два и первого регистра сдвига, выходы которого подключены ко входам первого элемента И, а выход младшего разряда - к третьему входу дешифратора, выходы разрядов второго регистра сдвига подключены к четвертому входу дешифратора, установочные входы первого и второго регистров сдвига подключены к первому выходу блока синхронизации, а входы синхронизации сдвига - к четвертому выходу блока синхронизации.

Функциональная схема устройства для вычисления спектра функций Уолша представлена на чертеже.

Устройство содержит регистр 1, блок 2 формирования кода Грея, сумматор 3 по модулю два, первый 4 и второй 5 регистры сдвига, элементы И 6, 7, дешифратор 8, счетчик 9, блок 10 памяти, блок 11 синхронизации, блок 12 умножения.

В основу работы устройства положены следующие математические соотношения. Любую функцию Уолша можно представить в виде произведения функций Радемахера

$$\omega_{\alpha l}(r, x) = \prod_{i=1}^m [R_i(x)]^{g_i},$$

где $R_i(x) = \cos \pi x$ - i -ая функция Радемахера; g_i - i -ый разряд кода Грея от номера Z функции Уолша. Спектр S -ой функции Радемахера ($S \in \{1, 2, \dots, m\}$) равен

$$F\{R_s(x)\} = j \sin \frac{\pi k}{2^S} S_{\alpha} \frac{\pi k}{2^S} \prod_{i=1}^{S-1} \cos \frac{\pi k}{2^i}, \quad (1)$$

где $k=1, 2, \dots, N$, S_{α} - символ функции отсчетов $(\sin x)/x$. Выражение (1) имеет особый случай для $k=1$, меняя знак на противоположный. Спектр Z -ой функции Уолша определяется как свертка спектров соответствующих функций Радемахера знак и признак.

$$F\{\omega_{\alpha l}(r, x)\} = \begin{cases} \text{действительной} \\ \text{или мнимой ве-} \\ \text{личины} \end{cases}$$

$$\sin \frac{\pi k}{2^{S_m}} S_{\alpha} \frac{\pi k}{2^{S_m}} \left(\prod_{i=S^*}^{S_m-1} \cos \frac{\pi k}{2^i} \right) \left(\prod_{i=S}^{S_m-1} \sin \frac{\pi k}{2^i} \right), \quad (2)$$

где S_m - максимальный номер функции Радемахера в структуре данной функции Уолша; параметр S^* определяется как разность $Z-S$ множества $Z \in \{1, 2, \dots, m\}$ и номеров S функций Радемахера из структуры Z -ой функции Уолша;

$$\begin{cases} \text{знак и признак} \\ \text{действительной} \\ \text{или мнимой ве-} \\ \text{личины} \end{cases} = (-1)^{g_i} \varepsilon_i (-j)^2 \quad (3)$$

где α - количество функций Радемахера в представлении Z -ой функции Уолша; $g_r \in \{0, 1\}$ - значение первого (младшего) разряда кода Грея от номера r .

Работа устройства начинается с момента записи в регистр 1 номера r функции Уолша, спектр которой необходимо вычислить. Блок 2 преобразует его в код Грея $G(r)$, который отражает структуру функции Уолша как комбинации функций Радемахера.

Блок 11 синхронизации формирует на своем втором выходе сигнал установки в нуль счетчика 9, а затем вырабатывает на первом выходе импульс, по которому код $G(r)$ записывается в регистр 4 сдвига, циклический регистр 5 сдвига принимает состояние $0 \dots 01$, а в счетчик 9 записывается единица.

Младшим разрядом регистра сдвига 4 (первый выход) задается признак функции синуса либо косинуса. Регистр 5 сдвига 5 предназначен для кодирования аргумента $\pi/2^i$ (i - i -й разряд двоичного представления номера r) путем циклического сдвига единицы. Счетчиком 9 задается значение k . Элемент И 6 анализирует на нуль состояние регистра 4 и таким образом формирует признак функций \sin , \cos (логическая единица), либо S_{α} (логический нуль). Следовательно, на входы дешифратора 8 подаются все признаки, необходимые для формирования адреса, по которому в блоке 10 памяти записана соответствующая константа $\sin(k\pi/2^i)$, $\cos(k\pi/2^i)$, а $(k\pi/2^i)$.

Далее организуется считывание константы, которая передается на второй вход блока 12 умножения и хранится там до поступления очередного операнда.

На втором такте осуществляется синхронный сдвиг содержимого регистра 4 (в сторону младших разрядов) и циклического регистра 5 (в сторону старших разрядов) на один разряд. Тем самым задаются очередные признаки функций и аргумента на четвертом и третьем входах дешифратора 8.

Количество таких тактов определяется логическим уровнем на выходе элемента И 6, и если он равен нулю, то устройство переходит в режим отработки последнего такта первого

цикла. Этот же уровень является одновременно и признаком задания функции отсчетов от аргумента, определяемого состоянием циклического регистра 5 сдвига и счетчика 9, т.е. от аргумента предпоследнего такта первого цикла.

Значение данной функции отсчетов считывается из блока 10 памяти и умножается в блоке 12 умножения на результат предыдущих операций, хранящихся в локальной памяти последнего.

Следовательно, на первом цикле работы устройства выполняются вычисления в соответствии с (2) для заданного значения. Знак и признак действительной или мнимой величины формируется на выходе младшего разряда блока 2 и выходе сумматора по модулю два 3.

Следующий цикл работы устройства начинается с момента формирования на первом выходе блока 11 импульсного сигнала, по которому счетчик 9 увеличивает на единицу свое состояние, в регистр 4 сдвига записывается прежний код $G(x)$, а циклический регистр сдвига принимает исходное состояние 0...01.

Функционирование устройства на данном цикле работы отличается от предыдущего цикла только кодом на втором входе дешифратора 8.

Вычисления заканчиваются в момент, когда счетчик 9 сбрасывается в ноль (переполняется) при этом на выходе элемента И 7 формируется логический уровень нуля, поступающий на второй вход блока.

При вычислении спектра функции Радемахера $F\{R_S(x)\}$ ее номер S задается на входе кодом $S = 2^i - 1$, $i \in \{1, 2, \dots, m\}$ и функционирование устройства описывается соотношением

$$F\{R_S(x)\} = \prod_{i=1}^{S-1} \cos \frac{k\pi}{2^i} \sin \frac{k\pi}{2^S} S_{\alpha} \left(\frac{k\pi}{2^S} \right)$$

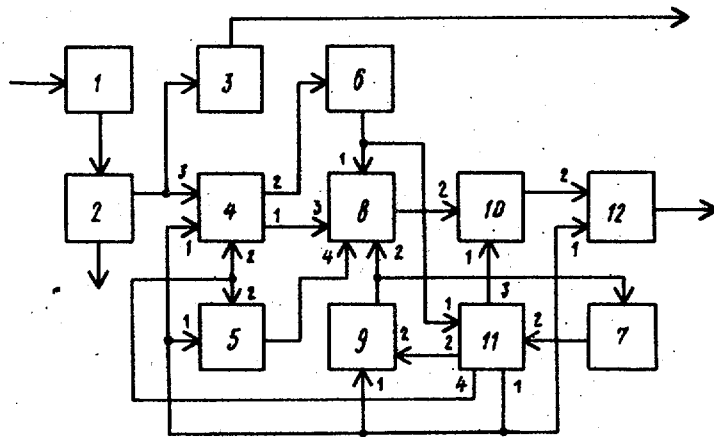
Повышение быстродействия в предлагаемом устройстве обеспечивается благодаря сведению процесса вычислений к перемножению компонент спектров функций Радемахера, образующих данную функцию Уолша.

Формула изобретения

Устройство для вычисления спектра функций Уолша, содержащее сумматор по модулю два, дешифратор, блок памяти, блок умножения, счетчик, первый и второй элементы И, блок синхронизации, причем первый вход дешифратора подключен к выходу первого элемента И и входу управления запуском блока синхронизации, второй вход дешифратора - к выходу счетчика и ко входу второго элемента И, выход дешифратора подключен к адресному входу блока памяти, выход блока памяти подключен ко входу блока умножения, выход второго элемента И - ко входу управления остановом блока синхронизации, первый выход которого подключен ко входу счетчика и синхронизирующему входу блока умножения, второй выход блока синхронизации к установочному входу счетчика, а третий выход - к управляющему входу блока памяти, выходы сумматора по модулю два и блока умножения являются выходами устройства, отличающееся тем, что, с целью повышения быстродействия устройства, оно содержит регистр, блок формирования кода Грея, первый и второй регистры сдвига, причем вход регистра является входом устройства, а выход подключен ко входу блока формирования кода Грея, выход младшего разряда которого является выходом устройства, а выходы всех разрядов подключены ко входам сумматора по модулю два и первого регистра сдвига, выходы которого подключены ко входам первого элемента И, а выход младшего разряда - к третьему входу дешифратора, выходы разрядов второго регистра сдвига подключены к четвертому входу дешифратора, установочные входы первого и второго регистров сдвига подключены к первому выходу блока синхронизации, а входы синхронизации сдвига - к четвертому выходу блока синхронизации.

Источники информации,

- принятые во внимание при экспертизе
1. Авторское свидетельство СССР № 509872, кл. G 06 F 15/34, 1975.
 2. Авторское свидетельство СССР № 480079, кл. G 06 F 15/34, 1974.



Составитель А. Байков
 Редактор А. Власенко Техред Н. Келушак Корректор С. Цомак

Заказ 5104/62

Тираж 745

Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4