



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 07.01.80. (21) 2865059/18-24

с присоединением заявки №-

(23) Приоритет -

Опубликовано 07.09.81. Бюллетень № 33

Дата опубликования описания 07.09.81

(11) 862140

(51) М. Кл.³

G 06 F 7/49

(53) УДК 681.325

(088.8)

(72) Автор
изобретения

Н. И. Цупрев

(71) Заявитель

Минский радиотехнический институт

(54) УСТРОЙСТВО ДЛЯ АЛГЕБРАИЧЕСКОГО СЛОЖЕНИЯ
КОДОВ ЦЕЛЫХ КОМПЛЕКСНЫХ ЧИСЕЛ

Изобретение относится к вычислительной технике и может быть использовано в вычислительных машинах и комплексах при обработке информации, представленной комплексными числами, а также при решении уравнений и систем с комплексными корнями.

Известно устройство для алгебраического сложения кодов целых комплексных чисел (ЦКЧ), которое содержит блок сложения в системе счисления с основанием $p = -1 + j$ и блок вычитания в этой же системе счисления [1].

Известно также устройство для алгебраического сложения кодов ЦКЧ, которое содержит два регистра операндов, сумматор кодов целых комплексных чисел в системе счисления с основанием $p = -1 + j$, специальный блок инвертирования для получения инверсного значения кода вычитаемого при выполнении операции вычитания.

В основу работы специального блока инвертирования положен принцип умножения на -1 (код -1 в системе счисления с основанием $p = -1 + j$ имеет вид 11101) [2].

Наиболее близким по технической сущности к изобретению является устройство для алгебраического сложения

кодов ЦКЧ [3], которое содержит регистры первого и второго операндов, элементы ИЛИ, элементы задержки, специальный блок инвертирования, блоки элементов И, блок элементов ИЛИ, сумматор в системе счисления с основанием $p = -1 + j$, блок управления, где прямые выходы разрядов регистра первого операнда подключены к первым входам элементов И первого блока элементов И параллельно, прямые выходы разрядов регистра второго операнда подключены к первым входам элементов И второго блока элементов И параллельно, выходы регистра второго операнда подключены параллельно к входам блока инвертирования, первый выход блока управления подключен к первому входу элемента ИЛИ и через первый элемент задержки - к вторым входам элементов И второго блока элементов И, второй выход блока управления подключен к второму входу элемента ИЛИ и через второй элемент задержки - ко вторым входам элементов И третьего блока элементов И, выход элемента ИЛИ подключен к вторым входам элементов И первого блока элементов, выходы элементов И первого, второго и третьего блоков

элементов И подключены соответственно к входам элементов ИЛИ блока элементов ИЛИ параллельно, выходы элементов ИЛИ блока элементов ИЛИ подключены к входам сумматора в системе счисления с основанием $p = -1+j$ параллельно.

Недостатками этого устройства являются низкое быстродействие, так как при вычитании основное время затрачивается на выполнение операции инвертирования, и большие затраты оборудования для построения блока инвертирования.

Целью изобретения является повышение быстродействия устройства и снижение аппаратных затрат для его построения.

Поставленная цель достигается тем, что устройство для алгебраического сложения кодов целых комплексных чисел, содержащее два регистра операндов, элемент ИЛИ, первый и второй элементы задержки, первый, второй и третий блоки элементов И, блок элементов ИЛИ, сумматор в системе счисления с основанием $p = -1+j$, причем первые входы элементов И первого блока элементов И соединены с выходом элемента ИЛИ, а вторые входы - с выходами разрядов регистра первого операнда, первый вход элемента ИЛИ соединен с управляющим входом сложения устройства и с входом первого элемента задержки, выход которого соединен с первыми входами элементов И второго блока элементов И, вторые входы которых подключены к прямым выходам разрядов регистра второго операнда, выход второго элемента задержки подключен к первым входам элементов И третьего блока элементов И, выходы элементов И первого, второго и третьего блоков элементов И соединены соответственно с первыми, вторыми и третьими входами элементов ИЛИ, блока элементов ИЛИ, выходы которого подключены ко входам сумматора в системе счисления с основанием $p = -1+j$, содержит третий элемент задержки, вход которого соединен с управляющим входом вычитания устройства, а выход соединен с вторым входом элемента ИЛИ и с входом второго элемента задержки. Управляющий вход вычитания устройства соединен с четвертыми входами элемента ИЛИ блока элементов ИЛИ с номерами $n=3k$ и $n=3k+1$ ($k = 0, 1, 2, \dots$). Инверсные выходы разрядов регистра второго операнда подключены к вторым входам элементов И третьего блока элементов И.

На чертеже представлена структурная схема устройства для алгебраического сложения кодов целых комплексных чисел.

Устройство содержит регистры 1 и 2 первого и второго операндов, эле-

мент ИЛИ 3, элементы задержки 4-6, блоки 7-9 элементов И, блок 10 элементов ИЛИ, сумматор 11 в системе счисления с основанием $p = -1+j$.

- 5 Регистры 1 и 2 предназначены для приема и хранения кодов операндов перед выполнением операций сложения или вычитания.
- 10 Блоки 7-9 элементов И и блок 10 элементов ИЛИ предназначены для передачи операндов на сумматор 11.
- Сумматор 11 в системе счисления с основанием $p = -1+j$ предназначен для суммирования кодов.
- 15 Элементы 4-7 задержки предназначены для организации вычислительного процесса.
- Устройство работает следующим образом.
- 20 После приема операндов в регистры 1 и 2 подается сигнал на вход 12 (если необходимо выполнить операцию сложения) или на вход 13 (если необходимо вычесть из первого операнда второй). Операция сложения в устройстве выполняется так же, как и в прототипе.
- 25 При выполнении операции вычитания сигнал подается на вход 13. По этому сигналу на сумматор 11 в системе счисления с основанием $p = -1+j$ через элементы ИЛИ блока 10 подается код 011...011011 (что выполнено схемно, и код записывается непосредственно сигналом с входа 13).
- 30 По сигналу на входе 13, задержанному на элементе 6 задержки на время подачи в сумматор 11 кода 011...=011011, код первого операнда, считанный с прямых выходов разрядов регистра 1, через элементы блока 7 и элементы ИЛИ блока 10 подается на сумматор, где складывается с поданным туда кодом 011...011011.
- 35 По сигналу с входа 13, задержанному на элементе 5 задержки на время сложения в сумматоре 11, код, считанный с инверсных выходов разрядов регистра 2, через элементы И блока 9 и элементы ИЛИ блока 10 подается на сумматор 11.
- 40 В результате сложения получается разность первого и второго операндов.
- Пример 1. Пусть необходимо проинвертировать код
- 55 $A = 1010$.
 $A = 1010 = 1+j3$,
Разбиваем данный код на триады, причем старшую триаду необходимо дополнить двумя нулями
 $A = 001\ 010$
- 60 Проинвертируем разряды кода с учетом дополненных разрядов:
 $\bar{A} = 110101$.
- Сложим код \bar{A} с кодом 011011
 $\text{Inv } A = 110010 = -1 -j3$,
- 65

Сложение проводилось по правилам для системы счисления с основанием $p = -1 + j$.

При применении данного алгоритма необходимо, чтобы разрядность кодов была кратной трем. Если это не так, то старшую триаду необходимо дополнить нулями.

Пример 2. $A = 1010 = 1 + j3$ -уменьшаемое;

$B = 100 = -j2$, - вычитаемое.

Инвертируем разряды вычитаемого

$B = 011$,

$inv B = 011 + 011 = 1110100$,

Разность

$$\begin{array}{r} + 1010 \\ + 1110100 \\ \hline \end{array}$$

$1111110 = 1 + j5$.

Пример 3. $A = 000...000$

$001 010 =$

$= 1 + j3$,

$\bar{A} = 111...111 1101101$

$$\begin{array}{r} + 111...111 110 101 \\ + 011...011 011 011 \\ \hline \end{array}$$

$inv A = 000...000 110 010 = -1 - j3$.

Т. е. дополнять можно произвольным количеством нулей, но разрядность кода A при этом должна оставаться кратной трем.

Длина кода $011...011011$ должна при этом быть равной длине операндов.

Проведем сравнительную оценку быстродействия прототипа данного устройства. Примем при этом, что появление операций сложения и вычитания равновероятно. Учитывать будем только время суммирования, как самое длинное.

$$t_1 = \frac{t_{сл} + t_{выч1}}{2} = \frac{t_{сл} + (t_{см} + t_{инв})}{2} =$$

$$= \frac{t_{см} + (t_{см} + 7 t_{см})}{2} = \frac{9}{2} t_{см},$$

где t_1 - среднее время работы прототипа;

$t_{сл}$ - время операции сложения;

$t_{выч1}$ - время операции вычитания (прототип);

$t_{выч1} = t_{см} + t_{инв}$;

$t_{см}$ - время суммирования на сумматоре в системе счисления с основанием $p = -1 + j$;

$t_{инв} = 7 t_{см}$ - время инвертирования на блоке инвертирования

$$t_2 = \frac{t_{сл} + t_{выч2}}{2} \approx \frac{t_{см} + 2 t_{см}}{2} = \frac{3}{2} t_{см}$$

$t_{выч2}$ - время операции вычитания (предложенное устройство).

Выигрыш в быстродействии

$$n_1 = \frac{t_1}{t_2} \approx 3.$$

В предложенном устройстве количество оборудования уменьшено, так как для реализации блока инвертирования прототипа необходимы элементы И-ИЛИ-НЕ по количеству разрядов вычитаемого, а блок инвертирования в данном устройстве заменяется одним элементом задержки.

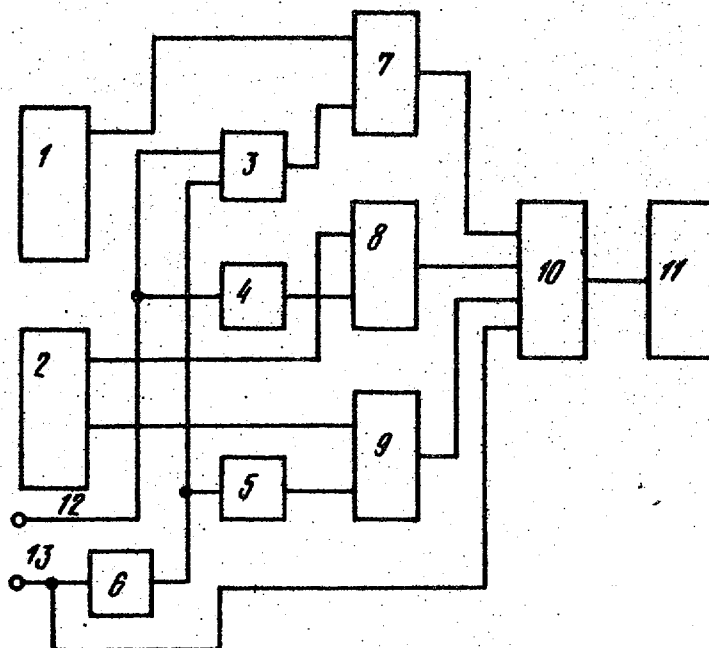
Формула изобретения

15 Устройство для алгебраического сложения кодов целых комплексных чисел, содержащее два регистра операндов, элемент ИЛИ, первый и второй элементы задержки, первый, второй и третий блоки элементов И, блок элементов ИЛИ, сумматор в системе счисления с основанием $p = -1 + j$, причем первые входы элементов И первого блока элементов И соединены с выходом элемента ИЛИ, а вторые входы - с выходами разрядов регистра первого операнда, первый вход элемента ИЛИ соединен с управляющим входом сложения устройства и с входом первого элемента задержки, выход которого соединен с первыми входами элементов И второго блока элементов И, вторые входы которых подключены к прямым выходам разрядов регистра второго операнда, выход второго элемента задержки подключен к первым входам элементов И третьего блока элементов И, выходы элементов И первого, второго и третьего блоков элементов И соединены соответственно с первыми, вторыми и третьими входами элементов ИЛИ, блока элементов ИЛИ, выходы которого подключены к входам сумматора в системе счисления с основанием $p = -1 + j$, от л и ч а ю щ е е с я тем, что, с целью увеличения быстродействия и снижения аппаратных затрат, оно содержит третий элемент задержки, вход которого соединен с управляющим входом вычитания устройства, а выход соединен с вторым входом элемента ИЛИ и с входом второго элемента задержки, управляющий вход вычитания устройства соединен с четвертыми входами элементов ИЛИ блока элементов ИЛИ и номерами $n = 3k$ и $n = 3k + 1$ ($k = 0, 1, 2, \dots$), инверсные выходы разрядов регистра второго операнда подключены к вторым входам элементов И третьего блока элементов И.

60 Источники информации, принятые во внимание при экспертизе
1. Акушкин И.Я. и др. Основы машинной арифметики комплексных чисел. Алма-Ата, "Наука", 1970, с. 98-101.

2. Якушкин И.Я. и др. Основы машинной арифметики комплексных чисел. Алма-Ата, "Наука", 1970, с. 101.

3. Поселов Д.А. Арифметические основы вычислительных машин дискретного действия. М., "Высшая школа", 1970, с. 203, 210 (прототип).



Редактор Л. Утехина Составитель В. Березкин Техред М. Голянка Корректор О. Вилак

Заказ 6613/43 Тираж 745 Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4