



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -
(22) Заявлено 01.02.80 (21) 2877812/18-09
с присоединением заявки № -
(23) Приоритет -
Опубликовано 30.09.81. Бюллетень № 36
Дата опубликования описания 30.09.81

(11) 868973

(51) М. Кл.³

Н 03 В 21/02

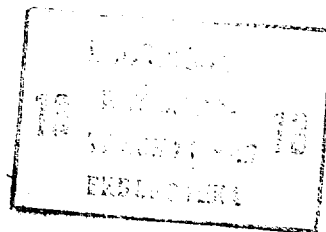
(53) УДК 621.373.42
(088.8)

(72) Автор
изобретения

А. Д. Мицкевич

(71) Заявитель

Минский радиотехнический институт



(54) СИНТЕЗАТОР ЧАСТОТ

1

Изобретение относится к устройствам для генерирования колебаний и может использоваться в радиоприемных и радиопередающих устройствах, устройствах измерительной техники для синтеза сетки стабильных частот с мелким шагом сетки и возможностью установления значения частоты в цифре.

Известен синтезатор частот, содержащий опорный генератор и последовательно соединенные цифроаналоговый преобразователь, фильтр нижних частот, управляемый генератор и накопительный сумматор, к информационным входам которого подключен регистр кода [1].

Однако известный синтезатор частот имеет ограниченный диапазон синтезируемых частот.

Цель изобретения - расширение диапазона синтезируемых частот.

Поставленная цель достигается тем, что в синтезаторе частот, содержащем опорный генератор и последовательно соединенные цифроаналоговый преобразователь, фильтр нижних частот, управляемый генератор и накопительный сумматор, к информационным входам которого подключен регистр

2

кода, между поразрядными выходами накопительного сумматора и соответствующими поразрядными входами цифроаналогового преобразователя, введены последовательно соединенные блок инверторов и регистр памяти, ко входу синхронизации которого подключен выход опорного генератора.

На фиг. 1 представлена структурная электрическая схема синтезатора частот; на фиг. 2 - временные диаграммы, поясняющие его работу.

Синтезатор частот содержит опорный генератор 1, регистр 2 памяти, цифроаналоговый преобразователь (ЦАП) 3, фильтр 4 нижних частот (ФНЧ), управляемый генератор 5, накопительный сумматор 6, регистр 7 кода и блок 8 инверторов. Опорный генератор 1 предназначен для синхронизации работы устройства. Регистр 2 памяти осуществляет запоминание выходного кода блока 8 инверторов по сигналу опорного генератора 1 и хранение этого кода до следующего импульса опорного генератора 1. Регистр 2 памяти может быть выполнен в виде совокупности известных запоминающих элементов (например, D-триггеров) с объединенными входами

синхронизации. При поступлении сигнала синхронизации с опорного генератора 1 в регистр 2 памяти заносится входной код, который хранится до следующего сигнала синхронизации, ЦАП 3 производит преобразование выходного кода регистра 2 памяти в аналоговую форму. ФНЧ 4 служит для выделения постоянной составляющей напряжения на выходе ЦАП 3 и для перестройки частоты управляемого генератора 5, частота которого управляется входным напряжением. Выход управляемого генератора 5 является выходом синтезатора. Накопительный сумматор 6 осуществляет суммирование записанного в нем кода со входным кодом, причем суммирование выполняется при поступлении на вход синхронизации накопительного сумматора 6 импульса с выхода управляемого генератора 5. Регистр 7 кода служит для установки выходной частоты синтезатора, содержимое регистра 7 кода используется в качестве кода заполнения накопительного сумматора 6. Блок 8 инверторов производит инвертирование выходного кода накопительного сумматора 6.

На фиг. 2а представлены сигналы на выходе управляемого генератора 5; на фиг. 2б - код на выходе накопительного сумматора 6; на фиг. 2в - код на выходе блока 8 инверторов; на фиг. 2г - выходной сигнал опорного генератора 1; на фиг. 2д - код на выходе регистра 2 памяти, K1, K2 и K3 - значения кода блока 8 инверторов и регистра 2 памяти соответственно в моменты времени T1, T2 и T3 периода импульсов опорного генератора 1.

Синтезатор частот работает следующим образом.

Выходные импульсы управляемого генератора 5 (фиг. 2а) поступают на вход синхронизации накопительного сумматора 6. При поступлении каждого импульса содержимое накопительного сумматора 6 увеличивается на установленное в регистре 7 кода число M. После того, как содержимое накопительного сумматора 6 превысит полную емкость, происходит переполнение сумматора 6 и процесс суммирования продолжается. В результате такого суммирования процесс изменения кода в накопительном сумматоре 6 имеет вид линейно нарастающей пилообразной функции (фиг. 2б). Выходной код накопительного сумматора 6 поступает на блок 8 инверторов, и на выходе блока 8 инверторов код изменяется в соответствии с линейно убывающей пилообразной функцией (фиг. 2в). Этот код поступает на информационные входы регистра 2 памяти. На вход синхронизации регистра 2 памяти поступают импульсы с выхода опорного генерато-

ра 1 (моменты времени T1, T2 и T3). По каждому из этих импульсов входной код записывается в регистр 2 памяти (фиг. 2д) и сохраняется до прихода очередного импульса опорного генератора 1 (фиг. 2г). Выходной код регистра 2 памяти поступает на ЦАП 3, на выходе которого появляется соответствующее коду напряжение. Это напряжение фильтруется с помощью ФНЧ 4 и поступает на вход управляемого генератора 5, частота которого устанавливается в соответствии со входным напряжением.

Предположим, что частота управляемого генератора 5 увеличивается под воздействием помехи. В результате этого в момент T1 времени прихода импульса опорного генератора на входах регистра 2 памяти присутствует не код K1, а следующее, меньшее значение кода K1-M. Такое же значение появляется и на выходе регистра 2 памяти, что приводит к уменьшению напряжения на выходе ЦАП 3 и ФНЧ 4, и в итоге напряжение на входе управляемого генератора 5 уменьшается. При этом уменьшается и частота управляемого генератора 5, т.е. помеха скомпенсирована. Аналогичным образом компенсируется и уменьшение частоты управляемого генератора 5.

Перестройка выходной частоты синтезатора выполняется с помощью изменения содержимого M регистра 7 кода. Это обеспечивает шаг перестройки, который значительно меньше частоты сравнения опорного генератора 1.

В известном синтезаторе частот максимальная выходная частота ограничена быстродействием ЦАП, поскольку код на входе ЦАП изменяется с частотой, равной выходной частоте синтезатора. Как следует из временных диаграмм на (фиг. 2б), предлагаемом синтезаторе частота работы ЦАП 3 равна частоте опорного генератора 1. Частота управляемого генератора 5 для обеспечения нормальной работы синтезатора должна быть в несколько раз больше частоты опорного генератора. Следовательно, в предлагаемом синтезаторе выходная частота может быть увеличена в соответствующее число раз по сравнению с выходной частотой известного синтезатора за счет снижения частоты работы ЦАП 3 относительно выходной частоты синтезатора. При этом шаг перестройки выходной частоты не увеличивается.

Таким образом, в предлагаемом синтезаторе частот по сравнению с известным в несколько раз повышена максимальная выходная частота при заданном быстродействии ЦАП и сохранен минимально возможный шаг перестройки выходной частоты при заданных ограничениях на разрядность ЦАП. Указанное выше позволяет повысить

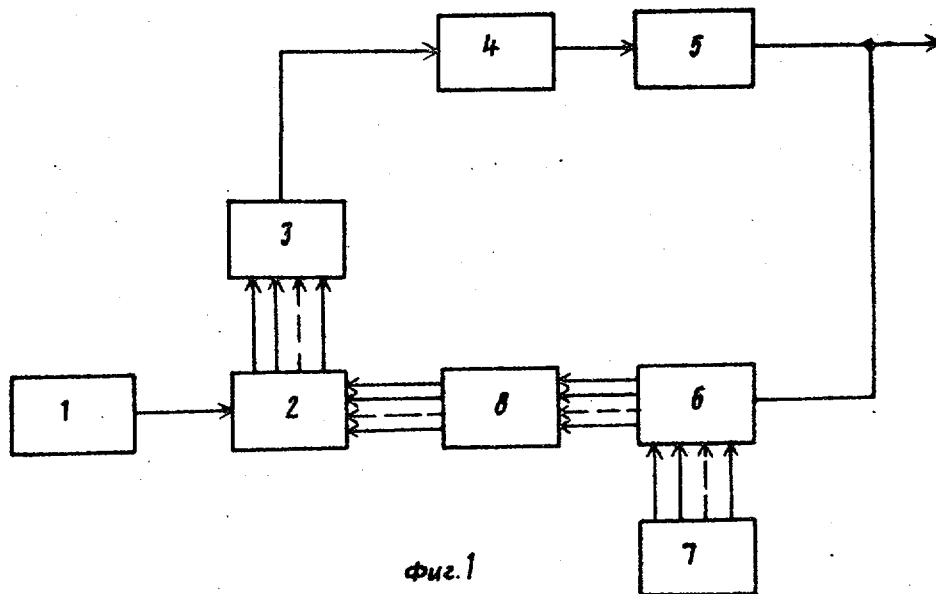
качественные показатели синтезатора частот и расширить область возможных применений устройства.

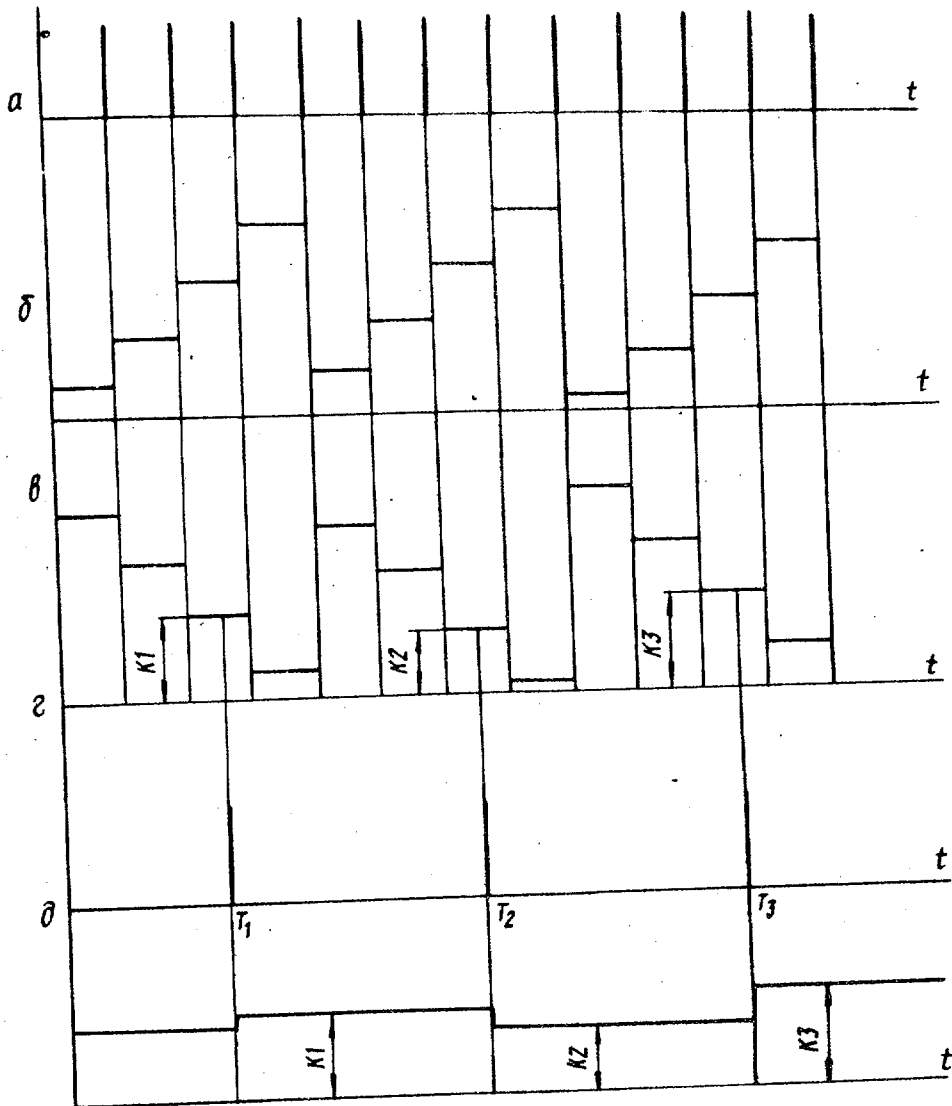
Формула изобретения

Синтезатор частот, содержащий опорный генератор и последовательно соединенные цифроаналоговый преобразователь, фильтр нижних частот, управляемый генератор и накопительный сумматор, к информационным входам которого подключен регистр кода, отличающийся тем, что, с

целью расширения диапазона синтезируемых частот, между поразрядными выходами накопительного сумматора и соответствующими поразрядными входами цифроаналогового преобразователя введены последовательно соединенные блок инверторов и регистр памяти ко входу синхронизации которого подключен выход опорного генератора.

10
Источники информации, принятые во внимание при экспертизе
1. Авторское свидетельство СССР по заявке № 2688805/18-09, кл. Н 03 В 21/02, 27.11.78.





Фиг. 2

Редактор С.Крупенина Составитель Г.Челей Корректор С.Шекмар
 Техред А.Ач

Заказ 8353/82 Тираж 991 Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4