

Союз Советских
Социалистических
Республик



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 911521

(61) Дополнительное к авт. свид-ву

(22) Заявлено 21.02.80 (21) 2888051/18-24

с присоединением заявки №

(23) Приоритет

Опубликовано 07.03.82. Бюллетень № 9

Дата опубликования описания 07.03.82

(51) М. Кл.³

G 06 F 7/552

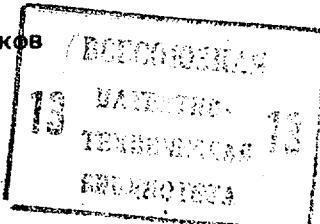
(53) УДК 681.325
(088.8)

(72) Авторы
изобретения

А.М. Севернёв, М.П. Ревотюк, С.И. Мышенков /Волгоград/
и С.Н. Мясников

(71) Заявитель

Минский радиотехнический институт



(54) УСТРОЙСТВО ДЛЯ ПОЛУЧЕНИЯ КВАДРАТИЧНОЙ ЗАВИСИМОСТИ

Изобретение относится к вычислительной и измерительной технике и может быть использовано, в частности в аналого-цифровых преобразователях времязимпульсного типа, где кроме преобразования аналог-код необходимо одновременно получить квадрат входной величины, а также в цифровых приборах для определения среднеквадратичного значения случайной величины.

Известно устройство для получения квадратичной зависимости, содержащее два счетчика, равноименные разряды которых соединены с входами элементов запрета, выходами подключенные к элементу ИЛИ, причем старший разряд первого счетчика подключен к младшему разряду другого счетчика и второй выход младшего разряда подключен непосредственно к входу элемента ИЛИ [1].

Однако на выходе этого устройства образуется величина, пропорциональ-

ная квадрату входной величины, что неудобно, поскольку впоследствии приходится каким-то образом компенсировать или избавляться от коэффициента пропорциональности для получения квадрата входной величины.

Наиболее близким по своей технической сущности и принципу действия к предлагаемому является устройство, содержащее два счетчика, две линии задержки, генератор импульсов, триггер, блок элементов И [2].

Существенным недостатком этого устройства является то, что его быстродействие зависит от значения входной величины

$$f_{\text{ги}} = (2x_{\text{макс}} - 1)f_x,$$

где $f_{\text{ги}}$ — частота следования импульсов генератора;
 $x_{\text{макс}}$ — максимальное значение входной величины x ;

f_{xc} - частота следования импульсов входной величины x .

Цель изобретения - повышение быстродействия.

Поставленная цель достигается тем, что в устройство для получения квадратичной зависимости, содержащее первый n -разрядный и второй ($n+1$)-разрядный счетчики, входы установки нуля которых подключены к установочному входу устройства, элемент И, выход которого соединен со счетным входом второго счетчика, вход первого счетчика соединен с входом устройства, группы элементов И, введены ($n+1$)-разрядный сумматор, первый и второй ($n+1$)-разрядные регистры, причем выходы первого счетчика соединены со сдвигом на один разряд вправо с первой группой входов сумматора, первый вход первого разряда которого соединен с входом логической единицы устройства, вторая группа входов сумматора подключена к разрядным выходам первого регистра, первый вход которого, а также первый вход второго регистра соединены с установочным входом устройства, разрядные выходы сумматора и второго регистра соединены с первыми входами элементов И соответственно первой и второй групп, вторые выходы которых подключены соответственно к управляемому и информационному входам устройства, а выходы элементов И первой и второй групп соединены со вторыми входами соответственно второго и первого регистров, третий вход первого разряда сумматора соединен с входом логического нуля устройства, выход переноса старшего разряда сумматора соединен с первым входом элемента И, второй вход которого подключен к управляемому входу устройства.

На фиг. 1 изображена функциональная схема устройства для получения квадратичной зависимости; на фиг. 2 - временная диаграмма управляющих импульсов.

Устройство для получения квадратичной зависимости содержит n -разрядный счетчик 1, ($n+1$)-разрядный сумматор 2, элемент И 3, ($n-1$)-разрядный счетчик 4, группы элементов 5 и 6 И, второй и первый регистры 7 и 8, установочный вход 9 устройства, информа-

ционный вход 10 устройства, управляющий вход 11 устройства, входы 12 и 13 логической единицы и логического нуля соответственно.

Счетчик состоит из nT -триггеров, причем выход триггера i го разряда заведен на счетный вход триггера последующего разряда и на первый вход ($i+1$)-го разряда сумматора 2 ($i=1, n$) 10 счетный вход триггера младшего разряда счетчика 1 соединен с входом 10, а вход R установки нуля каждого триггера соединен с входом начальной установки 9. Счетчик 1 предназначен для преобразования последовательности импульсов входной величины в параллельный код.

Сумматор 2 состоит из ($n+1$)-одноразрядных полных комбинационных сумматоров, причем выход переноса каждого разряда сумматора 2 соединен с третьим входом последующего разряда, а выход переноса старшего разряда соединен с первым входом элемента И 3, вторые входы каждого разряда сумматора 2 соединены с выходами соответствующих разрядов регистра 8, первый и третий входы младшего разряда сумматора 2 соединены соответственно с входами логической единицы 12 и логического нуля 13. Сумматор 2 предназначен для суммирования содержимого счетчика 1 и содержимого регистра 8.

Элемент И 3, второй вход которого соединен с входом управления 11, а выход подключен к входу счетчика 4, предназначен для формирования импульсов переноса, возникающих при переполнении сумматора 2.

Счетчик 4 состоит из ($n-1$ T-триггеров, причем выход каждого триггера заведен на счетный вход последующего, а вход R установки нуля каждого триггера соединен с входом начальной установки 9. Счетчик 4 предназначен для формирования старших разрядов результата Y в случае переполнения сумматора 2.

Группа элементов И 5 состоит из ($n+1$)-элемента И, первый выход каждого из которых соединен с выходом соответствующего разряда сумматора 2, вторые выходы соединены с входом управления 11, а выходы соединены с входами S установки единицы соответствующих разрядов регистра 6. Группа элементов И 5 предназначена для записи содержимого сумматора 2 в

регистр 7 при подаче импульса управления x .

Регистр 7 состоит из $(n+1)$ RS-триггеров, входы R установки нуля которых соединены с входом начальной установки 9, а выходы соединены с первыми входами соответствующих элементов И группы 7. Регистр 7 предназначен для записи результата очередного суммирования, а после окончания процесса квадратирования регистр 7 содержит $(n+1)$ младших разрядов результата Y .

Группа элементов И 6 состоит из $(n+1)$ элементов И, второй вход каждой из которых соединен с входом 10, а выходы соединены с входами S установки единицы соответствующих разрядов регистра 8.

Группа элементов И 6 предназначена для передачи содержимого регистра 7 в регистр 8 при подаче входного импульса x .

Регистр 8 состоит из $(n+1)$ RS-триггеров, входы R установки нуля которых соединены с входом начальной установки 9. Регистр 8 предназначен для хранения промежуточного результата сложения.

Устройство для получения квадратичной зависимости работает следующим образом.

В исходном состоянии счетчики 1 и 4, регистры 7 и 8 находятся в нулевом состоянии. Частота следования f_x импульсов управления x по входу управления 11 равна f_x , причем они сдвинуты по фазе Φ влево относительно входных импульсов Φ на полтакта (фиг. 2). Под тактом работы устройства принимается период T_0 следования импульсов Φ . Таким образом, такт включает в себя один импульс последовательности Φ и один импульс последовательности Φ .

К началу первого такта на выходах сумматора имеется комбинация 0...0001. При прохождении импульса управления Φ по входу управления 11 содержимое сумматора переписывается в регистр 7, на выходах которого образуется результат Y 0...0001. Счетчик 4 необходим в случае переполнения сумматора 2 и его выходы образуют старшие разряды результата Y . При прохождении входного импульса Φ по входу 10, содержимое регистра 7 переписывается в регистр

8: 0...0001, содержимое счетчика 1 увеличивается на единицу и станет 0...0001, а на выходах сумматора образуется код 0...0100. Таким образом, при $X = 1 Y = 1$.

При прохождении импульса управления Φ во втором такте содержимое сумматора переписывается в регистр 7: 0...0100. При прохождении входного импульса Φ содержимое регистра 8 станет равным 0...0100, содержимое счетчика 1 увеличивается на единицу 0...0010, а на выходах сумматора 2 образуется код 0...1001.

Таким образом, при $X = 2 Y = 4$ и т.д.

Принцип действия устройства основан на последовательном преобразовании каждого К-го импульса из входной последовательности N-импульсов величины Φ в код $2K + 1$ ($K = 0, N-1$) и последовательном суммировании. Между тем известно, что сумма членов арифметической прогрессии с общим членом $2K + 1$ при $K=0, N-1$ равна N^2 , т.е.

$$\sum_{k=0}^{N-1} (2k+1) = N^2$$

Предлагаемое устройство для получения квадратичной зависимости не обладает методической и систематической погрешностью в получении квадрата числа.

Объем аппаратурных затрат определяется максимальным значением входной величины Φ . Число разрядов п счетчика 1 выбирается следующим образом:

$$n = \log_2 \Phi_{\max},$$

где Φ_{\max} - Φ_{\max} , округленное до ближайшей большей степени числа 2.

Число разрядов сумматора 2, регистров 7 и 8 выбирается на единицу большим, чем n , а число разрядов счетчика 4 - на единицу меньшим.

Время вычисления устройства определяется величиной

$$E = NT_{\Phi} - \frac{1}{2}T_{\Phi},$$

где N - количество импульсов входной величины

T_{Φ} - период следования импульсов входной величины

Техническое преимущество предлагаемого устройства для получения

квадратичной зависимости по сравнению с прототипом состоит в возможности повышения на несколько порядков частоты входного сигнала при сохранении работоспособности устройства.

Формула изобретения .

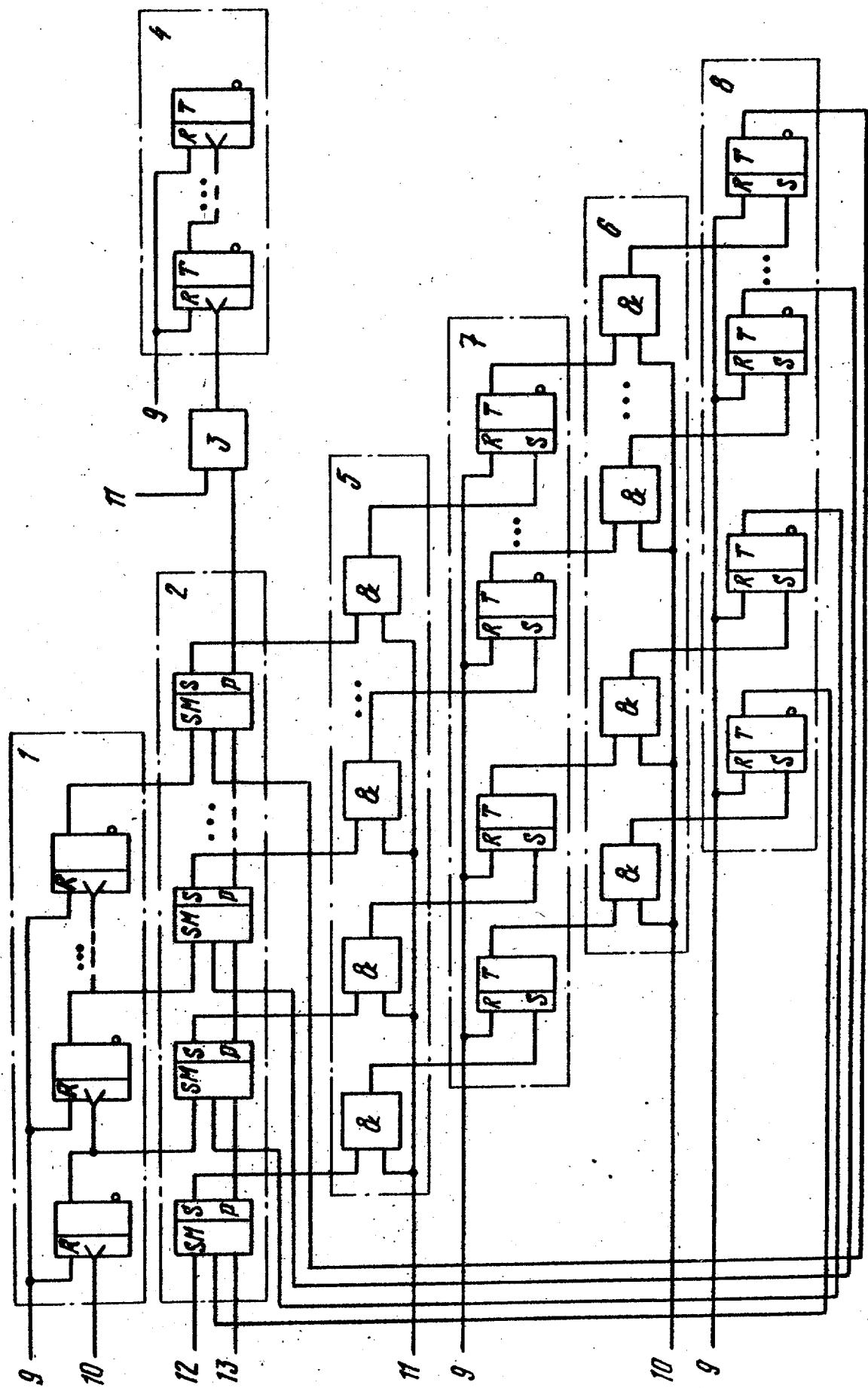
Устройство для получения квадратичной зависимости, содержащее первый n -разрядный и второй $(n+1)$ -разрядный счетчики, входы установки нуля которых подключены к установочному входу устройства, элемент И, выход которого соединен со счетным выходом второго счетчика, вход первого счетчика соединен с выходом устройства, группы элементов И, отличающееся тем, что, с целью повышения быстродействия, в него введены $(n+1)$ -разрядный сумматор, первый и второй $(n+1)$ -разрядные регистры, причем выходы первого счетчика соединены со сдвигом на один разряд вправо с первой группой входов сумматора, первый вход первого разряда которого соединен с выходом логической единицы устройства,

вторая группа входов сумматора подключена к разрядным выходам первого регистра, первый вход которого, а также первый вход второго регистра, соединены с установочным входом устройства, разрядные выходы сумматора и второго регистра соединены с первыми входами элементов И соответственно первой и второй групп; вторые 10 входы которых подключены соответственно к управляющему и информационному входам устройства, а выходы элементов И первой и второй групп соединены со вторыми входами соответственно второго и первого регистра, третий вход первого разряда сумматора соединен с входом логического нуля устройства, выход переноса старшего разряда сумматора соединен 15 с первым входом элемента И, второй вход которого подключен к управляющему входу устройства.

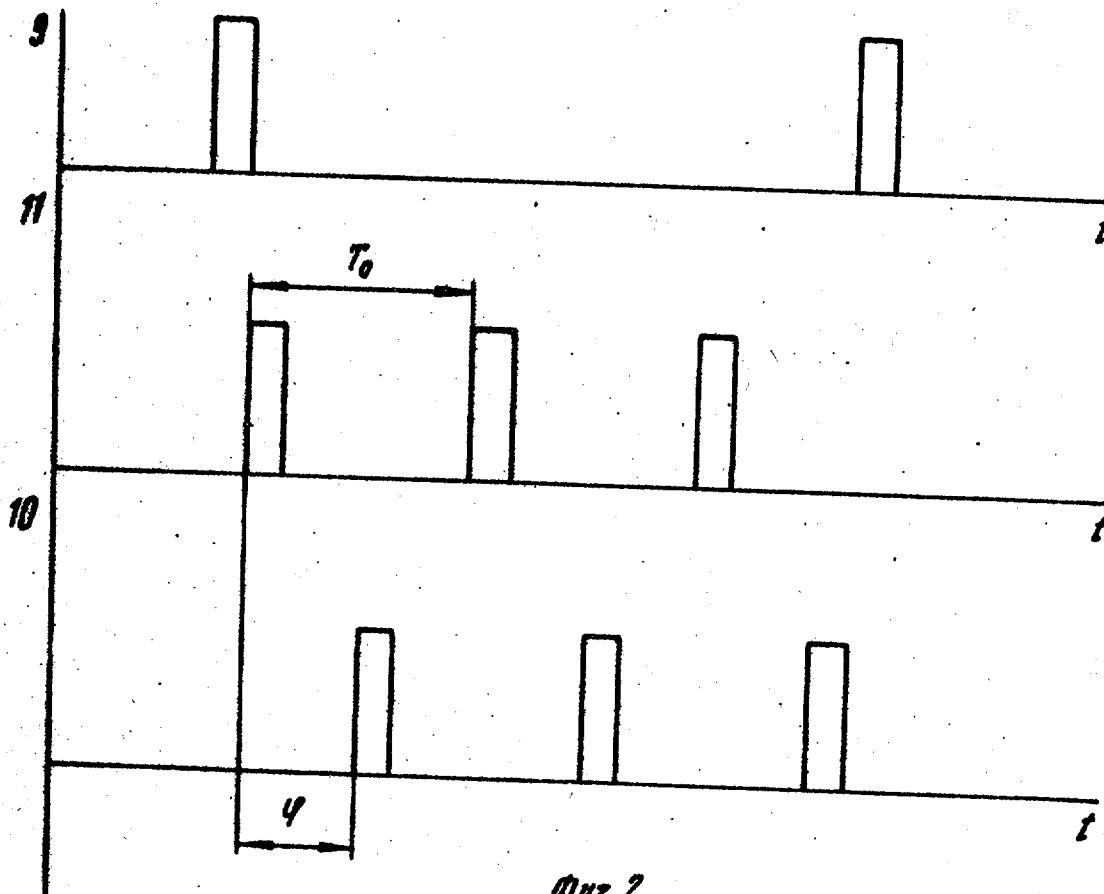
Источники информации,

- 25 принятые во внимание при экспертизе
 1. Авторское свидетельство СССР № 587472, кл. G 06 G 7/20, 1978.
 2. Авторское свидетельство СССР № 113563, кл. G 06 F 7/38, 1957 (прототип).

911521



φυρ. 1



Фиг. 2

Составитель Н. Шелобанова
 Редактор Е. Лушникова Техред А. Бабинец Корректор Ю. Макаренко
 Заказ 1129/40 Тираж 732 Подписьное
 ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, №-35, Раушская наб., д. 4/5
 Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4