

Союз Советских
Социалистических
Республик



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е И З О Б Р Е Т Е Н И Я

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 966864

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 02.12.80 (21) 3210981/18-21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 15.10.82, Бюллетень № 38

Дата опубликования описания 19.10.82

(51) М. Кл.³

H 03 K 3/84

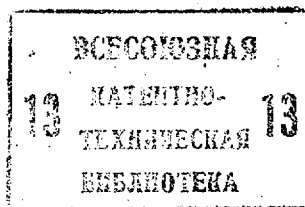
(53) УДК 621.373.
4(088.8)

(72) Авторы
изобретения

В.Н. Ярмолик и И.П. Кобяк

(71) Заявитель

Минский радиотехнический институт



(54) УСТРОЙСТВО ДЛЯ ФОРМИРОВАНИЯ СДВИНУТЫХ
КОПИЙ ПСЕВДОСЛУЧАЙНОЙ ПОСЛЕДОВАТЕЛЬНОСТИ

1
Изобретение относится к импульсной технике и может быть использовано в автономных устройствах для генерирования случайных процессов с заданными характеристиками.

Известен генератор псевдослучайных чисел, содержащий регистр сдвига с сумматором по модулю два в цепи обратной связи [1].

Недостатком этого устройства является невозможность получения копий псевдослучайной последовательности сдвинутых более чем на m тактов, где m - разрядность регистра сдвига.

Наиболее близким техническим решением к изобретению является устройство для формирования сдвинутых копий псевдослучайного сигнала, состоящее из генератора тактовых импульсов, первого элемента ЗАПРЕТ, регистра сдвига с обратной связью, дешифратора, второго элемента ЗАПРЕТ, счетчика, блоков памяти, сумматоров по модулю два и индикатора [2].

2
Недостатком данного устройства является сложность аппаратного построения, которая в основном определяется наличием большого количества элементов памяти, и соответственно уменьшенное быстродействие.

Цель изобретения - повышение надежности устройства и быстродействия.

Поставленная цель достигается тем, что устройство для формирования сдвинутых копий псевдослучайной последовательности, содержащее последовательно соединенные генератор тактовых импульсов, первый элемент ЗАПРЕТ, счетчик импульсов, второй элемент ЗАПРЕТ и n -разрядный регистр сдвига с сумматором по модулю два в цепи обратной связи, разрядные нулевые выходы которого, кроме первого, соединены с входами дешифратора, выход которого подключен к второму входу первого элемента ЗАПРЕТ, выход генератора тактовых импульсов соединен с вторым входом второго элемента ЗАПРЕТ, тре-

тий вход первого элемента ЗАПРЕТ подключен к выходу счетчика импульсов, разрядные единичные выходы n -разрядного регистра сдвига с сумматором по модулю два в цепи обратной связи, кроме первого, подключены к первым входам сумматоров по модулю два соответственно, введены $(n-1)$ блоков элементов И по $(n-j)$ элементов И, где $j = 1 \dots (n-1)$, причем разрядные единичные выходы n -разрядного регистра сдвига с сумматором по модулю два в цепи обратной связи, кроме последнего, соединены с первыми входами элементов И $(n-1)$ блоков элементов И соответственно, выход каждого элемента И $(n-1)$ блоков элементов И подключены к входам соответствующего сумматора по модулю два, второй вход каждого элемента И первого блока элементов И, кроме первого, подключен к второму входу соответствующего элемента И соответствующего блока элементов И и к шине задания постоянных коэффициентов, при этом дополнительный вход дешифратора подключен к первому разрядному единичному выходу n -разрядного регистра сдвига с сумматором по модулю два в цепи обратной связи, а второй вход первого элемента И первого блока элементов И подключен к шине задания постоянных коэффициентов.

На чертеже приведена функциональная схема устройства для формирования сдвинутых копий псевдослучайной последовательности.

Устройство содержит генератор 1 тактовых импульсов, элементы 2, 3 ЗАПРЕТ, счетчик 4 импульсов, n -разрядный регистр 5 сдвига с сумматором по модулю два в цепи обратной связи, дешифратор 6, сумматоры 7 по модулю два, блоки 8 элементов И, шину 9 задания постоянных коэффициентов.

Устройство работает следующим образом.

Предложим, что на выходе сумматора по модулю два в цепи обратной связи пятиразрядного регистра 5 сдвига формируется псевдослучайная последовательность a_k , и надо получить копию данной последовательности, опережающую исходную на 10 символов. Для этого в регистр 5 сдвига записывают комбинацию 10000. При этом на выходе дешифратора 6 сформируется сигнал "1". Это происходит за счет того, что дешифратор представляет собой n -входной элемент И, к первому входу которого

подключен прямой выход первой ячейки регистра 5 сдвига, а к остальным входам - инверсные выходы остальных ячеек регистра 5 сдвига. Сигнал, вырабатываемый дешифратором 6, поступает на элемент 3 ЗАПРЕТ. Элемент 3 ЗАПРЕТ может состоять, например, из RS-триггера, к S-входу которого подключается выход дешифратора 6, а к R-входу - выход инвертора, соединенный с выходом счетчика 4, а выход RS-триггера подключен к первому входу элемента И, на второй вход которого поступают импульсы с выхода генератора 1 тактовых импульсов.

После того, как RS-триггер элемента 3 ЗАПРЕТ установлен в единичное состояние сигналом дешифратора 6, импульсы счета с генератора 1 через элемент И элемента 3 ЗАПРЕТ поступают на вход счетчика 4, выполненного, например, на триггерах, инверсные выходы которых подключены к многоходовому элементу ИЛИ. Перед началом работы в счетчик 4 записывается комбинация, соответствующая числу $2^n - 1 - S$, где S - величина сдвига. Данному числу соответствует комбинация 10101. Это означает, что 1, 3 и 5-й триггеры счетчика 4 предварительно должны быть установлены в единичное состояние. После того, как в счетчик 4 поступит последний S -й сигнал, все триггеры его устанавливаются в единичное состояние, и по окончании счета счетчик 4 вырабатывает запрещающий сигнал, поступающий на инвертор элемента 3 ЗАПРЕТ и элемент 2 ЗАПРЕТ, который в данном случае представляет собой элемент И, к первому входу которого подключен выход счетчика 4, а к второму выход генератора 1, и на вход регистра 5 сдвига тактовые импульсы не поступают, как и на вход счетчика 4.

Содержимое регистра 5 умножается в блоках 8 на элементах И, к первому входу которых подключены выходы ячеек регистра 5 сдвига, а на вторые входы подаются значения постоянных коэффициентов d_j , поступающих по шине 9, и поступает на входы сумматоров 7, в которых полученный набор символов суммируется по модулю два.

На выходах сумматоров 7 по модулю два формируются коэффициенты d_j^* , определяющие топологию связей регистра 5 сдвига и сумматора по модулю два, на выходе которого получается опере-

жающая копия псевдослучайной последовательности на S тактов.

Таким образом, в данном устройстве формируются сдвинутые псевдослучайные последовательности с более высокой надежностью и быстродействием по сравнению с известными устройствами.

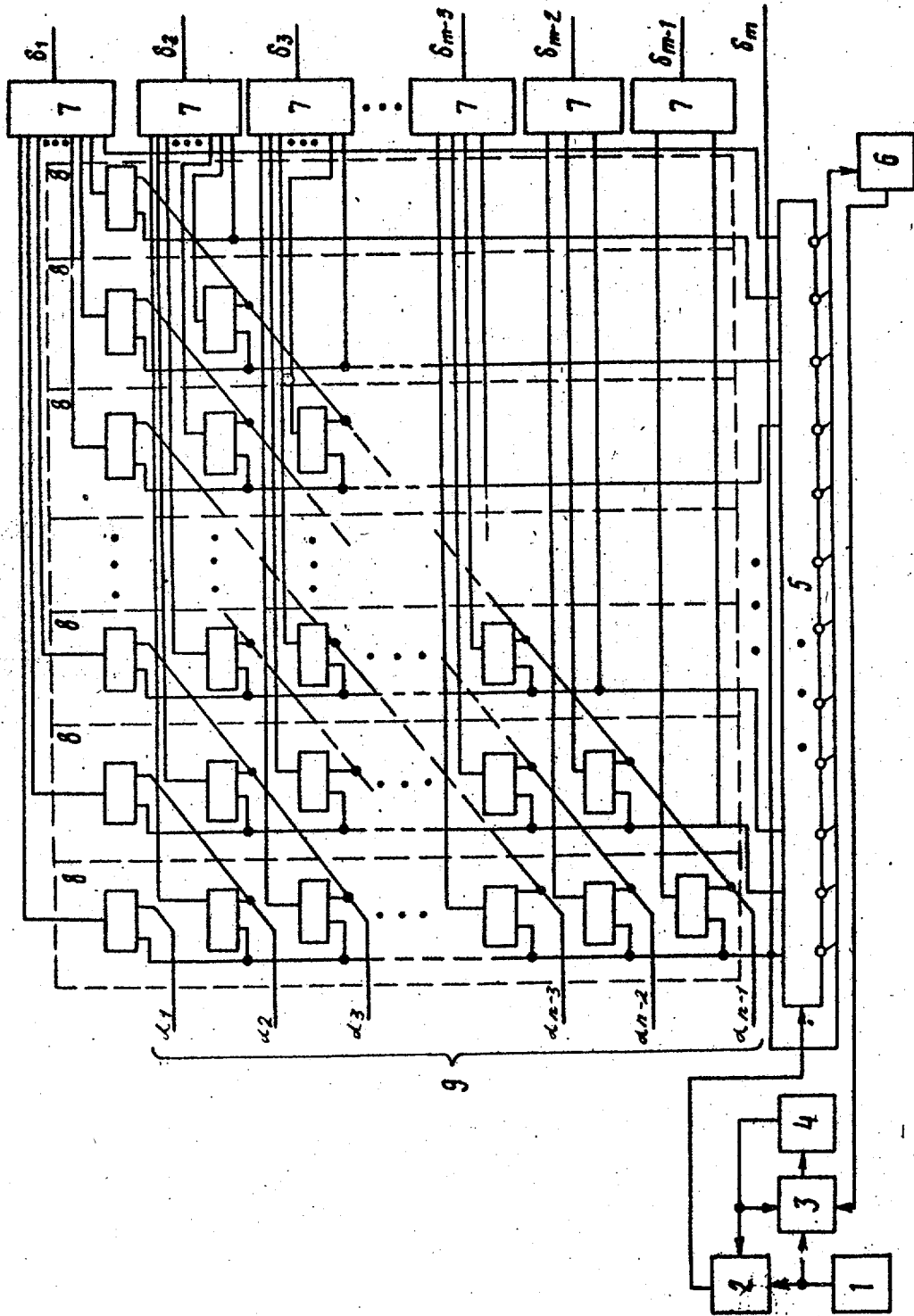
Формула изобретения

Устройство для формирования сдвинутых копий псевдослучайной последовательности, содержащее последовательно соединенные генератор тактовых импульсов, первый элемент ЗАПРЕТ, счетчик импульсов, второй элемент ЗАПРЕТ и n -разрядный регистр сдвига с сумматором по модулю два в цепи обратной связи, разрядные нулевые выходы которого, кроме первого, соединены с входами дешифратора, выход которого подключен к второму входу первого элемента ЗАПРЕТ, выход генератора тактовых импульсов соединен с вторым входом второго элемента ЗАПРЕТ, третий вход первого элемента ЗАПРЕТ подключен к выходу счетчика импульсов, разрядные единичные выходы n -разрядного регистра сдвига с сумматором по модулю два в цепи обратной связи, кроме первого, подключены к первым входам сумматоров по модулю два соответственно, отличающееся тем, что, с

целью повышения надежности устройства и быстродействия, в него введены $(n-1)$ блоков элементов И по $(n-j)$ элементов И, где $j = 1, \dots, (n-1)$, причем разрядные единичные выходы n -разрядного регистра сдвига с сумматором по модулю два в цепи обратной связи, кроме последнего, соединены с первыми входами элементов И $(n-1)$ блоков элементов И соответственно, выход каждого элемента И $(n-1)$ блоков элементов И подключены к входам соответствующего сумматора по модулю два, второй вход каждого элемента И первого блока элементов И, кроме первого, подключен к второму входу соответствующего элемента И соответствующего блока элементов И и к шине задания постоянных коэффициентов, при этом дополнительный вход дешифратора подключен к первому разрядному единичному выходу n -разрядного регистра сдвига с сумматором по модулю два в цепи обратной связи, а второй вход первого элемента И первого блока элементов И подключен к шине задания постоянных коэффициентов.

Источники информации,

- принятые во внимание при экспертизе
1. Яковлев В.В. и др. Вероятностные вычислительные машины. Л., "Машиностроение", 1974, с. 344.
 2. Авторское свидетельство СССР № 527012, кл. Н 03 К 3/00, 1976.



ВНИИПИ Заказ 7899/75
Тираж 959 Подписное

Филиал ППП "Патент",
г. Ужгород, ул. Проектная, 4