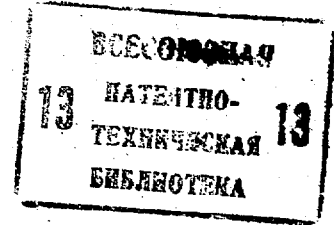




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3393399/18-24

(22) 08.02.82

(46) 30.05.83. Бюл. № 20

(72) Э.А.Баканович и В.П.Лозицкий

(71) Минский радиотехнический институт

(53) 681.325(088.8)

(56) Бобнев М.П. Генерирование случайных сигналов и измерение их параметров. М., "Энергия", 1966.

2. Авторское свидетельство СССР № 370717, кл. G 06 F 1/02, 1971.

3. Авторское свидетельство СССР по заявке 3276948/18-24, кл. G 06 F 7/58, 1981.

(54) (57) **ГЕНЕРАТОР СЛУЧАЙНОГО ПРОЦЕССА**, содержащий три блока памяти, три коммутатора, первый блок умножения, блок быстрого преобразования Фурье, датчик случайных чисел, первый функциональный преобразователь, блок формирования интервалов времени, цифро-аналоговый преобразователь и блок управления, входом генератора является информационный вход первого блока памяти, управляющий вход которого объединен с входом датчика случайных чисел и первым входом блока быстрого преобразования Фурье и подключен к первому выходу блока управления, первый и второй входы которого соединены с первыми выходами соответственно блока формирования интервалов времени и блока быстрого преобразования Фурье, второй выход блока управления соединен с управляющими входами первого, второго и третьего коммутаторов, первый и второй входы первого блока умножения подключены соответственно

к выходам первого блока памяти и первого функционального преобразователя, вход которого подключен к выходу датчика случайных чисел, а первый и второй выходы первого блока умножения подключены соответственно к второму и третьему входам блока быстрого преобразования Фурье, второй выход которого соединен с информационным входом первого коммутатора, первый и второй выходы которого соединены с информационными входами соответственно второго и третьего блоков памяти, выходы которых подключены соответственно к первому и второму информационным входам второго коммутатора, выход которого соединен с входом цифро-аналогового преобразователя, выход которого является выходом генератора, вход блока формирования интервалов времени подключен к третьему выходу блока управления, а второй выход блока формирования интервалов времени соединен с информационным входом третьего коммутатора, первый и второй выходы которого соединены с управляющими входами соответственно второго и третьего блоков памяти, отличающийся тем, что, с целью повышения надежности путем контроля его работы, он содержит аналого-цифровой преобразователь, первый, второй и третий регистры памяти, второй функциональный преобразователь, второй блок умножения, первый и второй сумматоры и блок сравнения, выход которого соединен с контрольным выходом генератора, первый и второй входы блока сравнения соединены соответственно с выходами третьего регистра памяти и

(19) **SU** (11) **1020820** **A**

второго сумматора, а третий вход блока сравнения соединен с первыми входами первого и второго сумматоров и блока управления, второй вход второго сумматора соединен с вторым входом первого сумматора и информационным входом третьего коммутатора, а третий вход второго сумматора соединен с вторым входом первого сумматора и информационным входом третьего коммутатора, а третий вход второго сумматора подключен к выходу второго блока умножения, первый и второй входы которого соответст-

венно через второй функциональный и аналого-цифровой преобразователи подключены к выходам первого сумматора и цифро-аналогового преобразователя, третий вход первого сумматора соединен с выходом второго регистра памяти и объединен с третьим входом блока управления, а четвертый вход первого сумматора подключен к выходу первого регистра памяти, первый и второй входы которого соединены соответственно с четвертым входом блока управления и выходом датчика случайных чисел.

1

Изобретение относится к вычислительной технике и может быть использовано для имитации случайных процессов с заданными и программно управляемыми спектральными характеристиками в вычислительно-моделирующих комплексах для управления испытаниями изделий электронной и другой техники на механические, электрические и другие воздействия, а также при построении моделирующей аппаратуры для исследования и оптимизации структурно-сложных систем.

Известен генератор случайного процесса, содержащий формирующие фильтры для придания случайному процессу требуемых спектральных свойств. Управление спектральной плотностью мощности случайного процесса на выходе таких генераторов выполняется изменением частотной характеристики формирующих фильтров [1].

Однако с практической точки зрения проектирование и изготовление формирующих фильтров с перестраиваемой в широком диапазоне частотной характеристикой представляет собой достаточно трудную техническую задачу.

Известно также устройство, использующее для формирования выходного случайного процесса множество импульсных потоков, содержащее множество генераторов импульсов, элементы И, элементы ИЛИ и некоторые другие вспомогательные элементы [2].

Процесс на выходе такого генератора представляет собой последо-

2

вательность импульсных сигналов определенной формы, следующих через случайные интервалы времени, причем управляемой статистической характеристикой выходного случайного процесса является закон распределения возможности использования их для генерирования случайного процесса с заданными спектральными характеристиками, так как определить требуемую функцию распределения случайных временных интервалов по заданной спектральной плотности мощности оказывается затруднительным как из-за сложности математических преобразований, так и из-за ограниченности класса воспроизводимых плотностей мощности.

Наиболее близким техническим решением к предлагаемому является устройство, содержащее три блока памяти, три коммутатора, блок быстрого преобразования Фурье, блок умножения, датчик случайных чисел, функциональный преобразователь, блок формирования интервалов времени, цифро-аналоговый преобразователь, блок управления и соответствующие связи.

Данное устройство позволяет получать на выходе случайный процесс вибрационного типа с заданными спектральными характеристиками [3].

Недостатком устройства является невысокая надежность функционирования, так как в нем не приняты специальные меры для обнаружения ошибок.

Цель изобретения - повышение надежности функционирования устройства путем контроля правильности воспро-

изведения спектральной плотности мощности формируемого случайного процесса во всем рабочем диапазоне частот по одной составляющей спектра, имеющей наибольшую мощность.

Поставленная цель достигается тем, что в устройстве, содержащее три блока памяти, три коммутатора, первый блок умножения, блок быстрого преобразования Фурье, датчик случайных чисел, первый функциональный преобразователь, блок формирования интервалов времени, цифро-аналоговый преобразователь и блок управления, входом генератора является информационный вход первого блока памяти, управляющий вход которого объединен с входом датчика случайных чисел и первым входом блока быстрого преобразования Фурье и подключен к первому выходу блока управления, первый и второй входы которого соединены с первыми выходами соответственно блока формирования интервалов времени и блока быстрого преобразования Фурье, второй выход блока управления соединен с управляющими входами первого, второго и третьего коммутаторов, первый и второй входы первого блока умножения подключены соответственно к выходам первого блока памяти и первого функционального преобразователя, вход которого подключен к выходу датчика случайных чисел, а первый и второй выходы первого блока умножения подключены соответственно к второму и третьему входам блока быстрого преобразования Фурье, второй выход которого соединен с информационным входом первого коммутатора, первый и второй выходы которого соединены с информационными входами соответственно второго и третьего блоков памяти, выходы которых подключены соответственно к первому и второму информационным входам второго коммутатора, выход которого соединен с входом цифро-аналогового преобразователя, выход которого является выходом генератора, вход блока формирования интервалов времени подключен к третьему выходу блока управления, а второй выход блока формирования интервалов времени соединен с информационным входом третьего коммутатора, первый и второй выходы которого соединены с управляющими входами соответственно второго и третьего блоков

памяти, дополнительно введены аналого-цифровой преобразователь, первый второй, третий регистры памяти, второй функциональный преобразователь, второй блок умножения, первый и второй сумматоры и блок сравнения, выход которого соединен с контрольным выходом генератора, первый и второй входы блока сравнения соединены соответственно с выходами третьего регистра памяти и второго сумматора, а третий вход блока сравнения соединен с первыми входами первого и второго сумматоров и блока управления, второй вход второго сумматора соединен с вторым входом первого сумматора и информационным входом третьего коммутатора, а третий вход второго сумматора подключен к выходу второго блока умножения, первый и второй входы которого соответственно через второй функциональный и аналого-цифровой преобразователи подключены к выходам первого сумматора и цифро-аналогового преобразователя, третий вход первого сумматора соединен с выходом второго регистра памяти и объединен с третьим входом блока управления, а четвертый вход первого сумматора подключен к выходу первого регистра памяти, первый и второй входы которого соединены соответственно с четвертым входом блока управления и выходом датчика случайных чисел.

На фиг.1 представлена структурная схема генератора; на фиг.2 - пример схемной реализации блока управления; на фиг.3 - схема блока формирования интервалов времени.

Устройство содержит блоки 1-3 памяти, коммутаторы 4-6, блок 7 быстрого преобразования Фурье, первый 8 и второй 9 блоки умножения, датчик 10 случайных чисел, первый 11 и второй 12 функциональные преобразователи, блок 13 формирования интервалов времени, цифро-аналоговый 14 и аналого-цифровой 15 преобразователи, блок 16 управления, первый 17, второй 18 и третий 19 регистры памяти, первый 20 и второй 21 сумматоры, блок 22 сравнения.

Функциональное назначение структурных элементов устройства следующее.

Первый блок 1 памяти предназначен для приема с его функционального входа и хранения коэффициентов ампли-

тудного спектра $P_F(k)$, определяемых из соотношения

$$P_F(k) = \frac{G(k\Delta f)}{T}, k=0, 1, 2, \dots, N-1,$$

где $G(f)$ - заданная спектральная плотность мощности генерируемого случайного процесса ($G(0)=0$);

N - число заданных значений спектральной плотности мощности;

N' - число точек в одной реализации случайного процесса ($N=2N'=2^m, m=0, 1, 2, 3, \dots$)

T - длина одной реализации ($T=N\Delta t$);

Δf - шаг дискретизации в частотной области ($\Delta f=1/T$).

Последовательное считывание хранимой информации из блока 1 памяти осуществляется по импульсам, поступающим на его первый вход.

Блоки 2 и 3 памяти совершенно идентичны по структуре и предназначены для хранения N' вещественных значений $Y(k), k=0, 1, 2, \dots, N-1$, одной реализации случайного процесса, записываемой с первого входа. Последовательное считывание информации осуществляется по импульсам, поступающим на их вторые входы.

Коммутаторы 4 и 6 предназначены для коммутации информации, поступающей на второй вход, на первый или второй выход в зависимости от управляющего сигнала на первом входе, причем при нулевом логическом сигнале на первом входе информация передается на первый выход, а при единичном логическом уровне - на второй выход.

Коммутатор 5 обеспечивает коммутацию информации, поступающей на второй и третий входы, на выход в зависимости от управляющего сигнала на первом входе, причем при нулевом управляющем сигнале на первом входе информация передается с третьего входа на выход. Соответственно при единичном логическом уровне на первом входе коммутатора информация передается с второго его входа на выход.

Блок 7 быстрого преобразования Фурье предназначен для реализации одного из известных алгоритмов обратного быстрого преобразования Фурье над входными случайными комплексными числами, поступающими

на второй и третий входы. Запись информации осуществляется по импульсам, поступающим на первый вход блока быстрого преобразования Фурье, причем информация за $N'/2$ тактов с второго и третьего входов соответственно записывается в ячейки $X_0(i)$ и $X_0(N'-i)$ внутренней памяти блока быстрого преобразования Фурье при $i=1, 2, \dots, N'/2-1$, где i - номер такта. В нулевом ($i=0$) такте информация записывается соответственно в ячейки $X_0(0)$ и $X_0(N'/2)$. Действительные части результата реализации алгоритма обратного быстрого преобразования Фурье передаются на второй выход, причем по окончании обработки одной реализации на первый выход выдается импульс конца преобразования.

В качестве блока быстрого преобразования Фурье может использоваться без ограничений любое известное устройство для реализации быстрого преобразования Фурье.

Датчик 10 случайных чисел предназначен для выдачи на выход по каждому входному импульсу целого случайного числа $B(k)$ (k - номер такта), равномерно распределенного на интервале $0-(N'-1)$.

Первый функциональный преобразователь 11 обеспечивает формирование на своем выходе комплексной величины

$$\Phi_1(\ell) = \cos \frac{2\pi \ell}{N'} + j \sin \frac{2\pi \ell}{N'}$$

где j - мнимая единица;

ℓ - двоичный код на входе преобразователя ($\ell \in \{0, N'-1\}$).

Второй функциональный преобразователь 12 предназначен для выполнения вычисления

$$\Phi_2(\ell) = \cos \frac{2\pi \ell}{N'}$$

где ℓ - двоичный код на первом входе ($\ell \in \{0, N'-1\}$).

Практически как первый 11, так и второй 12 функциональные преобразователи могут быть реализованы в виде постоянных запоминающих устройств по последовательным адресам $\ell=0, 1, 2, \dots, N'-1$, в которых записаны константы $\Phi_1(\ell)$ или $\Phi_2(\ell)$.

Первый блок 8 умножения предназначен для выполнения операции умножения действительных чисел, поступающих на его первый вход, и комплекс-

ных чисел, поступающих на второй вход, причем на второй выход результат умножения выдается в комплексно-сопряженном виде по отношению к первому выходу.

Второй блок 9 умножения обеспечивает перемножение двоичных кодов, поступающих на его первый и второй входы.

Блок 13 формирования интервалов времени предназначен для формирования на первом и втором выходах регулярной последовательности импульсов с периодами следования соответственно $N^1 \Delta t$ и Δt (Δt - шаг дискретизации случайного процесса во временной области). Синхронизация работы блока 13 осуществляется входной импульсной последовательностью. Практически блок 13 представляет собой обычную пересчетную схему.

Цифро-аналоговый преобразователь 14 предназначен для представления входного дискретного случайного процесса в аналоговой форме.

Аналого-цифровой преобразователь 15 осуществляет обратное преобразование выходного аналогового случайного процесса в дискретную форму.

Блок 16 управления осуществляет общую синхронизацию работы устройства.

Регистр 17 памяти предназначен для записи и хранения информации, поступающей на второй вход. Запись информации синхронизируется импульсом, поступающим на первый вход.

Регистр 18 памяти хранит номер k коэффициента заданного амплитудного спектра, имеющего наибольшее значение, т.е. выполняется условие

$$P_F(k) \geq P_F(r), (k \neq r).$$

Регистр 19 памяти хранит значение наибольшего коэффициента $P_F(k)$ амплитудного спектра.

Первый 20 и второй 21 сумматоры накапливающего типа предназначены для суммирования кодов, поступающих на их третьи входы. Выполнение операции синхронизируется импульсами на втором входе. Установка сумматора в исходное состояние осуществляется импульсами, поступающими на их первые входы, причем исходное состояние второго сумматора 21 является нулевым, а исходное состояние первого сумматора 20 определяется кодом на его четвертом входе.

Блок 22 сравнения осуществляет сравнение двоичных кодов, поступаю-

щих на второй и третий входы при разрешающем сигнале на первом входе.

Предлагаемый генератор случайного процесса можно разделить на две части: контролируемую и контролируемую. Контролируемая часть предназначена для формирования случайного процесса и включает блоки памяти 1-3, коммутаторы 4-6, блок 7 быстрого преобразования Фурье, первый блок 8 умножения, датчик 10 случайных чисел, первый функциональный преобразователь 11, блок 13 формирования интервалов времени, цифро-аналоговый преобразователь 14, блок 16 управления.

Работа контролируемой части устройства полностью совпадает с работой прототипа и происходит следующим образом.

Случайный процесс на выходе генератора представляет собой последовательность реализаций длительностью $T = N^1 \Delta t$ каждая. Алгоритм формирования одной реализации случайного процесса представляется в виде преобразования

$$C \rightarrow P_{облф} \rightarrow Y \quad (1)$$

где C - исходный массив комплексных коэффициентов спектра, состоящий из элементов $C(i)$, $i=0,1,2,\dots,N^1-1$, (для каждой реализации вычисляется новый массив C);

$P_{облф}$ - оператор обратного быстрого преобразования Фурье;

Y - выходной случайный массив (реализация случайного процесса), состоящий из действительных элементов $Y(\ell)$, $\ell=0,1,2,\dots,N^1-1$.

С целью облегчения описания работы устройства введем понятие цикла, под которым будем понимать интервал времени функционирования устройства, совпадающий с длительностью T реализации на его выходе.

Будем также различать текущую реализацию (реализацию, которая передается на выход устройства в текущем цикле) и последующую реализацию (реализацию, которая передается на выход в следующем цикле).

В каждом цикле работы контролируемой части устройства параллельно протекают два процесса.

Во-первых, осуществляется последовательная передача на выход устройства значений $Y(\ell)$ текущей реализации, которая в зависимости от текущего состояния управляющего сигнала

ла на первом выходе блока 16 управления может находиться во втором 2 или в третьем 3 блоках памяти. Для этого по каждому импульсу, поступающему через интервал времени Δt с второго выхода блока 13 формирования интервала времени через коммутатор 6 на второй вход второго 2 или третьего 3 блоков памяти, осуществляется последовательное считывание значений текущей реализации, которые через коммутатор 5 и аналого-цифровой преобразователь 14 передаются на выход устройства. Так как в реализации содержится N' значений, то длительность реализации во временной области равна $T=N'\Delta t$.

Во-вторых, выполняется вычисление новой (последующей) реализации случайного процесса. С этой целью вначале формируется исходный комплексный массив $C(i)$ случайных коэффициентов спектра в соответствии с (2), причем этот массив формируется за $N'/2$ такта и поступает в блок 7 быстрого преобразования Фурье по второму и третьему (информационным) входам. Для этого в каждом такте по импульсу, поступающему с второго выхода блока 16 управления, первый блок 1 памяти последовательно выдает коэффициенты $P_F(n-1)$, где n - номер такта, $n=1,2,\dots,N'/2$. Одновременно на второй вход первого блока 8 умножения с выхода первого функционального преобразователя 11 выдаются комплексные константы.

После поступления всех значений $C(i)$ блок 7 быстрого преобразования Фурье выполняет преобразование вида (1), а затем выдает на первый выход импульс конца преобразования, а на второй выход - значения $Y(\nu)$, $\nu=0,1,2,\dots,N'-1$, которые записываются через коммутатор 4 в блок 2 памяти или в блок 3 памяти в зависимости от управляющего сигнала на первом выходе блока 16 управления.

По окончании каждой реализации (каждого цикла) управляющий сигнал на первом выходе блока 16 управления изменяется на противоположный, изменяя таким образом коммутацию блоков 2 и 3 памяти (меняя их местами).

Блок 16 управления (фиг.2) содержит регистр 23, блоки 24 и 25 сравнения, элементы И 26-29, счетчик 30, триггеры 31-33, тактовый генератор 34. Выход регистра 23 соединен

с первым входом блока 24 элемента сравнения, выход которого соединен с первым входом первого элемента И 26, выход которого соединен с нулевым входом триггера 31 и входом "Сброс" счетчика 30, выход которого подключен к вторым входам блоков 24 и 25 сравнения, единичный вход триггера 31 объединен с единичным входом триггера 32, счетным входом триггера 33, первым входом элемента И 27 и первым входом блока 16 управления, выход генератора 34 тактовых импульсов соединен с третьим выходом блока 16 управления, вторыми входами элемента И 26 и элемента И 28, первый вход которого подключен к единичному выходу триггера 31, а выход соединен со счетным входом счетчика 30, вторым выходом блока 16 управления и вторым входом элемента И 29, выход которого является четвертым выходом блока 16 управления, первый вход элемента И 29 подключен к выходу блока 25 сравнения, первый вход которого является третьим входом блока 16 управления, выход триггера 33 является первым выходом блока 16 управления, второй вход которого соединен с нулевым входом триггера 32, выход которого соединен со вторым входом элемента И 27.

Схема блока 16 управления работает следующим образом.

В начале каждого цикла работы устройства триггер 31 устанавливается в единичное состояние импульсом конца реализации, поступающим с первого входа блока 16 управления на единичный вход триггера 31 и разрешает прохождение импульсов с выхода тактового генератора 34 через элемент И 28 на счетный вход счетчика 30 суммирующего типа. Так как в начале цикла счетчик 30 находится в нулевом состоянии, то после прохождения через элемент И 28 $N'/2-1$ импульсов в счетчике 30 устанавливается двоичный код $N'/2-1$. Ввиду того, что в регистре 23 постоянно записан также код $N'/2-1$, то на выходе блока 24 сравнения появляется уровень логической единицы. Поэтому следующий $N'/2$ импульс проходит через элемент И 26 и поступает на входы сброса счетчика 30 и триггера 31, устанавливая их в нулевое состояние и запрещая тем самым прохождение через элемент И 28 последующих импульсов

текущего цикла. Триггер 31 будет оставаться в нулевом состоянии до появления очередного импульса на первом входе блока 16 управления. Триггер 33 работает в счетном режиме и по каждому входному сигналу переbrасывается в противоположное состояние.

Триггер 32 и элемент И 27 предназначены для выявления сбойной ситуации в устройстве, которая заключается в том, что сигнал конца преобразования на втором входе поступает позже сигнала конца развертки (на первом входе).

В начале цикла триггер 32 находится в единичном состоянии. Поэтому если после начала цикла первым поступает импульс конца преобразования (триггер находится в единичном состоянии), то он проходит через элемент И 27, сигнализируя об ошибке.

Остальные элементы: блок 25 сравнения и элемент И 29 обеспечивают выделение из каждой серии по $N'/2$ импульсов на втором выходе блока 16 управления ($m+1$)-го импульса, где m - двоичный код на третьем входе блока 16 управления. Выделенный импульс передается на четвертый выход блока 16 управления.

Блок 13 формирования интервалов времени (фиг. 3) содержит счетчики 35 и 36 суммирующего типа, регистры 37 и 38, блоки 39 и 40 сравнения и элементы И 41 и 42. Счетчик 36, регистр 37, блок 39 сравнения и элемент И 41 обеспечивают формирование на втором выходе блока 13 регулярной последовательности импульсов с регулируемым интервалом следования. По каждому импульсу, поступающему с входа блока 13 на счетный вход счетчика 35, его состояние увеличивается на единицу. На второй вход элемента И 41 с выхода 39 сравнения поступает высокий разрешающий логический уровень при совпадении двоичных кодов счетчика 35 и регистра 37. Установка счетчика в нулевое положение осуществляется каждым импульсом, поступающим с выхода элемента И 41 на вход сброса счетчика 35. Поэтому на второй выход блока 13 формирования интервалов времени поступает каждый m -й входной импульс. Изменяя содержимое регистра 37, можно управлять интервалом.

Вторая часть блока 13: счетчик 36, регистр 38, блок 40 сравнения и элемент И 42 совершенно идентична первой и пропускает на первый выход блока 13 каждый N' -й импульс, поступающий с выхода элемента И 41 на счетный вход счетчика 36 и первый вход элемента И 42, причем в регистре 38 хранится двоичный код, равный N' .

Новым в устройстве является введение контролирующей части, состоящей из аналого-цифрового преобразователя 15, регистров 17-19, первого 20 и второго 21 сумматоров и блока 22 сравнения, предназначенных для контроля правильности воспроизведения на выходе устройства спектральной плотности мощности формируемого случайного процесса. Будем также отличать от заданного амплитудного спектра $P_F(i)$, ($i=0,1,2, \dots, N'/2-1$) воспроизводимый амплитудный спектр $\hat{P}_F(i)$ ($i=0,1,2, \dots, N'/2-1$) учитывающий появление неисправностей в работе устройства. Большинство неисправностей (сбоев и устойчивых отказов) приводит к появлению ошибок в реализациях случайного процесса. Под ошибкой понимается событие, заключающееся в том, что хотя бы для одной пары коэффициентов $P_F(i)$, $\hat{P}_F(i)$ не выполняется условие $P_F(i) = \hat{P}_F(i)$ ($i=0,1,2, \dots, N'/2-1$).

При этом, проигрывая в глубине обнаружения ошибок на 1-5%, используемый метод позволяет сократить аппаратные затраты на 25-35, причем проверке подвергается коэффициент амплитудного спектра $\hat{P}_F(i)$ которому соответствует наибольший заданный коэффициент амплитудного спектра $P_F(i)$. Поэтому одновременно с загрузкой в блок 1 памяти амплитудного спектра $P_F(i)$, $i=0,1,2, \dots, N'/2-1$ в регистр 19 загружается наибольший коэффициент спектра $P_F(k)$, а в регистр 18 - его номер K .

В начале любой (j -й) реализации по импульсу конца развертки конец предыдущей реализации, поступающему с первого выхода блока 13 формирования интервалов времени, осуществляется запись содержимого $(\beta_j(k))$ первого регистра 17 в первый сумматор 20; блок 22 сравнения проверяет на равенство коды, поступающие на его второй и третий вхо-

ды, происходит сброс по отрицательному фронту второго сумматора 22 в нулевое состояние и, таким образом, контролирующая часть устройства готова к проверке текущей реализации. По каждому импульсу, поступающему с второго выхода блока 13 происходит добавление к содержимому сумматора 20 кода K , поступающего с выхода регистра 18. В результате этого в сумматоре 18 вычисляется аргумент к $P + \beta^0(k)$, а на выходе второго функционального преобразователя 12 - функция

$$\cos \left[\frac{2\pi}{N^i} (k\ell + \beta^i(k)) \right],$$

значение которой поступает на первый вход блока 9 умножения.

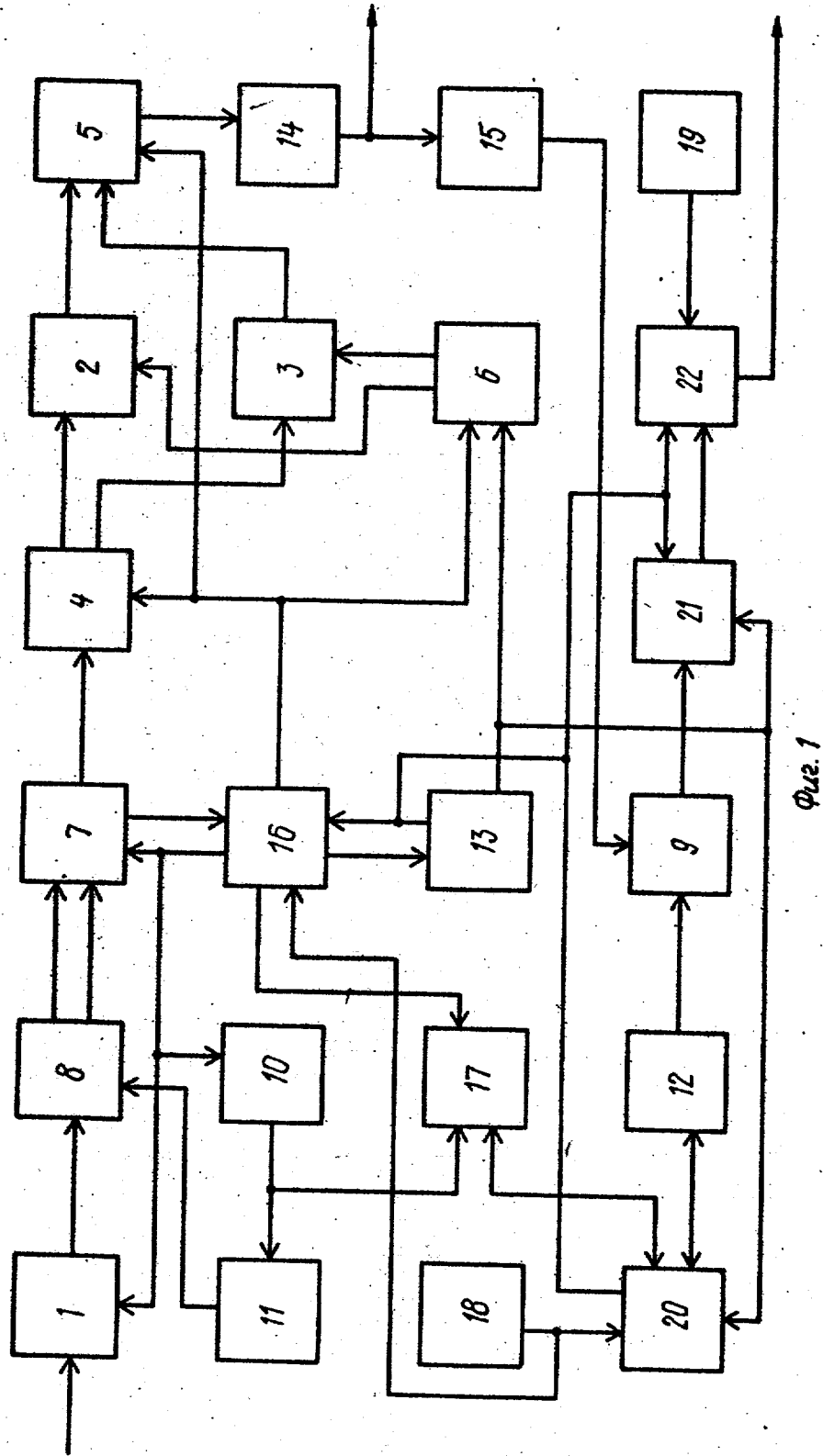
Одновременно на второй вход блока 9 умножения с выхода аналого-цифрового преобразователя 15 поступают дискретные отсчеты $Y^i(\ell)$ текущей реализации случайного процесса. Таким образом, для каждого $i=0, 1, 2, \dots, N^i-1$ с третьего входа к содержимому второго сумматора 21 по импульсу на его втором входе добавляются частичные произведения $Y^i(\ell) \cos \left[\frac{2\pi}{N^i} (k\ell + \beta^i(k)) \right]$ к концу текущей реализации в сумматоре 21 накапливается значение коэффициента $P_F^i(k)$. Сравнение $P_F^i(k)$ и $\hat{P}_F^i(k)$ осуществляется блоком 22 сравнения по синхронизирующему импульсу на его первом входе. В случае несовпадения кодов на контрольный выход устройства передается сигнал ошибки. Аналогичным образом устройство работает в каждом цикле (на каждой реализации).

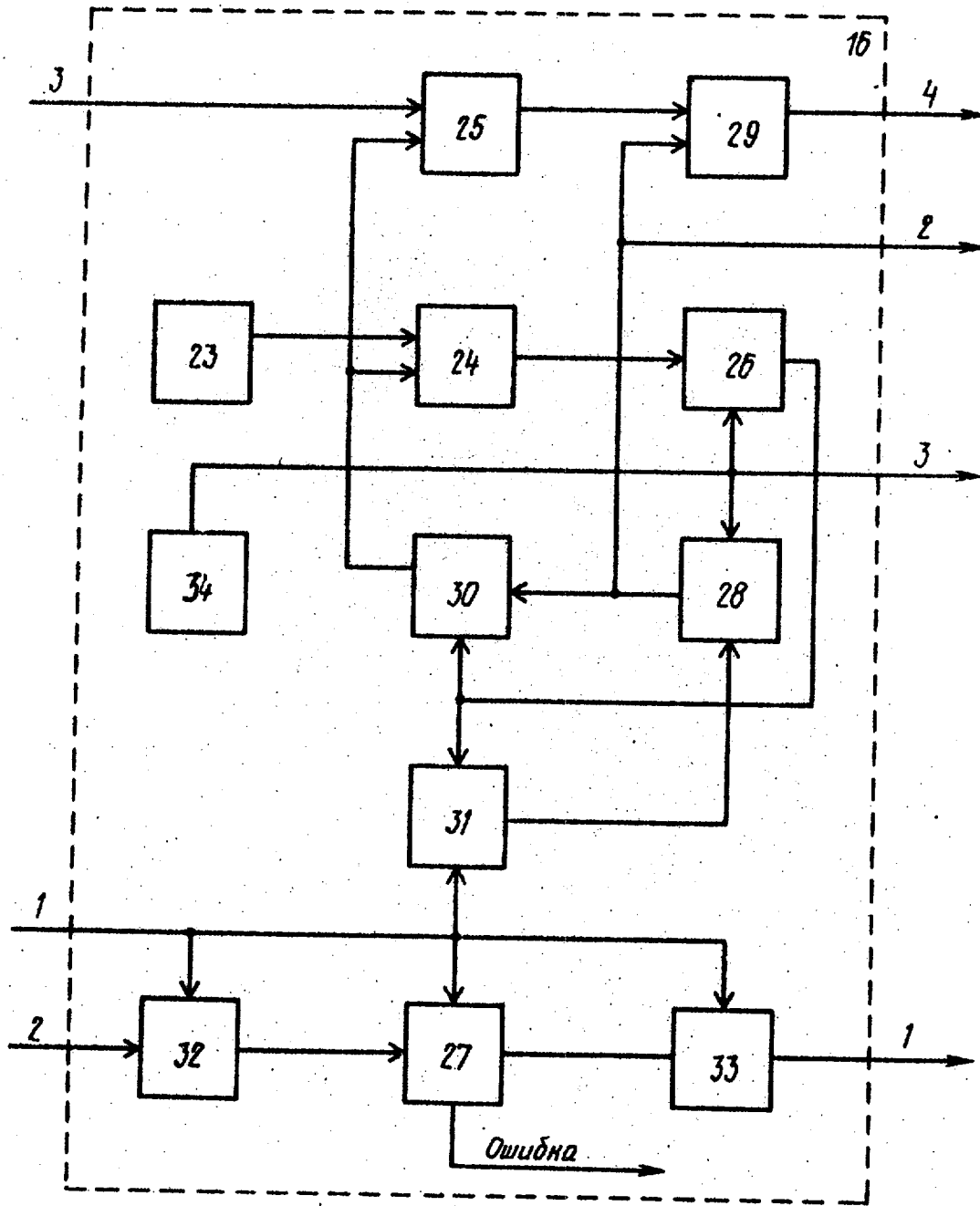
Аппаратурные затраты на реализацию контролирующей части генератора со-

ставляют приблизительно 10+20%. Кроме того, еще одним достоинством метода контроля является не критичность работы контролируемых блоков к быстрдействию. Так как допустимое минимальное время умножения блоком 9 составляет 10-20 мкс, в то время как наиболее быстродействующие схемы умножения позволяют выполнить эту операцию в 50-100 раз быстрее, то это позволяет использовать медленнее действующие, но оптимальные в смысле аппаратурных затрат схемы контролируемых блоков.

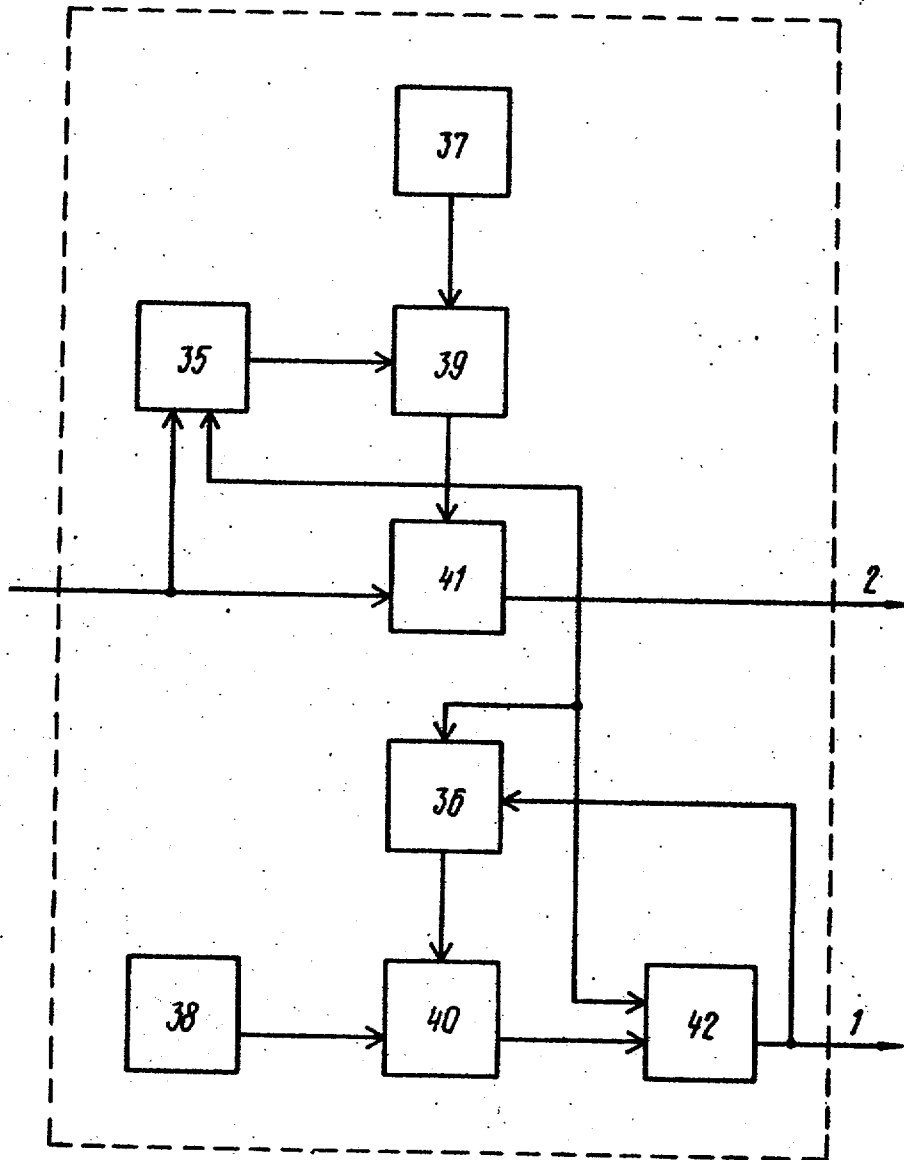
Таким образом, технико-экономическая эффективность предлагаемого генератора по сравнению с прототипом заключается в повышении его надежности (достоверности воспроизведения заданного спектра мощности) путем контроля правильности воспроизведения спектра мощности формируемого случайного процесса во всем рабочем частотном диапазоне по правильности воспроизведения составляющей спектра, имеющей наибольшую мощность. При этом дополнительные аппаратурные затраты составляют 10-20%. Экономический эффект получается за счет увеличения коэффициента использования устройства, так как отказы обнаруживаются в момент их возникновения, а следовательно, уменьшается время восстановления работоспособного состояния устройства.

Технико-экономическая эффективность предлагаемого устройства по сравнению с базовым объектом выше, чем по сравнению с прототипом, так как предлагаемое устройство позволяет формировать случайный процесс с техническими характеристиками, превышающими базовые.





Фиг. 2



Фиг. 3

Редактор С. Юеко Составитель А. Карасов
 Техред Л. Пекарь Корректор А. Ильин

Заказ 3898/41 Тираж 706 Подписное
 ВНИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4