

Изобретение относится к вычислительной технике и предназначено для генерации потоков случайных чисел с заданным законом распределения. Может быть использовано в качестве специализированного стохастического блока, подключенного к вычислительным машинам общего назначения, а также в качестве задающего блока в имитаторах случайных процессов.

Известен генератор случайных чисел, содержащий генератор равномерно распределенных чисел, схему сравнения, блок памяти, генератор тактов, специализированный дешифратор, регистр формирования случайного числа, входные и выходные вентили. Устройство позволяет формировать потоки случайных чисел с требуемыми законами распределения по методу обратных функций с логарифмическим способом перебора [1].

Недостатком устройства является его сложность, в частности наличие специализированного дешифратора.

Известно устройство для генерации случайных чисел с заданным законом распределения, содержащее многоканальный генератор случайных импульсных токов, схемы И, схему ИЛИ, вероятностный вентиль, регистр формирования случайного числа, схемы И регистра, устройство формирования адреса памяти и генератор-распределитель тактовых импульсов [2].

Недостатком устройства является его сложность, в частности сложность управления.

Наиболее близким по технической сущности к предлагаемому является устройство для вероятностного моделирования, содержащее блок управления, генератор равномерно распределенных чисел, вход которого соединен с первым выходом блока управления, блок сравнения, первый вход которого соединен с выходом генератора равномерно распределенных чисел, а второй вход - с вторым выходом блока управления, регистр адреса, разделенный на две части (старшую и младшую), первый вход которого соединен с первым выходом блока сравнения, а второй вход - с пятым выходом блока управления, блок памяти, вход которого соединен с выходом регистра адреса, регистр числа, первый вход которого соединен с выходом блока памяти, а второй вход - с чет-

вертым выходом блока управления, регистр маски, первый вход которого соединен с выходом регистра числа, второй с вторым выходом блока сравнения, третий вход - с третьим выходом блока управления, первый выход соединен с третьим входом блока сравнения, а второй выход с третьим входом регистра адреса. Устройство позволяет формировать последовательности случайных чисел с требуемыми законами распределения. В устройстве реализуется метод обратных функций, основанный на сравнении равномерно распределенных случайных чисел ξ со значениями $F(x_i)$ воспроизводимой функции распределения, отыскании интервала, для которого выполняется условие

$$F(x_i) \leq \xi < F(x_{i+1}),$$

и выдаче соответствующего данному интервалу значения x_i . Перебор последовательно расположенных $F(x_i)$ - логарифмический.

Устройство работает по следующему алгоритму: блок управления вырабатывает команду, по которой генератор равномерно распределенных случайных чисел формирует и передает в блок сравнения случайное число ξ , одновременно через регистр числа и регистр маски из блока памяти в блок сравнения поступает группа значений $F(x_i)$. В результате сравнения в младшую часть регистра поступает код. По этому коду из блока памяти выбирается и подается в блок сравнения очередная группа значений $F(x_i)$, после чего содержимое младшей части регистра сдвигается и записывается следующий результат сравнения. Цикл сравнения длится $m \log_a n$ тактов (где m - количество интервалов квантования воспроизводимого закона по области его существования, a - основание логарифма перебора, $a=2^n$, n - любое положительное число). По коду, полученному в результате сравнения, выбирается ячейка памяти, содержащая a значений x_i , из которой с помощью регистра маски выбирается требуемое значение.

Устройство позволяет моделировать различные законы распределений (где ℓ - разрядность старшей части регистра адреса). Информация о законах располагается в 2^ℓ областях памяти. Выбор требуемого закона осуществляется соответствующей адресаци-

ей с помощью старшей части регистра адреса [3].

Недостатком устройства является сложность технической реализации из-за наличия блока управления и сложного составного регистра адреса, ограниченные возможности программного управления из-за жесткого распределения поля памяти и относительно низкая надежность работы из-за сложных цепей управления, что является существенным, так как сбой и отказы стохастических блоков трудно различимы.

Цель изобретения - упрощение устройства и повышение надежности работы.

Для достижения поставленной цели в известный генератор случайных чисел, содержащий генератор равномерно распределенных случайных чисел, блок памяти, вводится генератор тактовых импульсов, регистр сдвига и сумматор, первый вход которого соединен с выходом генератора равномерно распределенных случайных чисел, вход которого объединен с тактовым входом регистра сдвига и подключен к выходу генератора тактовых импульсов, выход регистра сдвига соединен со своим входом "Установка", является выходом генератора и соединен с входом блока памяти, выход которого соединен с вторым входом сумматора, выход которого соединен с информационным входом регистра сдвига, управляющий вход которого является входом "Пуск" генератора.

Упрощение устройства достигается за счет того, что для формирования адресов чтения памяти и для формирования случайного числа используется один регистр последовательных приближений, в прототипе для этих целей используется три регистра, причем регистр адреса является сложным (составным). Упрощение устройства достигается также за счет управления работой устройства сигналами с выхода регистра последовательных приближений, при этом отсутствует специальный блок управления. Кроме того, все блоки устройства, за исключением генератора равномерно распределенных чисел, существуют в интегральном исполнении, что определяет простоту технической реализации устройства, его высокую надежность, компактность.

На чертеже приведена структурная схема устройства.

Генератор содержит генератор 1 тактовых импульсов, генератор 2 равномерно распределенных случайных чисел, сумматор 3, блок 4 памяти, регистр 5 сдвига.

Генератор 1 тактовых импульсов предназначен для генерации регулярной последовательности импульсов синхронизации устройства, для его реализации можно использовать интегральную схему К155НГ1.

Генератор 2 равномерно распределенных случайных чисел предназначен для формирования потока первичных равномерно распределенных случайных чисел, может быть использован любой из известных и описанных в литературе.

Сумматор 3 может быть выполнен на интегральных схемах К155ИПЗ и др. В качестве регистра 5 последовательных приближений можно использовать регистр последовательных приближений аналого-цифровых преобразователей (интегральная схема К155ИР17), либо регистр сдвига типа К155ИР1.

Блок 4 памяти служит для хранения кодов, задающих законы распределения формируемых потоков случайных чисел. Для обеспечения возможности формирования произвольных законов распределения необходимо применить оперативное запоминающее устройство. Если датчик случайных чисел ориентирован на формирование потока случайных чисел одного или нескольких заданных законов распределения, можно применить постоянное запоминающее устройство. В интегральном исполнении существует большое количество элементов запоминающих устройств различной емкости и быстродействия.

Рассмотрим работу устройства при использовании регистра последовательных приближений типа К155ИР17, предназначенного для построения аналого-цифровых преобразователей. При этом вход 6 регистра 5 последовательных приближений - информационный, вход 7 - синхронизации работы, вход 8 - разрешения работы, вход 9 - задания режима, причем вход 9 соединен с выходом младшего разряда.

Цикл формирования случайного числа начинается, когда в младшем разряде регистра 5 нуль и на вход 8 регистра поступает разрешающий сигнал.

По заднему фронту очередного тактового импульса в старший разряд регистра последовательных приближений записывается нуль, во все остальные разряды - единицы. Из блока 4 памяти 4 считывается код и суммируется со случайным числом. С выхода переноса сумматора 3 на вход 6 регистра 5 поступает значение первого разряда формируемого случайного числа (нуль или единица). По заднему фронту следующего тактового импульса значение первого разряда формируемого (случайного) числа принимается в старший разряд регистра 5, нуль из первого разряда сдвигается во второй, генератор 2 равномерно распределенных случайных чисел формирует новое случайное число.

По сформированному на выходе регистра 5 последовательных приближений новому адресу из блока 4 памяти считывается новый код, суммируется с новым случайным числом, по заднему фронту следующего тактового импульса сформированный второй разряд выходного числа принимается во второй разряд регистра 5, нуль из второго разряда регистра 5 сдвигается в следующий (третий) разряд, генератор 2 равномерно распределенных случайных чисел формирует новое первичное случайное число. Последовательность описанных тактов идет до сдвига нуля в младший разряд регистра 5. Нуль в младшем разряде регистра 5 указывает, что число сформировано, поступая на вход 9 регистра, разрешает установку начального состояния. Код сформированного случайного числа находится в регистре последовательных приближений.

Так как на первый вход 10 сумматора 3 поступают равномерно распределенные числа с интервалом от 0 до $1-2^{-n}$, где n - разрядность сумматора, генератора 2 равномерно распределенных случайных чисел и блока

4 памяти, вероятность единицы на выходе переноса сумматора, вырабатываемой, если сумма чисел больше единицы, равна поступающему на второй вход 11 сумматора 3 коду из блока 4 памяти. На первом такте из блока памяти читается код, равный вероятности попадания случайной величины воспроизводимого закона распределения, во вторую половину области существования (вероятность единицы старшего разряда формируемых чисел). На втором такте читается код, задающий условную вероятность попадания во вторую четверть, если первый сформированный разряд равен нулю, или в четвертую четверть, если сформированный первый разряд равен единице, т.е. задается условная вероятность единицы во втором разряде. На последующих тактах задаются в зависимости от полученных значений разрядов формируемого числа условные вероятности попадания случайной величины в соответствующие $1/2^i$ части области существования, где i - номер такта. Например, если на первых двух тактах получена комбинация 10, на третьем такте из блока памяти читается код условной вероятности попадания случайной величины воспроизводимого закона распределения в интервал от $5/8$ до $6/8$ области существования.

На каждом такте задаются условные вероятности, отсюда и название "Метод условных вероятностей".

В табл. 1 показано расположение кодов условных вероятностей в блоке 4 памяти для случая, если устройство формирует четырехразрядные случайные числа. В каждой клетке табл. 1 слева указывается обозначение кода вероятности, справа - адрес ячейки. Нумерация адресов памяти с нуля. Верхний индекс в обозначении кода вероятности - результат, полученный на предыдущих тактах.

Т а б л и ц а 1

P ₁ -7							
P ₂ ⁰ -3				P ₃ ¹ -11			
P ₄ ⁰⁰ -2		P ₅ ⁰¹ -5		P ₆ ¹⁰ -9		P ₇ ¹¹ -13	
P ₈ ⁰⁰⁰ -0	P ₉ ⁰⁰¹ -2	P ₁₀ ⁰¹⁰ -4	P ₁₁ ⁰¹¹ -6	P ₁₂ ¹⁰⁰ -8	P ₁₃ ¹⁰¹ -10	P ₁₄ ¹¹⁰ -12	P ₁₅ ¹¹¹ -14

Если обозначить P_k - вероятность k -й кодовой комбинации формируемых случайных чисел ($k=0-2^m-1$, где m - разрядность формируемых чисел), условные вероятности P_j вычисляются по формуле

$$P_j = \frac{\sum_{k=jr+r/2}^{r(j+1)-1} P_k}{\sum_{k=jr}^{r(j+1)-1} P_k},$$

где $i=\overline{1,m}$; $j=0-2^{i-1}-1$; $r=2^{m+1-i}$; $\varrho=2^{i-1}+j$.

Устройство может формировать случайные числа и по методу обратных функций, для этого необходимо, чтобы генератор 2 равномерно распределен-

ных случайных чисел формировал одно число на весь цикл формирования выходного числа, а не новое на каждом такте. Для этого выходной регистр генератора 2 равномерно распределенных случайных чисел можно синхронизировать выходом младшего разряда регистра 5, а не импульсами генератора 1 тактовых импульсов. При этом в блок памяти последовательно записываются значения интегральной функции распределения F_k , начиная с нулевой ячейки. Расположение кодов в блоке памяти для случая формирования четырехразрядных случайных чисел показано в табл. 2.

Т а б л и ц а 2

F ₇ -7							
F ₃ -3				F ₁₁ -11			
F ₁ -1		F ₅ -5		F ₉ -9		F ₁₃ -13	
F ₀ -0	F ₂ -2	F ₄ -4	F ₆ -6	F ₈ -8	F ₁₀ -10	F ₁₂ -12	F ₁₄ -14

В этом случае, как и в прототипе, осуществляется логарифмический перебор кодов вероятностей, если P_k - требуемые вероятности кодовых комбинаций.

Как говорилось выше, в качестве регистра 5 данного генератора случайных чисел можно использовать регистр сдвига с возможностью параллельного занесения кода, типа существующего интегрального регистра K155IP17. При этом вход 6 регистра 5 последовательных приближений является входом последовательной записи регистра сдвига, вход 7 - синхронизации сдвига, вход 8 - синхронизации параллельной записи, вход 9 - задания режима, соединенный со старшим выходом регистра.

Цикл формирования случайного числа начинается при поступлении на вход 8 импульса запуска, если в старшем разряде регистра 5 единица. При этом по входам параллельной записи в старший разряд записывается единица, во всех остальных - нули. На каждом такте формируется аналогично (как описано выше) один разряд выходного числа, по заднему фронту

тактового импульса содержимое регистра 5 последовательных приближений сдвигается в сторону старших разрядов, значение сформированного разряда принимается в младший разряд регистра 5. Формирование числа заканчивается при сдвиге единицы в старший разряд регистра 5. Единица на входе 9 регистра 5 последовательных приближений запрещает дальнейший сдвиг и разрешает начальную установку регистра, т.е. устройство может начинать новый цикл формирования числа.

Единица с выхода старшего разряда регистра 5 является указателем готовности числа, сформированное число находится в регистре. Как и в рассмотренном выше случае, при использовании в качестве регистра 5 последовательных приближений регистра сдвига, можно формировать случайные числа как по методу условных вероятностей, так и по методу обратных функций, причем расчет кодов настройки выполняется по тем же формулам. Расположение кодов в памяти при методе условных вероятностей для случая формирования четырехразрядных случайных чисел показано в табл. 3.

Т а б л и ц а 3

$P_4 - 1$							
$P_2^0 - 2$				$P_3^1 - 3$			
$P_4^{00} - 4$		$P_5^{01} - 5$		$P_6^{10} - 6$		$P_7^{11} - 7$	
$P_8^{000} - 8$	$P_9^{001} - 9$	$P_{10}^{010} - 10$	$P_{11}^{011} - 11$	$P_{12}^{100} - 12$	$P_{13}^{101} - 13$	$P_{14}^{110} - 14$	$P_{15}^{111} - 15$

Расположение кодов в памяти при методе обратных функций для случая

формирования четырехразрядных случайных чисел показано в табл. 4.

Т а б л и ц а 4

$F_7 - 1$							
$F_3 - 2$				$F_{11} - 3$			
$F_1 - 4$		$F_5 - 5$		$F_9 - 6$		$F_{13} - 7$	
$F_0 - 8$	$F_2 - 9$	$F_4 - 10$	$F_6 - 11$	$F_8 - 12$	$F_{10} - 13$	$F_{12} - 14$	$F_{14} - 15$

Из табл. 1-4 видно, что при методе условных вероятностей в случае использования регистра последовательных приближений на базе регистра сдвига, расположение кодов в памяти совпадает с порядком их расчета, при методе обратных функций расположение кодов в памяти и порядок их расчета совпадают в случае использования регистра последовательных приближений, применяемого в аналого-цифровых преобразователях. Если датчик случайных чисел используется совместно с ЭВМ, которая осуществляет расчет кодов настройки и их загрузку, при совпадении порядка расчета кодов и их загрузке системе оказывается более эффективной, так как не требуется дополнительной перестановки кодов.

Метод обратных функций отличается простотой процедуры расчета кодов настройки генератора случайных чисел и требует меньше исходных равномерно-распределенных случайных чисел, чем метод условных вероятностей, что позволяет применить менее быстродействующий и простой генератор 2 равномерно распределенных случайных чисел. Однако метод условных вероятностей обладает в общем более высокой точностью воспроизведения заданных законов распределения.

При использовании в качестве регистра 5 регистра сдвига, предлагаемое устройство позволяет как и прототип, моделировать в режиме разделения времени несколько законов распределения, а также цепи Маркова различной связности. При этом по сравнению с прототипом предлагаемое устройство имеет более гибкое программное управление, позволяющее варьирование количеством воспроизводимых законов распределений и разрядностью случайных чисел, связностью цепей Маркова и количеством их состояний при постоянном объеме блока памяти и разрядности регистра последовательных приближений. Задание режима формирования требуемого распределения из группы распределений, информации о которых записаны в блок памяти, задание разрядности формируемых чисел, сходности цепи Маркова и количества состояний осуществляется путем задания соответствующего кода начального состояния регистра последовательных приближений.

В табл. 5 показано расположение кодов вероятностей в блоке памяти при использовании метода условных вероятностей, при объеме блока памяти 16 ячеек, для случая моделирования двух законов распределения.

Т а б л и ц а 5

$P_{1,1}^0 - 4$				$P_{2,1}^0 - 3$			
$P_{1,2}^0 - 4$		$P_{1,3}^1 - 5$		$P_{2,2}^0 - 6$		$P_{2,3}^1 - 7$	
$P_{1,4}^{00} - 8$	$P_{1,5}^{01} - 9$	$P_{1,6}^{10} - 10$	$P_{1,7}^{11} - 11$	$P_{2,4}^{00} - 12$	$P_{2,5}^{01} - 13$	$P_{2,6}^{10} - 14$	$P_{2,7}^{11} - 15$

Запрос на генерацию чисел первого закона распределения осуществляется при записи в начале каждого цикла генерации в регистр последовательных приближений кода двойки, запрос на генерации чисел второго распределения - кода тройки. По окончании цикла генерации в старшем разряде регистра последовательных приближений находится единица, в следующем разряде - нуль или единица, указывающая номер распределения, в остальных разрядах сформированное случайное число.

В общем случае, при моделировании группы распределений, разрядность формируемых в данный момент случайных

чисел равна количеству разрядов регистра последовательных приближений в начальном состоянии равных нулю, начиная со старшего разряда до первого разряда устанавливаемого в единицу, номер распределения задается кодом, следующим за первой единицей. В табл. 5 первый нижний индекс в обозначении кода вероятности указывает на номер распределения.

В табл. 6 показано размещение кодов вероятностей переходов при моделировании односвязной цепи Маркова, описываемой матрицей вероятностей перехода типа P_{ij}^i ($j, i=0,1,2,3$) для блока памяти объемом 16 слов.

Т а б л и ц а 6.

$P_{2,3}^0 - 4$		$P_{2,3}^1 - 5$		$P_{2,3}^2 - 6$		$P_{2,3}^3 - 7$	
$P_1^0 - 8$	$P_3^0 - 9$	$P_1^1 - 10$	$P_3^1 - 11$	$P_1^2 - 12$	$P_3^2 - 13$	$P_1^3 - 14$	$P_3^3 - 15$

Верхний индекс в обозначении кодов вероятностей указывает состояние, из которого переходит цепь, нижний - состояние, в которое переходит цепь. В первой строчке табл. 6 коды, определяющие вероятность переходов в одно из старших состояний, в нижней строчке - коды условных вероятностей. Так, например, $P_{2,3}^1$ - вероятность перехода цепи в состояние 2 или 3, если она находится в состоянии 1, P_2^1 - вероятность перехода цепи из состояния 1 в состояние 2, если на предыдущем такте определилось, что цепь переходит в состояние 2 или 3. В начале цикла генерации нового состояния в младшие два разряда регистра 5 заносится номер состояния цепи, в третий разряд единица. За два такта генерируется состояние, единица сдвигается в старший разряд регистра последовательных приближений.

Максимальное число состояний Марковского процесса и его максимальная связность с необходимым числом состояний, количество моделируемых

в режиме разделения времени процессов Маркова и законов распределения случайных чисел требуемой разрядности, т.е. функциональные возможности устройства определяются объемом блока памяти устройства.

Технико-экономическая эффективность изобретения определяется упрощением устройства, что снижает его стоимость и повышает надежность; обеспечением возможности программного управления, что позволяет оперативно управлять устройством вплоть до его применения для генерации нестационарных потоков чисел.

Устройство имеет высокую достоверность работы, что вызвано упрощением в первую очередь цепей управления, при сохранении функциональных возможностей. В совокупности с простой реализацией это позволяет широко использовать предлагаемое устройство в микропроцессорных системах контроля и диагностики цифровых схем в качестве генератора тестовых се-

рий, в системах управления испытаниями, в моделирующих системах.

Важной предпосылкой для реального широкого применения устройства является возможность его реализации

в виде одной микросхемы, так как все блоки устройства могут реализовываться на микросхемах средней интеграции, без использования специализированных элементов.

5

Составитель А. Карасов
 Редактор Е. Папп Техред Т. Фанта Корректор М. Шароши

Заказ 2339/59 Тираж 704 Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент". г. Ужгород, ул. Проектная, 4