



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (21) 3498811/18-24
(22) 26.08.82
(46) 23.01.84. Бюл. № 3
(72) А.Г. Якубенко, В.С. Жук,
С.Ф. Костюк и А.И. Кузьмич
(71) Минский радиотехнический инсти-
тут
(53) 681.325(088.8)
(56) 1. Авторское свидетельство СССР
№ 391577, кл. G 06 F 7/58, 1971.
2. Авторское свидетельство СССР
№ 667983, кл. G 06 F 7/58, 1977.
3. Авторское свидетельство СССР
№ 767745, кл. G 06 F 7/58, 1978
(прототип).

(54)(57) ГЕНЕРАТОР СЛУЧАЙНОГО ПРО-
ЦЕССА, содержащий датчик случайных
чисел, счетчик, информационный выход
которого соединен с адресным входом
первого блока памяти, генератор им-
пульсов, выход которого соединен с
входом первого делителя частоты, о т-
л и ч а ю щ и й с я тем, что, с
целью повышения точности, он содер-
жит два триггера, второй делитель
частоты, регистр памяти, умножитель,
коммутатор, сумматор, накапливающий
сумматор, два блока памяти и элемент
И, выход которого соединен с управ-
ляющими входами накапливающего сум-
матора и первого блока памяти и со
счетным входом счетчика, информаци-
онный выход которого соединен с ад-
ресным входом второго блока памяти

и с первым входом сумматора, выход
которого соединен с адресным входом
третьего блока памяти и с первым ин-
формационным входом коммутатора, вы-
ход которого соединен с информацион-
ным входом первого блока памяти, вы-
ход которого соединен с вторым вхо-
дом сумматора, выход генератора им-
пульсов соединен с первым входом
элемента И и с входом датчика слу-
чайных чисел, выход которого соеди-
нен с вторым информационным входом
коммутатора, управляющий вход кото-
рого подключен к единичному выходу
первого триггера, единичный вход ко-
торого соединен с выходом переполне-
ния счетчика и с нулевым входом вто-
рого триггера, единичный выход кото-
рого соединен с вторым входом элемен-
та И, выход первого делителя частоты
соединен с входом обнуления накопи-
вающего сумматора, с синхронизиру-
ющим входом регистра памяти, с еди-
ничным входом второго триггера и с
входом второго делителя частоты, вы-
ход которого соединен с нулевым вхо-
дом первого триггера, выходы второ-
го и третьего блоков памяти соедине-
ны соответственно с первым и вторым
входами умножителя, выход которого
соединен с информационным входом
накапливающего сумматора, выход кото-
рого соединен с информационным вхо-
дом регистра памяти, выход которого
является выходом генератора.

Изобретение относится к вычислительной технике и может быть использовано при построении имитационно-моделирующей аппаратуры для решения задач исследования и оптимизации структурно-сложных систем, при создании автоматизированных систем испытания на вибрационные, акустические, электрические и другие воздействия.

Известно устройство, содержащее блок генераторов первичного нормального шума, блок формирующих фильтров, сумматор и нелинейный безынерционный преобразователь, позволяющее формирование случайных процессов с произвольной заданной спектральной плотностью мощности в фиксированном диапазоне частот [1].

Недостатком устройства является сложность технической реализации за счет множества генераторов первичного нормального шума и формирующих фильтров, ограниченность частотного диапазона, низкая точность воспроизведения заданной функции спектральной плотности мощности.

Известно также устройство, содержащее блок формирования случайных временных интервалов, блок источников равномерно-распределенных случайных величин, блок источников гармонических сигналов и блок суммирования [2].

Недостатком данного устройства также является сложность технической реализации за счет множества источников случайных величин и гармонических сигналов. Например, если данное устройство использовать для формирования случайного процесса при испытаниях изделий на электродинамическом вибростенде, для обеспечения достаточной точности коррекции амплитудно-частотной характеристики вибростенда количество источников случайных величин и гармонических сигналов должно быть порядка 400-800.

Наиболее близким к предлагаемому изобретению по технической сущности является генератор случайного процесса, содержащий генератор импульсов, делитель частоты, датчик случайных чисел, счетчик и блок памяти. Указанные блоки соединены последовательно, второй вход счетчика соединен с выходом генератора импульсов, выход блока памяти является выходом устройства. Работу устройства можно представить как последовательность циклов, на каждом из которых путем последовательного циклического чтения информации из блока памяти, начиная со случайного в начале цикла адреса, формируется отрезок реализации процесса. Формируемым устройством процесс представляет собой последовательность склеенных отрезков

одной периодической функции со случайными начальными фазами. В блок памяти записывается период полигармонической функции с определенными соотношениями амплитуд входящих в нее гармоник. При этом функция спектральной плотности мощности формируемого процесса аппроксимируется композицией компонентных функций $(\sin x/x)^2$, сдвинутых по частоте с равномерным шагом, с равной шириной основных лепестков, с весами, пропорциональными амплитудам соответствующих им гармоник записанной в память полигармонической функции [3].

Недостатком известного устройства является сложность настройки, так как для вычисления полигармонической функции, записываемой в блок памяти, требуется выполнять большой объем вычислений, простота временной конструкции формируемого процесса - он состоит из отрезков одной функции, в которых повторяются одинаковые фрагменты формы, т.е. процесс обладает малой энтропией (случайностью). Если устройство используется в качестве генератора помех при испытании некоторой "интеллектуальной" системы, то система может легче адаптироваться к данному воздействию.

Кроме того устройство характеризуется большой погрешностью задания требуемой функции СПМ в области нулевой частоты.

Указанные недостатки сужают область применения устройства, ограничивают его функциональные возможности.

Целью изобретения является повышение точности генератора за счет упрощения настройки, повышения энтропии и обеспечения возможности управления мощностью в области нулевой частоты.

Для достижения поставленной цели в генератор случайного процесса, содержащий датчик случайных чисел, счетчик, информационный выход которого соединен с адресным входом первого блока памяти, генератор импульсов, выход которого соединен с входом первого делителя частоты, введены два триггера, второй делитель частоты, регистр памяти, умножитель, коммутатор, сумматор, накапливающий сумматор, два блока памяти и элемент И, выход которого соединен с управляющими входами накапливающего сумматора и первого блока памяти и со счетным входом счетчика, информационный выход которого соединен с адресным входом второго блока памяти и с первым входом сумматора, выход которого соединен с адресным входом третьего блока памяти и с первым информационным входом коммутатора,

выход которого соединен с информационным входом первого блока памяти, выход которого соединен с вторым входом сумматора, выход генератора импульсов соединен с первым входом элемента И и с входом датчика случайных чисел, выход которого соединен с вторым информационным входом коммутатора, управляющий вход которого подключен к единичному выходу первого триггера, единичный вход которого соединен с выходом переполнения счетчика и с нулевым входом второго триггера, единичный выход которого соединен с вторым входом элемента И, выход первого делителя частоты соединен с входом обнуления накапливающего сумматора, с синхронизирующим входом регистра памяти, с единичным входом второго триггера и с входом второго делителя частоты, выход которого соединен с нулевым входом первого триггера, выходы второго и третьего блоков памяти соединены соответственно с первым и вторым входами умножителя, выход которого соединен с информационным входом накапливающего сумматора, выход которого соединен с информационным входом регистра памяти, выход которого является выходом генератора.

На чертеже приведена структурная схема устройства.

Устройство содержит счетчик 1, блок 2 памяти, сумматор 3, блок 4 памяти, умножитель 5, накапливающий сумматор 6, регистр 7 памяти, генератор 8 импульсов, первый 9 и второй 10 делители частоты, триггер 11, коммутатор 12, датчик 13 случайных чисел, блок 14 памяти и блок 15 управления, в состав которого входит триггер 16 и элемент И 17.

Работу устройства можно представить как последовательность повторяющихся циклов, на каждом из которых формируется отрезок реализации случайного процесса, представляющий собой сумму гармонических функций со случайными фазами, одновременно изменяющимися в начале цикла, с частотами, кратными частоте первой (самой низкочастотной) гармоники, с определенными заданными амплитудами. Каждый цикл состоит из N^* шагов, на каждом из которых за $M+1$ тактов вычисляется один отсчет формируемого процесса как сумма произведений кодов задания амплитуд (коэффициентов A_i) гармоник, записанных в блоке 14 памяти на значения отсчетов гармоник единичной амплитуды. Произведения вычисляются умножителем 5, сумма произведений - накапливающим сумматором 6. Отсчеты гармоник всех кратных частот получаются чтением из блока 4 памяти отсчетов одного

периода синуса, по адресам, формируемым с помощью счетчика 1, блока 2 памяти и сумматора 3. Длительность интервалов дискретизации (ΔT) формируемого процесса задается коэффициентом пересчета делителя 9 частоты, количество отсчетов процесса, формируемых на одном цикле (N^*) - коэффициентом пересчета делителя 10 частоты, количество гармонических функций, образующих отрезок реализации (M), - коэффициентом пересчета счетчика 1. Равномерно распределенные начальные фазы гармоник формируются датчиком случайных чисел 13.

Очередной шаг вычисления процесса начинается после выработки на выходе делителя 9 частоты импульса, по которому в выходной регистр 7 записывается с выхода сумматора 6 вычисленный на предыдущем шаге отсчет процесса, сумматор 6 обнуления, триггер 16 блока 15 управления устанавливается в единичное состояние, разрешающее прохождение импульсов через элемент И 17. К началу шага вычислений счетчик 1 находится в нулевом состоянии. На первом такте из блока 2 памяти из нулевой ячейки, определяемой нулевым состоянием счетчика 1, считывается код, который без изменения проходит через сумматор 3 на вход адреса блока 4 памяти и через коммутатор 12 - на вход информации блока 2 памяти. Из блока 4 памяти считывается код отсчета синуса и умножается умножителем 5 на значение коэффициента, считываемого из нулевой ячейки блока 14 памяти. По поступающему через элемент И 17 очередному импульсу генератора 1, полученное произведение прибавляется к содержимому сумматора 6 (нулевому в начале цикла), состояние счетчика 1 увеличивается на единицу, содержимое нулевой ячейки не изменяется, так как на нулевом такте на вход блока памяти поступает без изменения считываемый из нее код. На следующем такте (с номером 1) к считываемому из первой ячейки блока 2 памяти коду сумматора 3 прибавляется единица. По следующему импульсу генератора 1 к содержимому сумматора 6 прибавляется произведение кода, считываемого из блока 4 памяти и из первой ячейки блока 14 памяти, в первую ячейку блока 2 памяти записывается новый код, на единицу больше считанного, состояние счетчика увеличивается на единицу.

Описанный процесс идет до тех пор, пока счетчик 1 не пройдет всю последовательность состояний до максимального и на его выходе 2 не выработается сигнал переполнения, по которому триггер 16 блока управле-

ния устанавливается в нулевое состояние, запрещающее прохождение состояний накапливающего сумматора 6, блока 2 памяти и счетчика 1, который после перехода через максимальное состояние устанавливается в нулевое. Таким образом, на каждом i -м такте к содержимому накапливающего сумматора 6 прибавляется произведение коэффициента, считываемого из i -й ячейки блока памяти, на отсчет синуса, считываемого из блока 4 памяти, по адресу, определенному содержимым i -й ячейки блока 2 памяти, увеличенному на i . В i -ю ячейку блока памяти на i -м такте записывается новое число, равное считанному, увеличенному на i . После окончания шага вычисления в сумматоре 6 получается отсчет формируемого процесса. На каждом шаге вычисления содержимое каждой i -й ячейки блока 2 памяти увеличивается на i , $i = 0, M$. При этом на i -ых тактах последовательно выполняемых шагов одного цикла по адресам, циклически изменяющимся с шагом, равным i , считываются отсчеты записанного в блоке 4 памяти периода синуса и умножаются на значение коэффициента, считываемого из i -й ячейки блока 4 памяти, чем и обеспечивается формирование отрезков гармонических функций с частотами в i раз большей частоты гармонической функции, формируемой на тактах с номером 1, с амплитудами, равными коэффициентам, записанным в i -ых ячейках блока 4 памяти. Формируемые в режиме разделения времени отрезки гармонических функций суммируются накапливающим сумматором 6.

Цикл формирования процесса заканчивается после выработки на выходе делителя 10 частоты импульса, по которому триггер 11 устанавливается в единичное состояние, разрешающее на последнем шаге данного цикла прохождение через коммутатор 12 на вход блока 2 памяти информации с выхода датчика 13 случайных чисел и запрещающее прохождение через коммутатор 12 информации с выхода сумматора 3. При этом на последнем шаге цикла формирования процесса вычисление отсчета процесса происходит аналогично как и на предыдущих шагах, однако в блок 2 памяти записываются формируемые датчиком 13 случайных чисел равномерно распределенные случайные числа, чем обеспечивается задание равномерно распределенных случайных фаз гармоник отрезка реализации, формируемого на следующем цикле. Сигналом переполнения счетчика 1, вырабатываемым в конце шага вычисления, триггер 11 устанавливается в нулевое состояние, в котором

находится до поступления следующего импульса с выхода делителя 10 частоты.

Таким образом, формируемый предлагаемым устройством случайный процесс, представляет собой последовательность отрезков реализаций, состоящих из суммы гармонических функций с независимыми случайными фазами, при этом отрезки реализации имеют отличающуюся случайную форму. Процесс, формируемый известным устройством, состоит из отрезков полигармонической функции с групповой случайной фазой гармоник, поэтому отрезки реализаций имеют повторяющиеся фрагменты формы. Функции спектральной плотности мощности как в известном, так и в предлагаемом устройствах определяются соотношением

$$G(\omega) = \sum_{k=-M}^M \frac{A_k}{4} \left[\frac{\sin \frac{N^* \Delta T}{2} (\omega + k \omega_1)}{\frac{N^* \Delta T}{2} (\omega + k \omega_1)} \right]^2 \quad (1)$$

- 25 где M - количество гармонических функций;
 A_k - амплитуды гармонических функций;
 N^* - количество отсчета процесса формируемых на одном цикле;
 ΔT - длительность интервала дискретизации;
 ω_1 - частота первой гармонической функции.

Частота первой гармонической функции $\omega_1 = 2\pi / (N \cdot \Delta T)$, где N - количество отсчетов задания периода синуса, записанного в блок 4 памяти, причем $M \leq N/2$.

Для настройки предлагаемого устройства формирования процесса с требуемой функцией СПМ необходимо определить коэффициенты A_k и параметры M , N^* , ΔT , при которых требуемая функция СПМ оптимально аппроксимируется суммой компонентов функций (1). Наиболее просто A_k можно определить при $N^* = N$, так как в этом случае максимум основного лепестка каждой компонентной функции совпадает с минимумами остальных компонентных функций и коэффициенты A_k можно принять равными значениям функции СПМ в точках $k\omega_1$. Полученные значения A_k являются для предлагаемого устройства параметрами задания формы функций СПМ и записываются в блок 4 памяти.

Для настройки известного устройства необходимо также как и для предлагаемого определить параметры A_k , M , N^* , ΔT затем по значениям A_k и M вычислять период полигармонической функции, включающий M гармоник с амплитудами A_k , каждая из которых со-

стоит из N отсчетов. При этом необходимо по сравнению с предлагаемым устройством выполнить дополнительно большой объем вычислений, включающий вычисления синусов, произведений и суммирование, тем больший, чем больше требуется точность воспроизведения требуемых функций СПМ.

В функции СПМ процесса, формируемого известным устройством, отсутствует компонентная функция с нулевой центральной частотой ($A_0 = 0$), самая низкочастотная компонента имеет центр в точке ω_1 . Это обуславливает "провал" в области нулевой частоты и большую погрешность воспроизведения в области частот от 0 до ω_1 функций СПМ не равных нулю в области частот, близких к нулевой. В каждом отрезке реализации процесса, генерируемого предлагаемым устройством, присутствует постоянное смещение, формируемое на нулевых тактах шагов вычисления. Амплитуда смещения равна произведению коэффициента A_0 , считываемого из нулевой ячейки блока 14 памяти, на значение одного отсчета синуса, считываемого из блока 4 памяти и по адресу, считываемому из нулевой ячейки блока 2 памяти. Содержимое нулевой ячейки блока 2 памяти изменяется только при записи в блоке 2 памяти на последних шагах циклов вычислений случайных кодов фаз, поэтому амплитуда постоянного смещения случайно изменяется от цикла к циклу. Наличие в отрезках реализации постоянного смещения со случайной амплитудой обуславливает наличие в функции СПМ формируемого процесса компонентной функции с нулевой центральной частотой, что и позволяет управление мощностью вблизи нулевой частоты.

Рассмотрим случай, когда счетчик 1 устанавливается в начальное нулевое состояние. Если формируется случайный процесс, функция СПМ которой равна нулю в области низких частот и m первых коэффициентов A_k равны нулю, целесообразно считать задание начального состояния счетчика не нулевым, а m , при этом исключается на каждом шаге вычислений m первых тактов и, следовательно, увеличивается потенциальное быстродействие. Не принципиальным является и направление счета счетчика 1, т.е. можно применить реверсивный счетчик, состояния которого изменяются от максимального к минимальному.

Предлагаемое устройство можно использовать также и для формирования регулярных процессов с произвольной формой сигнала на периоде. При этом возможно применение двух способов формирования. Первый - с разло-

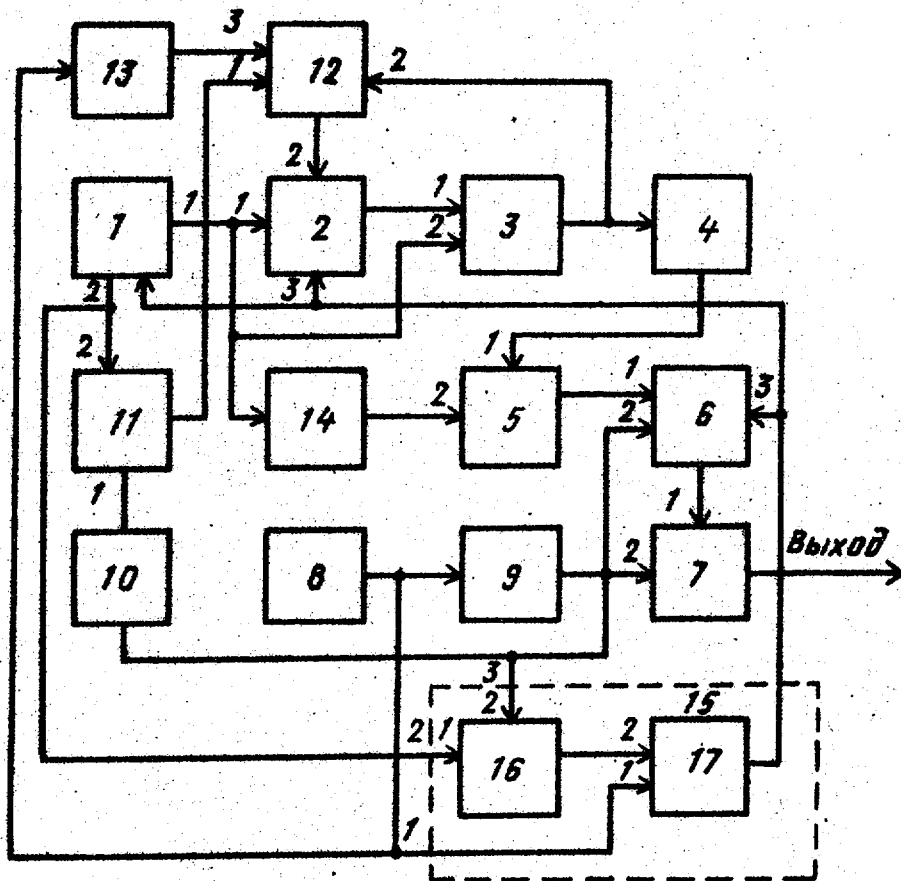
жением формы сигнала в ряде Фурье, при котором устройство формирует полигармонический процесс с произвольными требуемыми соотношениями амплитуд и фаз гармоник. Амплитуды гармоник заносятся в блок 14 памяти, перед началом работы устройства в блок 2 памяти заносятся начальные фазы гармоник, для обеспечения формирования регулярного процесса необходимо запретить установку в одиночное состояние триггера 11, т.к. запретить занесение в блок 2 памяти случайных кодов. Если задать постоянным состояние счетчика 1 устройство формирует моногармонический процесс, причем состояние счетчика определяет количество отсчетов задания периода гармоник. Второй способ формирования регулярного процесса - с прямым заданием формы. В блок 2 памяти записывается последовательность кодов задания формы сигнала на периоде, устройство включается в режим, аналогичный формированию моногармонического процесса.

Из серийно выпускаемых специализированных устройств формирования случайных процессов предлагаемое устройство можно сравнить с генератором случайного процесса установки СУВУ-ИСВ, позволяющим формирование случайного процесса с управляемой функцией СПМ в диапазоне частот 5-2000 кГц. Предлагаемое устройство позволяет формирование процессов в значительно более широком диапазоне (0-1 МГц) (в зависимости от используемой элементной базы) и кроме того позволяет формирование не только случайных, но и периодических процессов. Предлагаемое устройство отличается от генератора установки СУВУ-ИСВ приблизительно в 10 раз меньшими габаритами и весом, обеспечивая при этом точность воспроизведения заданной СПМ в 5-10 раз выше.

В качестве базового образца для сравнения можно взять ЭВМ СМ-1800 (вариант 50/40), в состав которой входит устройство связи с объектом. Используя алгоритм функционирования предлагаемого устройства, с помощью данной ЭВМ можно формировать псевдослучайный процесс со структурой, аналогичной структуре процесса, формируемого предлагаемым устройством. Причем в данном случае оба варианта обеспечивают потенциально одинаковую точность формирования процессов. Однако формируемый с помощью ЭВМ процесс является псевдослучайным и имеет период повторения, при решении задач исследования сложных систем применения псевдослучайных процессов в ряде случаев недопустимо.

Анализ времени выполнения операций ЭВМ СМ-1800 показывает, что быстродействие ЭВМ при формировании псевдослучайных процессов порядка на четыре меньше быстродействия предложенного устройства, выполненного на интегральных схемах ТТЛ серий.

Стоимость базового образца составляет 50 тыс.руб, а ориентировочная стоимость предлагаемого устройства - 4 тыс.руб. Причем предлагаемое устройство отличается от ЭВМ СМ-1800 5 приблизительно в 15 раз меньшими габаритами и весом, и меньшими эксплуатационными затратами.



Составитель А. Карасов

Редактор Н. Рогоulich Техред Л. Микеш

Корректор И. Муска

Заказ 11473/45

Тираж 703

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

филиал ППП "Патент", г. Ужгород, ул. Проектная, 4