



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (21) 3277866/18-09  
(22) 20.04.81  
(46) 15.08.83. Бюл. № 30  
(72) С.А. Ганкевич  
(71) Минский радиотехнический институт  
(53) 621.394.662 (088.8)  
(56) 1. Авторское свидетельство СССР № 467489, кл. Н 04 Л 7/00, 1975.  
2. Авторское свидетельство СССР № 543184, кл. Н 04 Л 7/08, 1977 (прототип).  
(54) (57) ЦИФРОВОЕ УСТРОЙСТВО СЛЕЖЕНИЯ ЗА ЗАДЕРЖКОЙ псевдослучайной последовательности с инверсной модуляцией, содержащее последовательно соединенные задающий генератор, управляющий блок, делитель частоты и генератор опорной псевдослучайной последовательности, выходы которого через перемножители подключены к управляющим входам соответствующих реверсивных счетчиков непосредственно и через инверторы, а к счетным

входам реверсивных счетчиков подключен другой выход задающего генератора, отличающееся тем, что, с целью повышения точности слежения за задержкой, введены блоки ключей, дешифраторы, сумматоры и элементы ИЛИ, при этом выходы каждого реверсивного счетчика соответственно через первый и второй дешифраторы подключены к входу элемента ИЛИ, выход которого через блок ключей подключен к соответствующим входам реверсивного счетчика и сумматора, к другому входу которого и к другому входу блока ключей подключены соответствующие выходы соответствующего реверсивного счетчика, а выходы сумматоров подключены к соответствующим входам управляющего блока, причем соответствующие выходы генератора опорной псевдослучайной последовательности через дополнительный дешифратор подключены к соответствующим входам элементов ИЛИ.

Изобретение относится к технике электросвязи и радиолокации и может быть использовано в системах передачи информации псевдослучайными сигналами и в радиолокационных системах для слежения за задержкой псевдослучайных сигналов с инверсной модуляцией.

Известно цифровое устройство слежения за задержкой, содержащее последовательно соединенные кварцевый генератор, управляющий элемент, делитель и опорный генератор псевдослучайных последовательностей (ПСП), выполненный на регистре сдвига с обратными связями, два разряда которого подключены к одним входам двух перемножителей, другие входы которых соединены с входной шиной, а выходы через блок усреднения соединены с входами управляющего элемента, при этом выход кварцевого генератора подключен к третьему входу блока усреднения [1].

Однако известное устройство не обеспечивает слежения за задержкой ПСП с инверсной модуляцией, поскольку результирующая дискриминационная характеристика изменяет знак в зависимости от передаваемых символов информации и усредняется.

Наиболее близким по технической сущности к предлагаемому является цифровое устройство слежения за задержкой, содержащее последовательно соединенные задающий генератор, управляющий блок, делитель частоты и генератор опорной псевдослучайной последовательности, выходы которого через множители подключены к управляющим входам соответствующих реверсивных счетчиков непосредственно и через инверторы, а к счетным входам реверсивных счетчиков подключен другой выход задающего генератора, подключенный к входу элемента И, другой вход которого соединен с выходом первого сумматора по модулю два, а входы второго сумматора через элемент задержки и непосредственно соединены с входами перемножителей, а управляющие входы третьего сумматора по модулю два соединены с соответствующими выходами генератора опорной псевдослучайной последовательности [2].

Однако данное устройство имеет низкую точность слежения за задержкой псевдослучайной последовательности с инверсной модуляцией.

Цель изобретения - повышение точности слежения за задержкой.

Поставленная цель достигается тем, что в цифровое устройство слежения за задержкой псевдослучайной последовательности с инверсной модуляцией, содержащее последовательно соединенные задающий генератор, управляющий блок, делитель частоты и генератор опорной псевдослучайной последовательности, выходы которого через перемножители подключены к управляющим входам соответствующих реверсивных счетчиков непосредственно и через инверторы, а к счетным входам реверсивных счетчиков подключен другой выход задающего генератора, введены блоки ключей, дешифраторы, сумматоры и элементы ИЛИ, при этом выходы каждого реверсивного счетчика соответственно через первый и второй дешифраторы подключены к входу элемента ИЛИ, выход которого через блок ключей подключен к соответствующим входам реверсивного счетчика и сумматора, к другому входу которого и к другому входу блока ключей подключены соответствующие выходы соответствующего реверсивного счетчика, а выходы сумматоров подключены к соответствующим входам управляющего блока, причем соответствующие выходы генератора опорной псевдослучайной последовательности через дополнительный дешифратор подключены к соответствующим входам элементов ИЛИ.

На чертеже приведена структурная электрическая схема предлагаемого цифрового устройства.

Устройство содержит перемножители 1 и 2, генератор 3 опорной псевдослучайной последовательности, инверторы 4 и 5, реверсивные счетчики 6 и 7, задающий генератор 8, дешифраторы 9, 10, 11, и 12, элементы ИЛИ 13 и 14, блоки ключей 15 и 16, сумматоры 17 и 18, управляющий блок 19, делитель 20 частоты и дешифратор 21.

Устройство работает следующим образом.

Входной сигнал с инверсной модуляцией псевдослучайных последовательностей (ПСП) поступает на входы перемножителей 1 и 2, на другие входы которых подаются сдвинутые во времени опорные ПСП, формируемые генератором 3 опорной ПСП. Выходные сигналы перемножителей 1 и 2 следуют непосредственно и через инверторы 4 и

5 на управляющие входы реверсивных счетчиков 6 и 7, на счетные входы которых поступает высокочастотная последовательность импульсов с вы-  
хода задающего генератора 8. Реверсив-  
ные счетчики 6 и 7 путем усреднения  
во времени сигналов, поступающих  
на их входы, определяют величину  
рассогласования по фазе входного сиг-  
нала и опорной ПСП.

Выходные сигналы разрядов ревер-  
сивных счетчиков 6 и 7 подаются со-  
ответственно на входы дешифраторов 9 и  
10, 11 и 12, в которых производится оцен-  
ка состояния (кода) соответствующего  
реверсивного счетчика 6 и 7. При пе-  
реходе реверсивных счетчиков 6 и 7  
из состояния 00...0 в состояние 11..  
...1 в режиме сложения и из состоя-  
ния 11...1 в состояние 00...0 в режи-  
ме вычитания на выходах дешифрато-  
ров 9, 10 и 11, 12 вырабатываются  
сигналы, которые соответственно че-  
рез элементы ИЛИ 13 и 14 поступают  
на управляющие входы блоков ключей  
15 и 16, открывая их и тем самым  
обеспечивая запись состояния разрядов  
реверсивных счетчиков 6 и 7 соответ-  
ственно в многоразрядные сумматоры  
17 и 18 накапливающего типа.

При этом по сигналу, подаваемому  
с выхода знакового разряда реверсив-  
ных счетчиков 6 и 7, производится  
запись состояния реверсивных счетчи-  
ков 6 и 7 в прямом и инверсном кодах.  
Запись кода реверсивных счетчиков  
6 и 7 производится в моменты времени,  
соответствующие первому импульсу гене-  
ратора 8, поступающему после появле-  
ния выходного сигнала дешифраторов  
9, 10 и 11, 12. После записи в сумма-  
торы 17 и 18 соответственно кода ре-  
версивных счетчиков 6 и 7 происходит  
обнуление реверсивных счетчиков 6 и  
7 по сигналам, поступающим на их вхо-  
ды установки "0" из блоков ключей  
15 и 16.

Выходные сигналы сумматоров 17 и  
18 поступают на входы управляющего  
блока 19, который путем добавления  
и исключения импульсов из выходной  
последовательности осуществляет кор-  
рекцию фазы тактовых импульсов,  
формируемых делителем 20 частоты,  
обеспечивая тем самым коррекцию  
опорных ПСП, вырабатываемых генерато-  
ром 3.

При инверсной модуляции изменение  
передаваемого символа сопровождается

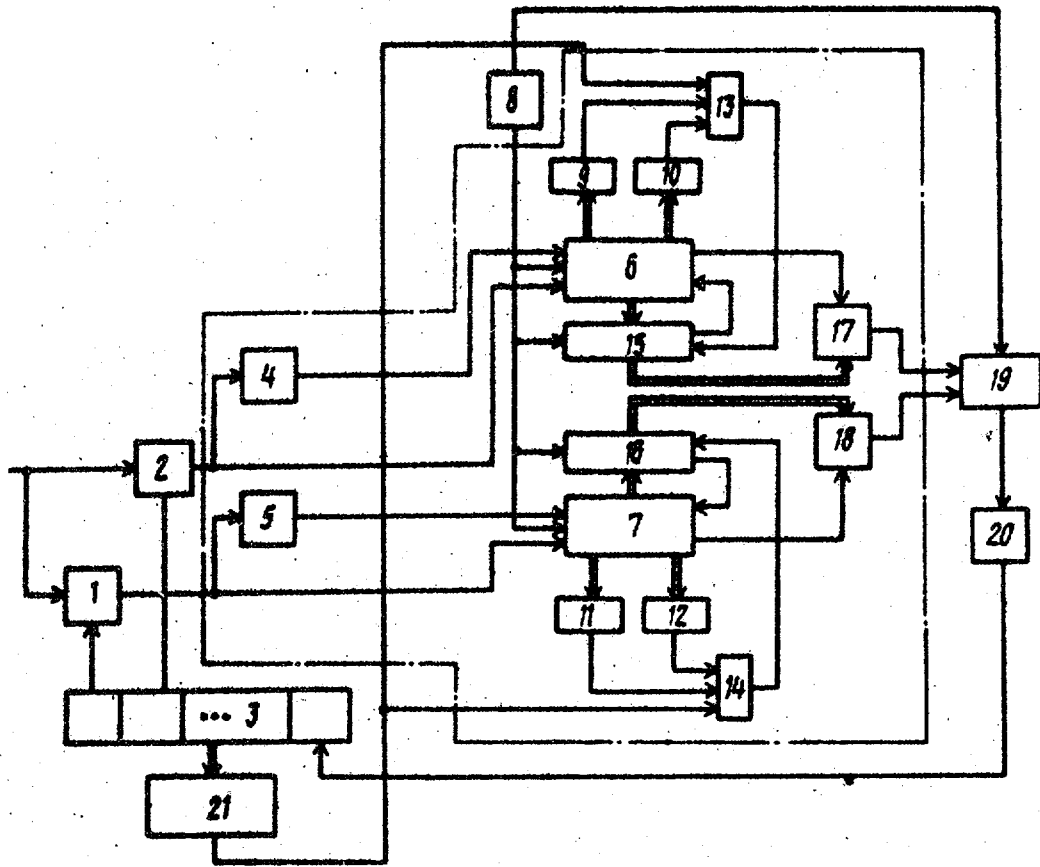
инвертированием передаваемой (прини-  
маемой) ПСП.

В результате этого меняется знак  
управляющего напряжения на выходе ре-  
версивных счетчиков 6 и 7 и импульсы,  
поступившие на их другой вход, умень-  
шают абсолютное значение числа накоп-  
ленных импульсов, пропорциональных  
измеренному фазовому рассогласованию.  
Это приводит к уменьшению крутизны  
дискриминационной характеристики, а  
следовательно, и точности слежения  
за задержкой; особенно при низких  
отношениях сигнал/помеха.

В предлагаемом устройстве для  
предотвращения указанной ситуации  
производится запись кода реверсивных  
счетчиков 6 и 7 соответственно в  
сумматоры 17 и 18 при окончании симво-  
ла передаваемого сигнала, т.е. на гра-  
нице ПСП.

Для управления записью используют-  
ся выходные сигналы дешифратора 21,  
которые соответствуют границам ПСП.  
Указанные сигналы поступают через  
элементы ИЛИ 13 и 14 на соответствую-  
щие входы блоков ключей 15 и 16,  
осуществляя (как описано выше) запись  
кода реверсивных счетчиков 6 и 7  
в сумматоры 17 и 18 и производя затем  
обнуление реверсивных счетчиков 6 и 7.

Таким образом, введение новых  
узлов и связей обеспечивает повышение  
точности синхронизации по сравнению  
с известным устройством. Точность  
синхронизации повышается за счет  
используемого метода формирования  
дискриминационной характеристики,  
содержащего операцию определения  
модуля значения корреляционного ин-  
теграла входного и опорного сигналов,  
а также за счет полного использования  
информации о временном рассогласова-  
нии для коррекции фазы опорного сиг-  
нала, включая код реверсивного счет-  
чика в момент смены символов модули-  
рующей последовательности. Кроме  
того, устройство, выбранное в качест-  
ве прототипа, способно функционировать  
только при больших отношениях сиг-  
нал/помеха. При малых отношениях сиг-  
нал/помеха существенно возрастают  
величины ошибок и устройство выходит  
из режима синхронизма. Предлагаемое  
устройство лишено этих недостатков  
и способно эффективно функционировать  
при низких отношениях сигнал/шум,  
что обеспечивает его технико-эконо-  
мическую эффективность.



Составитель В. Орлов

Редактор М. Петрова

Техред Т. Фанта

Корректор Л. Бокшан

Заказ 5856/60

Тираж 677

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4