



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3433038/18-24
(22) 28.04.82.
(46) 23.08.83. Бюл. № 31
(72) А.Г.Якубенко
(71) Минский радиотехнический институт
(53) 681.325 (088.8)
(56) 1. Авторское свидетельство СССР № 391577, кл. G 06 F 7/58, 1971.
2. Авторское свидетельство СССР № 734768, кл. G 06 F 7/58, 1978.
3. Авторское свидетельство СССР № 767745, кл. G 06 F 7/58, 1978 (прототип).

(54) (57) ГЕНЕРАТОР СЛУЧАЙНОГО ПРОЦЕССА, содержащий первый блок памяти, датчик случайных чисел, генератор импульсов, выход которого соединен со входом первого делителя частоты, выход которого соединен со счетным входом первого счетчика, отличающийся тем, что, с целью расширения функциональных возможностей генератора за счет обеспечения возможности управления вероятностными характеристиками формируемых процессов, он содержит второй блок памяти, два сумматора, второй счетчик, второй делитель частоты, два триггера, элемент И и регистр памяти, выход которого является выходом генератора, выход первого счетчика соединен с первым входом первого сумматора, второй вход которого подключен к выходу

второго блока памяти, а выход первого сумматора соединен с информационным входом первого блока памяти, выход которого соединен с информационным входом второго сумматора, выход которого соединен с информационным входом регистра памяти, синхронизирующий вход которого объединен со входом "Сброс" второго сумматора, со входом второго делителя частоты и с нулевым входом первого триггера и подключен к выходу первого делителя частоты, выход генератора импульсов соединен со счетным входом второго счетчика, с первым входом элемента И, со входом датчика случайных чисел и с первым управляющим входом второго сумматора, второй управляющий вход которого объединен с входом сброса второго счетчика и подключен к выходу первого триггера единичный вход которого объединен с нулевым входом второго триггера и подключен к выходу переполнения второго счетчика, информационный выход которого соединен с адресным входом второго блока памяти, информационный вход которого подключен к выходу датчика случайных чисел, выход второго делителя частоты соединен с единичным входом второго триггера, выход которого соединен со вторым входом элемента И, выход которого соединен с управляющим входом второго блока памяти.

Изобретение относится к вычислительной технике и может быть использовано при построении имитационно-моделирующей аппаратуры для решения задач исследования и оптимизации структурно-сложных систем, при создании автоматизированных систем испытания на вибрационные, акустические и другие воздействия.

Известно устройство, содержащее блок генераторов первичного нормального шума, блок формирующих фильтров, сумматор и нелинейный безинерционный преобразователь, позволяющее формирование случайных процессов с произвольной заданной спектральной плотностью мощности в фиксированном диапазоне частот [1].

Недостатками этого устройства являются сложность технической реализации за счет множества генераторов первичного нормального шума и формирующих фильтров, ограниченность частотного диапазона и низкая точность воспроизведения заданной функции спектральной плотности мощности.

Известно также устройство, содержащее генератор случайных чисел, группу генераторов импульсов, группу счетных триггеров и группу элементов И, многоходовую схему ИЛИ, регистр памяти, сумматор, блок памяти, два счетчика и циклический регистр сдвига [2].

Недостатками этого устройства являются низкое быстродействие, так как один отсчет выходного процесса формируется путем последовательного суммирования совокупности коэффициентов, тем большей, чем больше требуется точность, сложность технической реализации при необходимости обеспечения высокой точности, так как при этом устройство содержит большое количество генераторов импульсов, триггеров и элементов И, или низкая точность, при малых аппаратных затратах.

Наиболее близким к изобретению по технической сущности является генератор случайного процесса, содержащий генератор импульсов, делитель частоты, датчик случайных чисел, счетчик и блок памяти. Указанные блоки соединены последовательно, второй вход счетчика соединен с выходом генератора импульсов, выход блока памяти является выходом устройства. Работу устройства можно представить как последовательность циклов, на каждом из которых путем последовательного циклического чтения информации из блока памяти, начиная со случайного в начале цикла адреса, формируется отрезок реализации процесса. Формируемый устройством процесс представляет собой последовательность

"склеянных" отрезкой одной периодической функции со случайными начальными фазами. В блок памяти записывается период полигармонической функции с определенными соотношениями амплитуд входящих в нее гармонических функций, с частотами, кратными частоте первой (самой низкочастотной) гармонической функции. При этом функция спектральной плотности мощности формируемого процесса аппроксимируется композицией компонентных функций $(\sin x / x^2)$ с равной шириной основных лепестков, сдвинутых по частоте с равномерным шагом, с весами, пропорциональными амплитудам, соответствующим им гармоник записанной в память полигармонической функции [3].

Недостатком известного устройства является отсутствие возможности простого управления вероятностными характеристиками формируемого процесса, например изменение дисперсии процесса без изменения области его существования. Кроме того, устройство не позволяет формирование узкополосных процессов с нормальным распределением мгновенных значений амплитуд. Недостатком устройства также является то, что процесс представляет собой отрезки одной периодической функции, поэтому если использовать известное устройство в качестве источника помех, при испытании некоторой системы, испытываемая система может адаптироваться к данному воздействию. Указанные недостатки и ограниченность функциональных возможностей сужают область использования устройства.

Целью изобретения является расширение функциональных возможностей устройства за счет обеспечения возможности управления вероятностными характеристиками формируемых процессов.

Поставленная цель достигается тем, что в генератор случайного процесса, содержащий первый блок памяти, датчик случайных чисел, генератор импульсов, выход которого соединен со входом первого делителя частоты, выход которого соединен со счетным входом первого счетчика, введены второй блок памяти, два сумматора, второй счетчик, второй делитель частоты, два триггера, элемент И и регистр памяти, выход которого является выходом генератора, выход первого счетчика соединен с первым входом первого сумматора, второй вход которого подключен к выходу второго блока памяти, а выход первого сумматора соединен с информационным входом первого блока памяти, выход которого соединен

с информационным входом второго сумматора, выход которого соединен с информационным входом регистра памяти, синхронизирующий вход которого объединен со входом "сброс" второго сумматора, со входом второго делителя частоты и с нулевым входом первого триггера и подключен к выходу первого делителя частоты, выход генератора импульсов соединен со счетным входом второго счетчика, с первым входом элемента И, со входом датчика случайных чисел и с первым управляющим входом первого сумматора, второй управляющий вход которого объединен с входом сброса второго счетчика и подключен к выходу первого триггера, единичный вход которого объединен с нулевым входом второго триггера и подключен к выходу переполнения второго счетчика, информационный выход которого соединен с адресным входом второго блока памяти, информационный вход которого подключен к выходу датчика случайных чисел, выход второго делителя частоты соединен с единичным входом второго триггера, выход которого соединен со вторым входом элемента И, выход которого соединен с управляющим входом второго блока памяти.

На фиг. 1 приведена блок-схема генератора; на фиг. 2 - виды законов распределения, воспроизводимые генератором.

Устройство содержит генератор 1 импульсов, первый делитель 2 частоты, первый счетчик 3, первый сумматор 4, первый блок 5 памяти, второй сумматор 6, регистр 7 памяти, триггер 8, второй счетчик 9, второй блок 10 памяти, датчик 11 случайных чисел 11, второй делитель 12 частоты и блок 13 управления, содержащий триггер 14 и элемент И 15.

Генератор 1 может быть выполнен по любой известной схеме, например на микросхеме 155АГ1 по типовой схеме включения, однако для обеспечения высокой стабильности процесса, формируемого устройством, желательно применить генератор на базе кварцевого резонатора.

Делители 2 и 12 частоты содержат входы исходной последовательности и выходы поделенных последовательностей импульсов.

Одним из наиболее простых является вариант реализации делителей на интегральных счетчиках 155ИЕ9. Для обеспечения требуемого диапазона задания коэффициента пересчета последовательно соединяются несколько счетчиков, выход переноса последнего из них через инвертор соединяется со входом управления "за-

пись/счет" всех счетчиков. При этом счетный вход первого счетчика является входом делителя, выход переноса или старшего разряда последнего счетчика является выходом делителя. Коэффициент пересчета задается кодом, поступающим на входы задания начального состояния счетчика.

Счетчик 3 содержит счетный вход и выход кода состояния, может быть выполнен на микросхеме счетчиков 155ИЕ5, 155ИЕ7 и другие. В качестве сумматора 4 может использоваться любой известный комбинационный сумматор (например, 155ИМ3, 155ИП3, содержащий входы переменных и выход суммы).

Блок 5 памяти содержит вход адресов и выход информации. Блок 10 памяти содержит также вход 2 информации и вход 3 управления записью. Блоки памяти могут быть выполнены на интегральных элементах оперативной памяти 155РУ2, 155РУ5 и др.

Сумматор 6 накапливающего типа. Можно использовать множество известных вариантов накапливающего сумматора, Распространенным вариантом, который может использоваться в устройстве, является накапливающий сумматор, содержащий комбинационный сумматор и регистр, а также двухвходовой элемент И.

Первый вход переменной комбинационного сумматора является первым входом накапливающего сумматора 6, выход кода состояния регистра является выходом накапливающего сумматора 6 и соединен со входом второй переменной комбинационного сумматора, выход суммы которого соединен со входом параллельного приема информации регистра. Вход обнуления регистра является при этом входом 2 обнуления накапливающего сумматора 6, входы элемента И являются входами 3 и 4 синхронизации суммирования и разрешения суммирования сумматора 6, выход элемента И соединен со входом синхронизации параллельного приема информации регистра. Накапливающий сумматор может быть выполнен на интегральных схемах 155ИМ3 или 155ИП3, регистр - на элементах 155ТМ8 или 155ТМ2, элемент И - 155ЛА3.

Регистр 7 может быть выполнен на интегральных схемах 155ТМ8 или 155ИР1, содержит вход параллельной записи информации 1, вход синхронизации записи 2 и выход кода состояния. Триггера 8 и 14 типа 155ТМ2 содержат входы установки нулевого 1 и единичного 2 состояния и выходы состояния. Элемент И15 - типа 155ЛА3.

Счетчик 9 с управляемым коэффициентом пересчета содержит вход 1 синхронизации счета, вход 2 установки начального состояния (или запрещения счета), выход 1 кода состояния и выход 2 сигнала переполнения. Счетчик 9 может быть выполнен на интегральных счетчиках 155ИЕ7, которые содержат все указанные входы и выходы, а также входы задания начального состояния, которые являются в данном случае входом задания коэффициента пересчета.

Блок 13 управления предназначен для выработки сигналов управления записью информации в блок 10 памяти. Его реализация, структура зависит от применяемых для построения блока 10 памяти элементов, однако наличие триггера 14 является принципиальным для работы устройства, независимо от реализации блока 10 памяти. Применение предложенной структуры блока 13 управления возможно при использовании для построения блока 10 памяти элементов 155РУ2, 155РП1 и др., с аналогичной организацией записи. В случае использования элементов с более сложной диаграммой записи, например 188РУ2, необходимо применение более сложного блока управления.

Датчик 11 случайных чисел предназначен для формирования равномерно-распределенных случайных чисел. Можно использовать любой известный датчик случайных чисел, обладающий достаточным быстродействием.

Работу устройства можно представить как последовательность повторяющихся циклов, на каждом из которых формируется отрезок реализации выходного процесса, представляющий собой сумму отрезков одной периодической функции со случайными начальными фазами, одновременно изменяющимися в начале цикла. Каждый цикл состоит из N шагов, на каждом из которых вычисляется один отсчет формируемого процесса путем последовательного суммирования за τ тактов отсчетов τ отрезков периодической функции. Отрезки периодической функции, образующие отрезок реализации формируемого процесса назовем наслоениями, а периодическую функцию, из которой они получаются, назовем базовой функцией процесса. Последовательность отсчета задания одного периода базовой функции хранится в блоке 5 памяти. Вычисление суммы отсчетов наслоений, последовательно считываемых на каждом шаге из блока 5 памяти, осуществляется накапливающим сумматором 6. Адреса считываемых отсчетов наслоений по-

лучаются путем прибавления сумматором 4 к коду номера вычисляемого отсчета выходного процесса, поступающего с выхода счетчика 3, кодов начальных фаз наслоений, считываемых из блока 10, по адресам, последовательно формируемым на каждом шаге счетчиком 9, причем коэффициент пересчета счетчика 9 определяет количество наслоений.

К концу очередного шага вычисления с выхода сумматора 6 на информационный вход регистра 7 поступает вычисленный код выходного процесса. Триггер 8 находится в единичном состоянии, при этом сигнал с его выхода счетчик 9 устанавливается в исходное состояние и запрещается работа (изменение состояния) сумматора 6. Следующий шаг вычислений начинается после выработки на выходе делителя 2 частоты импульса, по которому код выходного процесса с выхода сумматора 6 записывается в регистр 7, сумматор 6 обнуляется, состояние счетчика 3 увеличивается на единицу, триггер 8 устанавливается в нулевое состояние, чем разрешается работа счетчика 9 и накапливающего сумматора 6. По адресу, определяемому начальным состоянием счетчика 9, из блока 10 памяти считывается код, задающий случайную фазу первого наслоения, который суммируется с кодом состояния счетчика 3. По вычисленному на выходе сумматора 4 адресу из блока 5 памяти считывается код отсчета базовой функции, поступающий на вход накапливающего сумматора 6. По вырабатываемому на выходе генератора 1 очередному тактовому импульсу считываемый из блока 5 памяти код прибавляется к содержимому накапливающего сумматора 6 (нулевому в начале шага вычислений), состояние счетчика 9 уменьшается на единицу. Из блока 10 памяти считывается код, задающий фазу следующего наслоения, из блока 5 памяти считывается новый код, который по импульсу генератора 1 прибавляется к содержимому накапливающего сумматора 6. Состояние счетчика 9 последовательно уменьшается до нулевого, в сумматоре 6 накапливается значение выходного процесса как суммы значений базовой функции, являющихся отсчетами наслоений. Вырабатываемый на втором выходе счетчика 9 сигнал переполнения при переходе счетчика через нулевое состояние устанавливает триггер 8 в единичное состояние, запрещающее суммирование и изменение состояния сумматора 6, счетчик 9 устанавливается в исходное начальное состояние.

Последовательность описанных шагов повторяется, на каждом шаге состояния счетчика 3 увеличивается на единицу. При этом на i -ых тактах последовательно выполняемых шагов считываются последовательно отсчеты базовой функции, по последовательно циклически изменяющимся адресам, равным сумме состояний счетчика 3 и считываемого на i -том такте кода из блока 10 памяти. Т.е. на последовательно выполняемых шагах одного цикла последовательно считываются и суммируются γ наслоений, являющиеся отрезками базовой функции, период которой записан в блоке 5 памяти, с соотношениями фаз, определяемыми кодами, считываемыми из блока 10 памяти.

Смена фаз наслоений происходит при установке триггера 14 в единичное состояние по импульсу с выхода делителя 12 частоты, вырабатываемого по импульсу делителя 2 частоты в начале некоторого шага вычисления. При этом в течение данного шага разрешается прохождение импульсов через элемент И 15, по которым в блоке 10 памяти по последовательно формируемым счетчикам 9 адресам записываются новые значения фаз, формируемые датчиком 11 равномерно-распределенных случайных чисел, чем и обеспечивается задание равномерно распределенных на периоде базовой функции начальных фаз наслоений. Синхронизация схемы случайных чисел на выходе датчика 11 случайных чисел происходит по импульсам с выхода генератора 1 импульсов. После смены в блоке 10 памяти фаз наслоений начинается новый цикл формирования процесса.

Таким образом, на выходе устройства формируется процесс, состоящий из "склеянных" отрезков реализации, представляющих собой сумму отрезков базовой функции со случайными начальными фазами. Причем количество отсчетов отрезков реализаций (N количество шагов одного цикла) определяется коэффициентом пересчета делителя 12 частоты, количество суммируемых отрезков базовой функции (наслоений) (γ) определяется задаваемым кодом начального состояния (коэффициентом пересчета) счетчика 9, длительность интервала дискретизации формируемого процесса равна произведению длительности периода следования импульсов генератора 1 на коэффициент пересчета делителя 2 частоты.

Если в блоке 5 памяти записан период базовой функции, представляющей собой полигармоническую функцию с частотами гармонических функций

кратными частоте первой (самой низкочастотной), функция спектральной плотности мощности формируемого процесса имеет вид

$$G(\omega) = \gamma \sum_{k=-M}^M \frac{A_k^2}{2} \left[\frac{\sin \frac{N\Delta T}{2} (\omega + k\omega_1)}{\frac{N\Delta T}{2} (\omega + k\omega_1)} \right]^2$$

где A_k - амплитуды гармонических функций;

N - количество отсчетов через которые изменяются фазы наслоений;

ΔT - длительность интервала дискретизации формируемого процесса;

M - количество гармонических функций, входящих в базовую функцию;

ω_1 - частота первой гармонической функции;

γ - количество наслоений.

Функция спектральной плотности мощности задается как и в прототипе комбинацией компонентных функций $(\sin x/x^2)$ причем изменение количества наслоений не влияет на ее форму. Изменение количества наслоений влияет на вид закона распределения, причем особенно существенно при формировании узкополосных процессов, когда функция спектральной плотности мощности задается одной или несколькими компонентными функциями. В общем случае закон распределения амплитуд формируемого процесса определяется γ -кратной сверткой закона распределения базовой функции. Так как формируемый процесс представляет собой сумму статически независимых функций, происходит нормализация его закона распределения. Причем распределение тем ближе к нормальному, чем больше количество наслоений.

На фиг. 2 показаны законы распределения амплитуд узкополосного процесса, формируемого устройством, при задании функции спектральной плотности мощности одной компонентной функцией для количества наслоений 1, 2, 4, 10. Законы распределений приведены для нормированных по амплитуде процессов. Случай $\gamma = 1$ соответствует и известному устройству. С увеличением количества наслоений законы распределения все более "вытягиваются" при $\gamma = 10$ распределение амплитуд формируемого процесса практически можно считать нормальным. При задании функции спектральной плотности мощности двумя компонентными функциями закон распределения можно считать практически широкополосного процесса, когда количество компонентных функций больше 20 и

все гармонические функции, образующие заданную функцию процесса, имеют нулевые фазы, форма закона распределения процесса, формируемого известным или предложенным устройством при $\gamma = 1$, близка к форме нормального распределения, однако в отличие от нормального имеет подъем на краях и дополнительно ряд перегибов. В данном случае достаточно задание двух наслоений, чтобы обеспечить с высокой точностью соответствие распределения амплитуд нормальному.

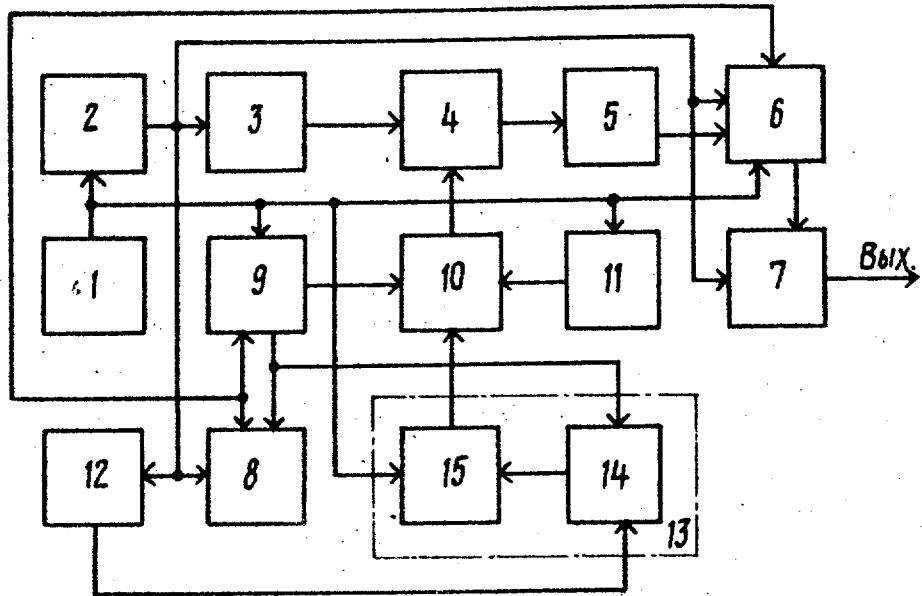
При увеличении в формируемом процессе количества наслоений в α раз, в α раз увеличивается область существования амплитуд формируемого процесса и дисперсия. Если с изменением количества наслоений осуществлять нормализацию процесса по амплитуде, управление количеством наслоений обеспечивает возможность изменения дисперсии процесса без уменьшения области его существования. Нормализация процесса осуществляется умножением на величину $1/\alpha$ значений амплитуд процесса. Если при изменении количества наслоений осуществлять нормализацию процесса по дисперсии, для чего необходимо умножение значений амплитуд на величину $\sqrt{1/\alpha}$, управление количеством наслоений позволяет управление границами области существования процесса, без изменения дисперсии.

В структуре предложенного устройства отсутствует блок нормализации, так как его наличие не является принципиальным, реализация данного блока зависит от применения устройства. Если устройство используется в качестве приставки к ЭВМ, обеспечивающей формирование последовательностей кодов случайных процессов при статистическом моделировании, блок нормализации может отсутствовать, нормализация процесса в этом случае осуществляется ЭВМ. При использовании генератора случайных процессов в составе устройства, формирующего электрический процесс, нормализация может осуществляться регулировкой коэффициента усиления выходного каскада, причем задание коэффициента усиления может производиться как вручную, так и программно. Для выполнения нормализации или масштабирования выходного процесса в обоих случаях можно применить на выходе устройства цифровой множитель, например один из умно-

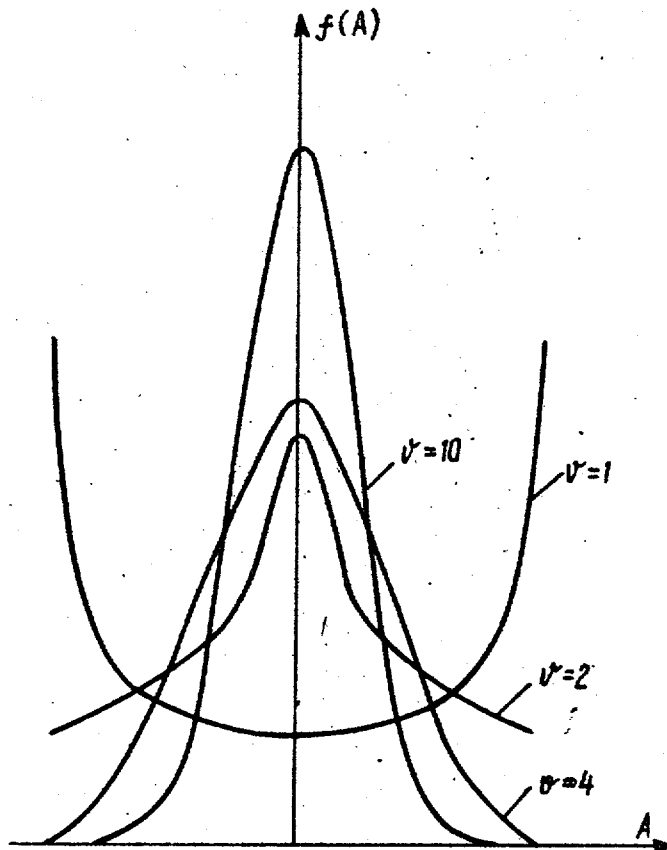
жителей микропроцессорного компонента K1802 на 8, 12 или 16 разрядов в зависимости от требуемой точности. Нормализация и масштабирование амплитуды выходного процесса может также осуществляться путем масштабирования базовой функции процесса, при этом в устройстве не требуется при любом применении использование отдельного блока нормализации (масштабирования).

Временная структура процесса, формируемого предложенным устройством при количестве наслоений, равным либо больше двух, значительно отличается от структуры процесса, формируемого известным устройством. При формировании узкополосного процесса, задаваемого одной компонентной функцией, когда в базовую функцию входит одна гармоника, выходной процесс представляет собой последовательность "склеянных" отрезков гармонической функции не только со случайной фазой, но и со случайной амплитудой. В остальных случаях формирования процессов, когда в базовую функцию входят две и более гармонических функций, форма процесса от отрезка реализации к отрезку случайно изменяются. Если процесс, формируемый известным устройством, представляет собой последовательность отрезков одной функции со случайными фазами, процесс, формируемый предложенным устройством, представляет собой последовательность случайно чередующихся отрезков различных функций.

Таким образом, предложенное устройство позволяет формирование случайных процессов с управляемыми спектральными и вероятностными характеристиками, что позволяет расширить класс решаемых с помощью предложенного устройства задач и, следовательно, расширить область его применения. При задании соответствующего количества компонентных функций устройство обеспечивает потенциально любую практически требуемую точность воспроизведения произвольной функции спектральной плотности мощности, причем увеличение точности задания спектра не влечет уменьшения быстродействия. Если при формировании процесса количество наслоений не велико, устройство отличается высоким быстродействием, так как для формирования отсчета процесса требуется небольшое количество операций чтения памяти и сложения.



Фиг.1



Фиг.2

Составитель А.Карасев
 Редактор Г.Волкова Техред А.Бабинец
 Корректор А.Ильин

Заказ 6011/50 Тираж 706 Подписное
 ВНИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4