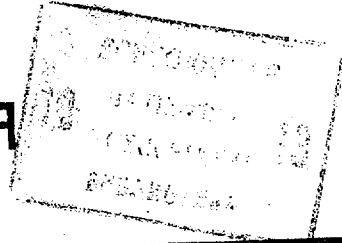




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3424540/18-24
- (22) 15.04.82
- (46) 15.09.83. Бюл. № 34
- (72) Г.В.Римский, В.В.Таборовец, С.П.Белов и С.В.Таборовец
- (71) Минский радиотехнический институт
- (53) 681.32(088.8)
- (56) 1. Авторское свидетельство СССР № 516041, кл. G 06 F 15/31, 1976.
- 2. Авторское свидетельство СССР № 487391, кл. G 06 F 15/31, 1975 (прототип).

(54)(57) ДИФФЕРЕНЦИРУЮЩЕЕ УСТРОЙСТВО, содержащее счетчик номеров коэффициентов дифференцируемой функции, регистр номера переменной, блок памяти коэффициентов при слагаемых и блок умножения, причем выходы счетчика номеров коэффициентов дифференцируемой функции соединены с адресными входами блока памяти коэффициентов при слагаемых, выходы которого подключены к входам первого сомножителя блока умножения, отличающееся тем, что, с целью расширения области применения устройства за счет дифференцирования функций нескольких переменных по любой из переменных, в него введены распределитель импульсов, блок памяти показателей степеней переменных, счетчик степени переменной и блок сравнения с нулем, причем выход блока сравнения с нулем подключен к входу распределителя импульсов, первый выход которого соединен со счетным входом счетчика номеров коэффициентов дифференцируемой функции, второй выход распределителя импульсов подключен к входам задания режима чтения блока памяти коэффициентов при слагаемых и блока памяти показателей степеней переменных, третий выход распределителя импульсов подключен к входам задания режима записи блока памяти коэффициентов при слагаемых и блока памяти показателей степеней переменных, четвертый выход распределителя импульсов подключен к управляющему входу блока умножения и счетному входу счетчика степени переменной, выходы которого соединены с информационными входами блока памяти показателей степеней переменных, выходы которого соединены с информационными входами счетчика степени переменной, и входами второго сомножителя блока умножения, выходы которого соединены с информационными входами блока памяти коэффициентов при слагаемых, выходы счетчика номеров коэффициентов дифференцируемой функции соединены с входами блока сравнения с нулем и первой группой адресных входов блока памяти показателей степеней переменных, вторая группа адресных входов которого соединена с выходами регистра номера переменной, входы начальной установки устройства соединены с входами регистра номера переменной и счетчика номеров коэффициентов дифференцируемой функции.

динен со счетным входом счетчика номеров коэффициентов дифференцируемой функции, второй выход распределителя импульсов подключен к входам задания режима чтения блока памяти коэффициентов при слагаемых и блока памяти показателей степеней переменных, третий выход распределителя импульсов подключен к входам задания режима записи блока памяти коэффициентов при слагаемых и блока памяти показателей степеней переменных, четвертый выход распределителя импульсов подключен к управляющему входу блока умножения и счетному входу счетчика степени переменной, выходы которого соединены с информационными входами блока памяти показателей степеней переменных, выходы которого соединены с информационными входами счетчика степени переменной, и входами второго сомножителя блока умножения, выходы которого соединены с информационными входами блока памяти коэффициентов при слагаемых, выходы счетчика номеров коэффициентов дифференцируемой функции соединены с входами блока сравнения с нулем и первой группой адресных входов блока памяти показателей степеней переменных, вторая группа адресных входов которого соединена с выходами регистра номера переменной, входы начальной установки устройства соединены с входами регистра номера переменной и счетчика номеров коэффициентов дифференцируемой функции.

(19) SU (11) 1042027 A

Изобретение относится к вычислительной технике и может быть использовано при построении специальных вычислительных устройств для работы с полиномами нескольких независимых переменных.

Известно дифференцирующее устройство, содержащее регистры коэффициентов, сумматоры, блоки управления, позволяющее дифференцировать функции только двух переменных по одной из переменных в численном виде, т.е. при заданных числовых значениях переменных [1].

Однако устройство не позволяет дифференцировать функции нескольких независимых переменных.

Наиболее близким техническим решением к изобретению является устройство дифференцирования алгебраических полиномов, содержащее блок степени полинома (регистр), генератор факториалов, блок умножения, блок уменьшения порядковых номеров коэффициентов (счетчик), блок деления, блок коэффициентов полинома (блок памяти) и блок кратности дифференцирования. Устройство позволяет дифференцировать только полиномы n -ой степени одной переменной вида

$$F(x) = A_n x^n + A_{n-1} x^{n-1} + \dots + A_1 x^1 + A_0 \quad [2].$$

Недостатком данного устройства является невозможность дифференцирования полиномов нескольких независимых переменных по любой из переменных, т.е. получать частные производные по заданной переменной.

Цель изобретения - расширение области применения устройства за счет обеспечения возможности дифференцирования функции нескольких переменных по любой из переменных.

Поставленная цель достигается тем, что в дифференцирующее устройство, содержащее счетчик номеров коэффициентов дифференцируемой функции, регистр номера переменной, блок памяти коэффициентов при слагаемых и блок умножения, причем выходы счетчика номеров коэффициентов дифференцируемой функции соединены с адресными входами блока памяти коэффициентов при слагаемых, выходы которого подключены к входам первого сомножителя блока умножения, введены распределитель импульсов, блок памяти показателей степеней переменных, счетчик степени переменной и блок сравнения с нулем, причем выход блока сравнения с нулем подключен к входу распределителя импульсов, первый выход которого соединен со счетным входом счетчика номеров коэффициентов дифференцируемой функции, второй выход распределителя импульсов подклю-

чен ко входам задания режима чтения блока памяти коэффициентов при слагаемых и блока памяти показателей степеней переменных, третий выход распределителя импульсов подключен к входам задания режима записи блока памяти коэффициентов при слагаемых и блока памяти показателей степеней переменных, четвертый выход распределителя импульсов подключен к управляющему входу блока умножения и счетному входу счетчика степени переменной, выходы которого соединены с информационными входами блока памяти показателей степеней переменных, выходы которых соединены с информационными входами счетчика степени переменной, и входами второго сомножителя блока умножения, выходы которого соединены с информационными входами блока памяти коэффициентов при слагаемых, выходы счетчика номеров коэффициентов дифференцируемой функции соединены с входами блока сравнения с нулем и первой группой адресных входов блока памяти показателей степеней переменных, вторая группа адресных входов которого соединена с выходами регистра номера переменной, входы начальной установки устройства соединены с входами регистра номера переменной и счетчика номеров коэффициентов дифференцируемой функции.

На фиг. 1 представлена структурная схема предлагаемого дифференцирующего устройства; на фиг. 2 - вариант структуры распределителя импульсов.

Дифференцирующее устройство (фиг. 1) содержит блок 1 сравнения с нулем, счетчик 2 номеров коэффициентов дифференцируемой функции, регистр 3 номера переменной, распределитель 4 импульсов, блок 5 памяти коэффициентов при слагаемых, блок 6 памяти показателей степеней переменных, блок 7 умножения и счетчик 8 степени переменной.

Распределитель импульсов (фиг. 2) содержит генератор 9 тактовых импульсов, элемент И 10, счетчик 11 и дешифратор 12.

Выходы счетчика 2 подключены к входам блока 1 сравнения, к адресным входам блока 5 и первой группе разрядов адресного входа второго блока 6, к второй группе разрядов которого подключены выходы регистра 3, входы чтения и записи блоков 5 и 6 соответственно соединены и подключены к выходам распределителя 4 импульсов, выходы блока 5 подключены к первой группе входов блока 7 умножения, к второй группе входов подключены выходы второго блока 6, которые также подключены к входам второго счетчика 8, управляющий

вход блока умножения соединен со счетным входом счетчика 8 и подключен к выходу распределителя 4 импульсов, выходы блока 7 умножения, подключены к информационным входам блока 5, выходы второго счетчика 8 подключены к информационным входам второго блока 6, выход блока 1 сравнения подключен к входу распределителя 4 импульсов, выход которого подключен к счетному входу счетчика 2.

Счетчики 2 и 8 являются вычитающими счетчиками. Счетчик 2 предназначен для формирования номеров коэффициентов дифференцируемой функции, блок 1 сравнения - для сравнения содержимого счетчика 2 с нулем, регистр 2 - для приема и хранения номера переменной, по которой ищется производная, блок 5 памяти - для хранения числовых значений коэффициентов при слагаемых, блок 6 памяти - для хранения числовых значений показателей степеней переменных дифференцируемой функции, блок 7 умножения - для умножения числового коэффициента при слагаемом на показатель степени переменной, по которой ищется производная, счетчик 8 - для вычитания единицы из показателя степени переменной, распределитель 4 импульсов - для выработки тактирующих сигналов.

Устройство работает следующим образом.

Пусть необходимо взять первую производную от функции вида

$$F(x_1, x_2, x_3, \dots, x_n) = \sum_{i=1}^m C_i \prod_{j=1}^n x_j^{k_{ij}} = C_1 x_1^{k_{11}} x_2^{k_{12}} \dots x_n^{k_{1n}} + C_2 x_1^{k_{21}} x_2^{k_{22}} \dots x_n^{k_{2n}} + \dots + C_m x_1^{k_{m1}} x_2^{k_{m2}} \dots x_n^{k_{mn}}$$

где C_1, C_2, \dots, C_m - числовые коэффициенты функции;
 x_1, x_2, \dots, x_m - независимые переменные;
 k_{ij} - показатели степеней соответствующих независимых переменных.

Необходимым условием выполнения алгоритма является размещение переменных в каждом слагаемом в одном и том же порядке, причем каждое слагаемое функции дополняется недостающими переменными.

Суть алгоритма состоит в следующем.

Функция представляется в виде таблицы.

Числовой коэффициент	Показатели степеней переменных
5 C_1	$k_{11}, k_{12}, \dots, k_{1j}, \dots, k_{1n}$
C_2	$k_{21}, k_{22}, \dots, k_{2j}, \dots, k_{2n}$
...	...
10 C_i	$k_{i1}, k_{i2}, \dots, k_{ij}, \dots, k_{in}$
...	...
C_m	$k_{m1}, k_{m2}, \dots, k_{mj}, \dots, k_{mn}$

Определяется порядковый номер переменной j , по которой берется производная.

20 Задается число слагаемых m .
 Из строки i (в первом такте дифференцирования $i = m$) выбирается коэффициент C_i и показатель степени j -й переменной k_{ij} .

25 Коэффициент C_i умножается на показатель степени k_{ij} и результат записывается на место C_i ($C_i = C_i \cdot k_{ij}$);

30 Из k_{ij} вычитается единица и результат записывается на место k_{ij} ($k_{ij} = k_{ij} - 1$).

Модифицируется i , т.е. $i = i - 1$ и осуществляется переход к шагу 4;

35 Шаги 4-7 повторяются до тех пор, пока значение не станет нулевым.

Данный алгоритм реализуется в устройстве следующим образом.

40 Перед запуском устройства в регистр 3 заносится номер j переменной, по которой берется производная, в счетчик 2 - число m , равное количеству слагаемых в дифференцируемой функции, в блок 5 памяти записываются коэффициенты C_i , в блок 6 памяти - показатели степеней переменных k_{ij} , причем адреса коэффициентов C_i равны i , а адреса k_{ij} равны ij . По

50 сигналу чтения с выхода распределителя блоков 5 и 6 памяти считываются соответственно числовые значения коэффициента C_m и показателя степени k_{mj} j -й переменной, которые поступают на информационные входы блока 7 умножения, кроме того, k_{mj} поступают в счетчик 8. По сигналу с выхода

55 распределителя в блоке 7 умножения вычисляется произведение $C_m \cdot k_{mj}$, а в счетчике 8 из значения k_{mj} вычитается единица. Результаты вычислений

60 с блока 7 умножения и счетчика 8 поступают на информационные входы соответствующих блоков 5 и 6 памяти, куда записываются по сигналу записи с выхода блока управления. Таким образом, теперь по адресу m в блоке

65

5 записывается значение $S_m = S_m \cdot k_{m_j}$, а по адресу m_j в блоке 6 памяти - значение $k_{m_j} = k_{m_j} - 1$. По сигналу с выхода распределителя в счетчике 2 значение m модифицируется на минус единицу и осуществляется переход к обработке $(m - 1)$ -го слагаемого функции. Выработка сигналов на выходах распределителя идет до тех пор, пока содержимое счетчика не примет нулевое значение. При нулевом значении счетчика 2 срабатывает блок 1 сравнения, который вырабатывает сигнал, запрещающий выработку сигналов распределителем.

Если берется производная n -го порядка по заданной переменной, то

устройство запускается n раз. При этом перед каждым запуском восстанавливается содержимое счетчика 2.

- 5 Предлагаемое дифференцирующее устройство в отличие от известных позволяет дифференцировать функции нескольких независимых переменных по любой заданной переменной и функции без учета конкретных числовых значений переменных. Устройство имеет агрегативную структуру, что позволяет за счет подключения дополнительной памяти и увеличения разрядности блоков увеличить диапазон исследуемых функций по количеству переменных и слагаемых.

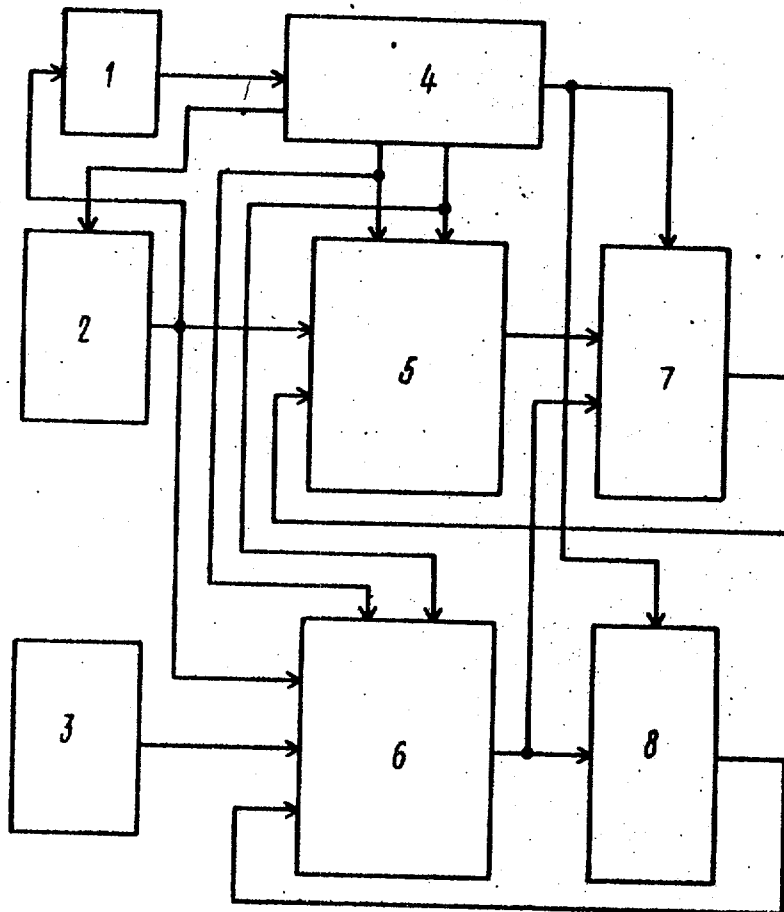


Рис. 1

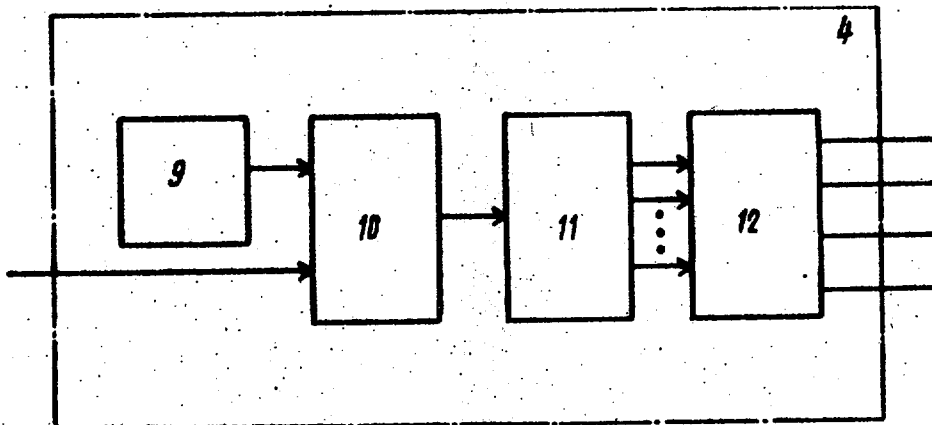


Рис. 2

Составитель А. Чеканов
 Редактор М. Келемеш Техред М. Костик Корректор О. Билак

Заказ 7129/49 Тираж 706 Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4