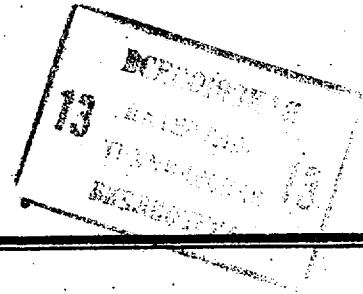




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3562012/18-24  
(22) 09.03.83  
(46) 23.11.84 Бюл. № 43  
(72) А.Г.Якубенко, В.Г.Беляев,  
С.Ф.Костюк и А.И.Кузьмич  
(71) Минский радиотехнический инсти-  
тут  
(53) 681.325(088.8)  
(56) 1. Авторское свидетельство СССР  
№ 391577, кл. G 06 F 7/58, 1971.  
2. Авторское свидетельство СССР  
№ 667983, кл. G 06 F 7/58, 1977.  
3. Авторское свидетельство СССР  
№ 767745, кл. G 06 F 7/58, 1978  
(прототип).

## (54) ГЕНЕРАТОР СЛУЧАЙНОГО ПРОЦЕССА (ЕГО ВАРИАНТЫ).

(57) 1. Генератор случайного процес-  
са, содержащий генератор импульсов,  
делитель частоты, счетный вход кото-  
рого соединен с выходом генератора  
импульсов, первый счетчик, первый  
блок памяти, адресный вход которого  
соединен с информационным выходом  
первого счетчика, датчик случайных  
чисел, отличающийся тем, что, с целью  
повышения точности генератора за  
счет повышения энтропии процесса и  
обеспечения возможности управления  
мощностью процесса в области нулевой  
частоты, введены два счетчика, три  
сумматора, функциональный преобразо-  
ватель, второй блок памяти, умножитель,  
регистр памяти, анализатор состояний  
счетчиков и блок управления, состоящий  
из триггера и элемента И, причем инфор-  
мационный выход первого счетчика  
соединен с адресным входом второго  
блока памяти и с первым входом  
анализатора

состояния счетчиков, а выход перепо-  
лнения первого счетчика соединен со  
счетными входами второго и третьего  
счетчиков, с единичным входом тригге-  
ра блока управления и с входом обну-  
ления первого сумматора, вход аргу-  
мента которого соединен с информаци-  
онным выходом второго счетчика, вход  
синхронизации первого сумматора объ-  
единен с входом синхронизации второ-  
го сумматора, с счетным входом пер-  
вого счетчика и соединен с выходом  
элемента И блока управления, а выход  
первого сумматора соединен с входом  
первого аргумента третьего суммато-  
ра, вход второго аргумента которого  
соединен с выходом первого блока па-  
мяти, а выход третьего сумматора  
соединен с входом функционального  
преобразователя, выход которого сое-  
динен с первым входом умножителя,  
второй вход умножителя соединен с вы-  
ходом второго блока памяти, а выход  
умножителя соединен с входом аргумен-  
та второго сумматора, вход обнуления  
которого объединен с входом синхрони-  
зации регистра памяти, с первым вхо-  
дом элемента И блока управления и  
соединен с выходом делителя частоты,  
а выход второго сумматора соединен с  
информационным входом регистра па-  
мяти, выход которого является выходом  
генератора, второй вход анализатора  
состояния счетчиков соединен с инфор-  
мационным выходом третьего счетчика,  
а выход анализатора состояния счетчи-  
ков соединен с входом управления за-  
писью первого блока памяти, инфор-  
мационный вход которого соединен с вы-  
ходом датчика случайных чисел, вход  
"опрос" которого объединен с нулевым

входом триггера блока управления и соединен с выходом генератора импульсов, единичный выход триггера блока управления соединен с вторым входом элемента И блока управления.

2. Генератор случайного процесса, содержащий генератор импульсов, делитель частоты, счетный вход которого соединен с выходом генератора импульсов, первый счетчик, первый блок памяти, адресный вход которого соединен с информационным выходом первого счетчика, датчик случайных чисел, отличающийся тем, что, с целью расширения функциональных возможностей генератора за счет повышения энтропии процесса и обеспечения возможности управления мощностью процесса в области нулевой частоты, введены второй счетчик, три сумматора, второй блок памяти, функциональный преобразователь, умножитель, регистр памяти, анализатор состояния счетчиков и блок управления, состоящий из триггера и элемента И, причем информационный выход первого счетчика соединен также с адресным входом второго блока памяти и с первым входом анализатора состояния счетчиков, а выход переполнения первого счетчика соединен со счетным входом второго счетчика, с единичным входом триггера блока управления и с входом обнуления первого сумматора, вход аргумента которого соединен с информационным выходом второго счетчика и с вторым входом анализатора состояния счетчиков, вход синхронизации первого сумматора объединен с входом синхронизации второго сумматора, со счетным входом первого счетчика и соединен с выходом элемента И блока

управления, а выход первого сумматора соединен с входом первого аргумента третьего сумматора, вход второго аргумента которого соединен с выходом первого блока памяти, а выход третьего сумматора соединен с входом функционального преобразователя, выход которого соединен с первым входом умножителя, второй вход умножителя соединен с выходом второго блока памяти, а выход умножителя соединен с входом аргумента второго сумматора, вход обнуления которого объединен с входом синхронизации регистра памяти, с первым входом элемента И блока управления и соединен с выходом делителя частоты, а выход второго сумматора соединен с информационным входом регистра памяти, выход которого является выходом генератора, вход управления записью первого блока памяти соединен с выходом анализатора состояния счетчиков, а информационный вход первого блока памяти соединен с выходом датчика случайных чисел, вход "Опрос" которого объединен с нулевым входом триггера блока управления и соединен с выходом генератора импульсов, единичный выход триггера блока управления соединен с вторым входом элемента И блока управления.

3. Генератор по пп. 1 и 2, отличающийся тем, что анализатор состояния счетчиков содержит блок памяти и схему сравнения, выход которой является выходом анализатора, первым входом которого является первый вход схемы сравнения, второй вход которой подключен к выходу блока памяти, адресный вход которого является вторым входом анализатора.

1

Изобретение относится к вычислительной технике и может быть использовано при построении имитационно-моделирующей аппаратуры для решения задач исследования и оптимизации структурно-сложных схем, при создании автоматизированных систем испытания на вибрационные, акустические, электрические и другие воздействия.

2

Известно устройство, содержащее блок генераторов первичного нормального шума, блок формирующих фильтров, сумматор и нелинейный безынерционный преобразователь, позволяющее формирование случайных процессов с произвольной заданной спектральной плотностью мощности (СПМ) в фиксированном диапазоне частот [1].

Недостатками устройства являются сложность технической реализации за счет множества генераторов первичного нормального шума и формирующих фильтров, ограниченность частотного диапазона и низкая точность воспроизведения заданной функции СПМ.

Известно устройство, содержащее блок формирования случайных временных интервалов, блок источников равномерно распределенных случайных величин, блок источников гармонических сигналов и блок суммирования [2].

Недостатком данного устройства является сложность технической реализации за счет множества источников случайных величин и гармонических сигналов. Например, если данное устройство использовать для формирования случайного процесса при испытаниях изделий на электродинамическом вибростенде, для обеспечения достаточной точности коррекции амплитудно-частотной характеристики вибростенда количество источников случайных величин и гармонических сигналов должно быть порядка 400-800.

Наиболее близким к изобретению по технической сущности является генератор случайного процесса, содержащий генератор импульсов, делитель частоты, датчик случайных чисел, счетчик и блок памяти. Указанные блоки соединены последовательно, второй вход счетчика соединен с выходом генератора импульсов, выход блока памяти является выходом устройства. Работу устройства можно представить как последовательность циклов, на каждом из которых путем последовательного циклического чтения информации из блока памяти, начиная со случайного в начале цикла адреса, формируется отрезок реализации процесса. Формируемый устройством процесс представляет собой последовательность склеенных отрезков одной периодической функции со случайными начальными фазами. В блок памяти записывается перед полигармонической функции с определенными соотношениями амплитуд входящих в нее гармоник. При этом функция спектральной плотности мощности формируемого процесса аппроксимируется композицией компонентных функций  $(\sin x/x)^2$ , сдвинутых по частоте с равномерным шагом, с равной шириной основных лепестков, с весами,

пропорциональными амплитудам соответствующих им гармоник записанной в память полигармонической функции [3].

Недостатками известного устройства являются сложность настройки, так как для вычисления полигармонической функции, записываемой в блок памяти, требуется выполнять большой объем вычислений, а также простота временной конструкции формируемого процесса, он состоит из отрезков одной функции, в которых повторяются одинаковые фрагменты формы, т.е. процесс обладает малой энтропией (случайностью). При этом, если устройство используется в качестве генератора помех при испытании некоторой "интеллектуальной" системы, система может легче адаптироваться к данному воздействию. Кроме того, для устройства характерна большая погрешность задания требуемой функции СПМ в области нулевой частоты. Недостатки сужают область применения устройства и ограничивают его функциональные возможности.

Целью изобретения является повышение точности генератора за счет повышения энтропии процесса и обеспечения возможности управления мощностью процесса в области нулевой частоты.

Поставленная цель достигается тем, что по первому варианту в генератор случайного процесса, содержащий генератор импульсов, делитель частоты, счетный вход которого соединен с выходом генератора импульсов, первый счетчик, первый блок памяти, адресный вход которого соединен с информационным выходом первого счетчика, датчик случайных чисел, введены два счетчика, три сумматора, функциональный преобразователь, второй блок памяти, умножитель, регистр памяти, анализатор состояний счетчиков и блок управления, состоящий из триггера и элемента И, причем информационный выход первого счетчика соединен с адресным входом второго блока памяти и с первым входом анализатора состояния счетчиков, а выход переполнения первого счетчика соединен со счетными входами второго и третьего счетчиков, с единичным входом триггера блока управления и с входом обнуления первого сумматора, вход аргумента которого соединен с информационным выходом второго счетчика, вход

синхронизации первого сумматора объединен с входом синхронизации второго сумматора, с счетным входом первого счетчика и соединен с выходом элемента И блока управления, а выход первого сумматора соединен с входом первого аргумента третьего сумматора, вход второго аргумента которого соединен с выходом первого блока памяти, а выход третьего сумматора соединен с входом функционального преобразователя, выход которого соединен с первым входом умножителя, второй вход умножителя соединен с выходом второго блока памяти, а выход умножителя соединен с входом аргумента второго сумматора, вход обнуления которого объединен с входом синхронизации регистра памяти, с первым входом элемента И блока управления и соединен с выходом делителя частоты, а выход второго сумматора соединен с информационным входом регистра памяти, выход которого является выходом генератора, второй вход анализатора состояния счетчиков соединен с информационным выходом третьего счетчика, а выход анализатора состояния счетчиков соединен с входом управления записью первого блока памяти, информационный вход которого соединен с выходом датчика случайных чисел, вход "Опрос" которого объединен с нулевым входом триггера блок управления и соединен с выходом генератора импульсов, единичный выход триггера блока управления соединен с вторым входом элемента И блока управления.

Во втором варианте исполнения генератора случайного процесса отсутствует третий счетчик, и второй вход блока анализа состояния счетчиков соединен с выходом второго счетчика. Во всем остальном состав блоков и связей генератора идентичен генератору по первому варианту.

Для каждого варианта исполнения анализатор состояния счетчиков содержит блок памяти и схему сравнения, выход которой является выходом анализатора, первым входом которого является первый вход схемы сравнения, второй вход которой подключен к выходу блока памяти, адресный вход которого является вторым входом анализатора.

Второй вариант является более простым, но в общем случае обеспечивает меньшую точность формирования

процессов. Процесс, формируемый генератором по второму варианту, является частным случаем процесса, формируемого генератором по первому варианту, причем при данном частном случае применяется наиболее простой алгоритм настройки, требующий минимального объема вычислений. Поэтому, когда критичным является время настройки, наиболее целесообразно применение второго варианта генератора случайных процессов.

На фиг. 1-2 представлены структурные схемы первого и второго вариантов устройства; на фиг. 3 - 5 - структурные схемы возможных реализаций функционального преобразователя, анализатора и блока управления.

Генератор по первому варианту содержит счетчики 1 и 2, сумматоры 3 и 4, функциональный преобразователь 5, умножитель 6, сумматор 7, регистр 8 памяти, блоки 9 и 10 памяти, анализатор 11 состояния счетчиков, генератор 12 импульсов, делитель 13 частоты, датчик 14 случайных чисел, блок 15 управления, счетчик 16. Функциональный преобразователь 5 содержит блок 17 инвертирования и блок 18 памяти. Анализатор 11 содержит блок 19 памяти и схему 20 сравнения. Блок 15 управления содержит триггер 21 и элемент И 22.

Во втором варианте исполнения генератора отсутствует счетчик 16.

Датчик 14 случайных чисел предназначен для формирования равномерно распределенных случайных чисел и принципиально не имеет отличий от датчика, применяемого в известном устройстве. Можно использовать любой известный датчик случайных чисел, обладающий достаточным быстродействием.

Функциональный преобразователь 5 предназначен для выполнения преобразования  $u_k = \sin x_k$ ,  $x_k \in (0, 2\pi)$ . В предлагаемом устройстве можно использовать "табличный" функциональный преобразователь, т.е. блок памяти, в котором записывается последовательность отсчетов одного периода синуса, вход адреса которого является входом преобразователя, а выход блока памяти - выходом преобразователя. При этом на вход преобразователя подается не аргумент  $x_k$ , а его номер  $k$ . В предлагаемом "табличном" функциональном преобразователе (фиг. 2)

использование свойств симметрии функции  $\sin x$  позволяет сократить объем памяти в четыре раза. В блок 18 памяти записывается последовательность отсчетов четверти периода синуса:  $y_k = \sin \frac{\pi}{N} (2k+1)$ , где  $k = 0, N/4-1$ . Последовательность отсчетов первой и второй половины периода синуса отличаются только знаком. При  $k \in [N/4, N/2-1]$ ,  $y_{N/2-k-1} = -y_k$ , при  $k \in [N/4, N-1]$ ,  $y_{N-k-1} = y_k$ , т.е. отсчеты второй и четвертой четверти периода синуса можно получить из отсчетов первой четверти, инвертируя коды номеров отсчетов, причем принадлежность к второй и третьей четверти указывает единица во втором разряде входного кода  $k$ . Поэтому в функциональном преобразователе (фиг. 2) старший разряд входного кода поступает на выход преобразователя как знаковый, второй разряд соединен с входом блока инвертирования, при равенстве второго разряда нулю остальные разряды кода входного числа проходят через блок инвертирования без изменения, при единице во втором разряде — инвертированные.

Блок 17 инвертирования можно выполнить на элементах двухвходовых сумматоров по модулю 2 155ЛП5, первые входы которых соединены и являются входом управления блока 17 инвертирования, вторые входы являются разрядными входами, а выходы — выходами блока 17 инвертирования. Блок 18 памяти целесообразно выполнить на элементах постоянной памяти, например 155РЕЗ, 556РЕ4. Причем, поскольку интегральным элементам постоянной программируемой памяти присуще явление восстановления (нарушения информации), сокращение объема памяти для хранения отсчетов синуса в четыре раза обуславливает более высокую надежность функционального преобразователя и устройства в целом.

Анализатор 11 состояния счетчиков предназначен для выработки сигналов управления записью информации в блок 9 памяти. В простейшем случае возможно применение в качестве блока анализа состояния счетчиков схемы сравнения кодов (555СП1). При этом на выходе блока вырабатываются сигналы записи информации в блок 9 памяти при равенстве состояний счетчиков 1 и 16 (счетчиков 1 и 2 во втором варианте генератора случайных процес-

сов). Наличие в составе анализатора 11 состояния счетчиков (фиг. 3) блока 19 памяти позволяет программировать совокупности состояний счетчика 16 (счетчика 2 во втором варианте устройства), при которых при каждом  $i$ -ом состоянии счетчика 1 происходит выработка сигналов записи на выходе анализатора 11; программирование осуществляется путем записи в ячейки блока 18 памяти с адресами, равными указанным состояниям счетчика 16 (2) кодов  $i$ -х состояний счетчика 1.

Блок 15 управления предназначен для выработки сигналов синхронизации счетчика 1 и накапливающих сумматоров 3 и 7 в течение цикла вычисления одного отсчета формируемого процесса. На фиг. 5 представлен один из наиболее простых вариантов блока 15 управления. Триггер 21 содержит входы 1 и 2 установки в нулевое и единичное состояния и выход состояния. В качестве триггера 21 можно использовать интегральную схему 155ТМ2. В качестве элемента И 22 можно использовать микросхему 155ЛА3. Если с целью увеличения быстродействия применить конвейерный способ вычислений, для чего в состав функционального преобразователя 5 необходимо включить входной и выходной регистры, в состав сумматора 7 — выходной регистр, потребуется более сложная реализация блока 15 управления.

Формируемый устройством процесс представляет собой сумму элементарных процессов, каждый из которых состоит из примыкающих отрезков гармонической функции со случайными равномерно распределенными начальными фазами, гармонические функции, образующие элементарные процессы, имеют кратные частоты; чередование моментов смены фаз отрезков гармонических функций элементарных процессов программируется и в общем случае может быть задано произвольным требуемым.

Работу устройства можно представить как последовательность циклов, на каждом из которых за  $M+1$  тактов вычисляется один отсчет формируемого процесса как сумма произведений амплитуд гармоник элементарных процессов (коэффициенты  $A_i$ ) на значения отсчетов гармоник единичной амплитуды. При этом на  $i$ -ых тактах последо-

вательно выполняемых циклов с помощью счетчика 2 и сумматора 3 формируется циклически линейно изменяющаяся последовательность кодов (номеров отсчетов гармонической функции), по которой функциональный преобразователь 5 формирует отрезок гармонической функции  $i$ -го элементарного процесса. Сумматором 4 к последовательности кодов номеров отсчетов гармонической функции прибавляется случайное число, считываемое из  $i$ -й ячейки блока 9 памяти, чем обеспечивается задание случайной фазы отрезка гармонической функции  $i$ -го элементарного процесса. Смена фазы отрезка гармонической функции осуществляется записью в ячейку блока 9 памяти нового случайного числа с выхода датчика 14 случайных чисел. Моменты смены фаз определяются по состояниям счетчиков 1 и 16 (1 и 2 во втором варианте устройства) с помощью анализатора 11 состояния счетчиков. Формируемые на выходе функционального преобразователя 5 в режиме разделения времени отрезки гармонических функций единичной амплитуды умножаются на значения коэффициентов амплитуд, считываемых из блока 10 памяти, получаемые произведением накапливаются в сумматоре 7, на выходе которого к концу цикла вычисления получаем значение отсчета процесса. Перед началом следующего цикла вычисления код процесса с выхода накапливающего сумматора 7 переписывается в выходной регистр 8 памяти. Длительность интервалов изменения кодов процесса на выходе устройства задается коэффициентом пересчета делителя 13 частоты.

Очередной цикл вычисления процесса начинается после выработки на выходе делителя 13 частоты импульса, по которому в выходной регистр 8 записывается вычисленный на предыдущем цикле отсчет процесса, поступающий с выхода сумматора 7, накапливающие сумматоры 3 и 7 обнуляются, триггер 21 блока 15 управления устанавливается в единичное состояние, разрешающее прохождение импульсов через элемент И 22 и выработку на выходе блока 15 управления импульсов синхронизации цикла вычисления. На нулевом такте из блока 9 памяти из нулевой ячейки, определяемой нулевым состоянием счетчика 1, считывается код,

поступающий без изменения через сумматор 4 (так как на первом такте в сумматоре 3 всегда нуль) на вход функционального преобразователя 5. Очередным тактовым импульсом с выхода блока 15 управления в накапливающий сумматор 7 принимается произведение кода отсчета синуса на коэффициент из нулевой ячейки блока 10 памяти, состояние счетчика 1 увеличивается на единицу, в накапливающий сумматор 3 принимается код состояния счетчика 2 (путем прибавления кода состояния счетчика к нулевому состоянию сумматора). На каждом последующем  $i$ -ом такте по импульсу с выхода блока 15 управления к содержимому накапливающего сумматора 7 прибавляется произведение коэффициента из  $i$ -ой ячейки блока 10 памяти на значение формируемого функциональным преобразователем 5 отсчета синуса с номером, равным сумме случайного числа на  $i$ -ой ячейки блока 9 памяти и кода состояния накапливающего сумматора 3. По каждому импульсу с выхода блока 15 управления состояние счетчика 1 увеличивается на единицу, к содержимому накапливающего сумматора 3 прибавляется код состояния счетчика 2. Процесс идет до тех пор, пока счетчик 1 не пройдет всю последовательность состояний до максимального, на его выходе 2 вырабатывается импульс переполнения, по которому триггер 21 блока 15 управления устанавливается в нулевое состояние, запрещающее прохождение через элемент И 22 импульсов синхронизации на выход блока 15 управления, состояние счетчиков 2 и 16 увеличивается на единицу, после перехода через максимальное состояние счетчик 1 устанавливается в исходное нулевое состояние. Цикл вычисления закончен, в накапливающем сумматоре 7 получен отсчет формируемого процесса. Следующий цикл вычисления начинается после поступления следующего импульса с выхода делителя частоты, процесс повторяется.

На каждом цикле состояние счетчика 2 увеличивается на единицу, при этом изменяется от цикла к циклу и скорость изменения состояния накапливающего сумматора 3. Причем, если рассмотреть  $i$ -е такты последовательно выполняемых циклов вычислений, от цикла к циклу состояние накапли-

вавшего сумматора 3 на  $i$ -ом такте увеличивается на  $i$ , т.е. на выходе сумматора 3 в режиме разделения времени формируется циклически линейно изменяющиеся с шагом  $i$  кодовые последовательности номеров отсчетов гармонических функций кратных частот.

В табл. 1 показаны изменения номеров отсчетов синусов кратных чисел с нулевыми начальными фазами.

Из табл. 1 видно, что каждый столбец номеров отсчетов гармоник кратных частот можно получить путем последовательного накапливания суммы кода первой (самой низкочастотной) гармоники. Номера гармоник в табл. 1 соответствуют тактам циклов вычисления, номера отсчетов первой гармоники формируются счетчиком 2, накапливание суммы осуществляется сумматором 3. Однако, так как последовательность формируемых функциональным преобразователем 5 отсчетов синусов  $u_k$  периодическая с периодом  $N$ , суммирование производится по модулю  $N$ .

В табл. 2 показан порядок формирования номеров отсчетов гармоник для случая  $N=16$  и  $m=7$ .

Если  $N=2^l$ , где  $l$  - целое число, операция суммирования по модулю  $N$ , при использовании двоичного сумматора означает отбрасывание старших разрядов суммы, следующих из  $l$ -м разрядом, т.е. используется  $l$ -разрядный сумматор.

По формируемым линейно циклически изменяющимся последовательностям кодов на выходе сумматора 3, на выходе функционального преобразователя 5 в режиме разделения времени формируются периодические последовательности отсчетов гармонических функций кратных частот, единичной амплитуды. Сумматором 4 осуществляет прибавление к линейным последовательностям, формируемым на  $i$ -х тактах на выходе сумматора 3, кодов, считываемых из  $i$ -х ячеек блока 9 памяти, суммирование осуществляется также по модулю  $N$ . Суммирование по модулю  $N$  линейной циклической последовательности кодов с постоянным числом обеспечивает сдвиг данной последовательности, и, следовательно, сдвиг фазы соответствующей последовательности отсчетов гармонической функции на выходе функционального преобразователя 5. В оп-

ределенные минуты времени в ячейки блока 9 памяти записываются новые коды с выхода датчика 14 случайных чисел, чем обеспечивается задание случайных фаз отрезков гармонических функций.

Запись в  $i$ -ю ячейку блока 9 памяти нового случайного числа происходит при поступлении на его вход 2 управления записью сигнала с выхода анализатора 11 состояния счетчиков. Смены фаз отрезков гармонических функций каждого элементарного процесса происходят через одинаковое количество отсчетов  $N^*$ , причем в первом варианте предлагаемого генератора случайных процессов  $N^*$  может быть задано производным путем задания коэффициента пересчета 16, равного требуемому значению  $N^*$ . В первом варианте устройства счетчик 16 выполняет функции отсчета периода смены фаз. Если используется блок анализа состояний счетчиков (фиг. 3), возможно задание производного требуемого чередования моментов смены фаз путем программирования состояний  $L_i$  счетчика 16, при которых происходит смена фаз отрезков гармонических функций  $i$ -х элементарных процессов, осуществляется программирование записью кодов  $i$  в ячейки блока 19 памяти с адресами  $L_i$ . Когда счетчик 16 находится в состоянии  $L_i$ , из блока 19 памяти считывается в течение цикла вычислений код числа  $i$ , поступающий на второй вход схемы 20 сравнения, на  $i$ -ом такте данного цикла на первый вход смены сравнения поступает код числа  $i$  с выхода счетчика 1, при этом на выходе схемы сравнения в течение  $i$ -го такта вырабатывается сигнал равенства кодов, а в  $i$ -ю ячейку блока 9 памяти записывается новое случайное число.

Если в анализаторе 11 состояния счетчиков блок 19 памяти включить между первым входом блока анализа и первым входом схемы 20 сравнения, а второй вход схемы 20 сравнения соединить непосредственно с вторым входом анализатора 11 состояния, программирование моментов смены фаз осуществляется записью в  $i$ -е ячейки блока 19 памяти кодов состояний счетчика 16, при которых должны изменяться фазы отрезков гармонических функций  $i$ -х элементарных процессов.

Во втором варианте предлагаемого устройства счетчик 16 отсутствует, его функции выполняет счетчик 2, при этом, так как коэффициент пересчета счетчика 2 равен  $N$ , смена фаз отрезков гармонических функций элементарных процессов происходит через  $N$  отсчетов, через интервалы времени, равные длительности повторения первой (самой низкочастотной) гармонической функции.

В качестве анализатора состояния счетчиков можно использовать просто схему сравнения. При этом порядок изменения фаз отрезков гармонических функций зависит от способа сравнения. Если коды состояний счетчиков сравниваются в естественном порядке, т.е.  $i$ -й разряд одного счетчика с  $i$ -м разрядом другого, смена фаз происходит за  $M+1$  последовательно выполняемых циклов вычисления процесса. Можно использовать двоично-инверсный порядок сравнения, при котором разрядные выходы одного счетчика соединяются с входами схемы сравнения в естественном (прямом) порядке, а другого счетчика - в обратном. Данный способ позволяет максимально разнести моменты смены фаз отрезков гармонических функций элементарных процессов.

Применение программируемого анализатора (фиг. 4) наиболее целесообразно в первом варианте генератора случайных процессов, так как он позволяет обеспечить наибольшую равномерность моментов смены фаз при произвольном значении  $N^*$ . Во втором варианте генератора случайных процессов можно рекомендовать применение просто схемы сравнения с двоично-инверсным способом сравнения.

Таким образом, формируемый предлагаемым устройством процесс представляет собой сумму элементарных процессов, каждый из которых состоит из примыкающих отрезков гармонических функций со случайными равномерно распределенными начальными фазами, гармонические функции имеют кратные частоты. При этом функция СПМ формируемых процессов как в известном, так и в предлагаемом устройствах определяется соотношением

$$G(\omega) = \sum_{k=-M^*}^{M^*} \frac{A_k^2}{4} \left[ \frac{\sin \frac{N^* \Delta T}{2} (\omega + k\omega_1)}{\frac{N^* \Delta T}{2} (\omega + k\omega_1)} \right]^2,$$

где  $M^*$  - количество гармонических функций, образующих элементарные процессы;

$A_k$  - амплитуды гармонических функций;

$N^*$  - количество отсчетов, через которые изменяются фазы отрезков гармонических функций;

$\Delta T$  - длительность интервала дискретизации формируемого процесса;

$\omega_1$  - частота первой (самой низкочастотной) гармонической функции  $\omega_1 = 2\pi / (N \cdot \Delta T)$ ,

где  $N$  - количество отсчетов задания периода первой гармонической функции, причем  $M^* \leq N/2$ .

Для настройки предлагаемого устройства на формирование процесса с требуемой функцией СПМ необходимо определить коэффициенты  $A_k$  и параметры  $M^*$ ,  $N^*$  и  $\Delta T$ , при которых требуемая функция СПМ оптимально аппроксимируется суммой компонентных функций (1). Наиболее просто  $A_k$  можно определить при  $N^* = N$ , так как в этом случае максимум основного лепестка каждой компонентной функции совпадает с минимумами остальных компонентных функций, и коэффициенты  $A_k$  можно принять равными значениям функции СПМ в точках  $k\omega_1$ . Полученные значения  $A_k$  являются для предлагаемого устройства параметрами задания формы функции СПМ и записываются в блок 10 памяти. Во втором варианте предлагаемого генератора случайных чисел всегда  $N^* = N$ .

Для настройки известного устройства необходимо также, как и для предлагаемого, определить параметры  $A_k$ ,  $M^*$ ,  $N^*$  и  $\Delta T$ , затем по значениям  $A_k$  и  $M^*$  вычислить период полигармонической функции, включающей  $M^*$  гармоник с амплитудами  $A_k$ , каждая из которых состоит из  $N$  отсчетов. При этом необходимо по сравнению с предлагаемым устройством выполнить дополнительно большой объем вычислений, включающий вычисления синусов, произведений и суммирование, тем больший, чем больше требуется точность воспроизведения требуемых функций СПМ.

В функции СПМ процесса, формируемого известным устройством, отсутствует компонентная функция с нулевой центральной частотой ( $A_0 = 0$ ), самая низкочастотная компонентная функция



имеет центр в точке  $\omega_1$ . Это обуславливает "провал" в области нулевой частоты и большую погрешность воспроизведения в области частот от 0 до  $\omega_1$  функций СПМ не равных нулю в области нулевой частоты. В предлагаемом устройстве на нулевых тактах формируется элементарный процесс, представляющий собой отрезки постоянных смещений длительностью  $N^* \Delta t$  со случайной отрезка к отрезку амплитудой, равной произведению отсчета синуса с номером, определяемым кодом в нулевой ячейке блока 9 памяти, на значение коэффициента из нулевой ячейки блока 10 памяти. При этом в функции СПМ формируемого на выходе предлагаемого устройства процесса присутствует компонентная функция с нулевой центральной частотой, что и позволяет управление мощностью в области нулевой частоты.

Процесс, формируемый известным устройством, состоит из отрезков полигармонической функции со случайными начальными фазами, в каждом отрезке присутствуют повторяющиеся фрагменты формы. Временная структура процесса, формируемого предлагаемым устройством, отличается большей сложностью, в процессе отсутствуют регулярно повторяющиеся, как в известном, фрагменты одинаковой формы. В процессе, формируемом известным устройством, в моменты изменения фаз отрезков происходят разрывы, резкие перепады случайной амплитуды, следующие через регулярные промежутки времени. Так как в предлагаемом изменении фаз отрезков гармонических функций может быть задано в несовпадающие моменты времени, дисперсия разрывов значительно меньше, количество моментов случайных приращений процесса в  $M^*$  раз больше по сравнению с известным устройством.

Количество компонентных функций задания функции СПМ не может быть больше  $N/2$ , однако количество элементарных процессов, образующих формируемый предлагаемым устройством результирующий процесс, может быть увеличено до любого требуемого числа путем введения элементарных процессов с одинаковой частотой, но с независимыми случайными фазами. Если их количество больше  $M^*$ , на каждом такте формируемого процесса можно обес-

печить случайное приращение. Для того, чтобы функция СПМ формируемого процесса не изменялась при введении элементарных процессов с одинаковой частотой, необходимо выполнять условие равенства суммы квадратов амплитуд гармоник одинаковой частоты требуемому значению  $A_k$ . Возможность изменения количества элементарных процессов дает возможность управления параметрами закона распределения амплитуд формируемого процесса. С увеличением количества элементарных процессов происходит увеличение области существования амплитуд. При этом, если нормировать процесс по амплитуде, изменение количества элементарных процессов позволяет изменять дисперсию распределения без изменения области существования амплитуд.

Известное устройство не позволяет формирование узкополосных процессов с нормальным распределением амплитуд, так как узкополосный процесс задается одной-двумя гармоническими функциями. Возможность введения в предлагаемое устройство элементарных процессов с одинаковыми частотами с фазами, изменяющимися в несовпадающие моменты времени, позволяет формирование узкополосных процессов с нормальным законом распределения сложной временной структуры.

Предлагаемое устройство позволяет формирование не только случайных, но и регулярных процессов, для чего необходимо запретить выработку анализатором 11 сигналов управления записью в блок 9 памяти случайных чисел. В этом случае устройством формирует полигармонический процесс с произвольными требуемыми соотношениями амплитуд и фаз гармоник. Используя преобразование Фурье можно настроить устройство на формирование регулярно процесса с произвольной формой сигнала на периоде. При этом перед началом работы в блок 9 памяти заносятся начальные фазы гармоник, а в блок 10 памяти - значения их амплитуд.

Из серийно выпускаемых специализированных устройств формирования случайных процессов предлагаемое устройство можно сравнить с генератором случайного процесса установки СУВУ ШСВ, позволяющим формирование случайного процесса с управляемой функцией

СПМ в диапазоне частот 5-2000 кГц. Устройство позволяет формирование процессов в значительно более широком диапазоне - от нуля до единиц мегагерц (в зависимости от используемой элементарной базы) и, кроме того, позволяет формирование не только случайных, но и периодических процессов. Предлагаемое устройство отличается от генератора установки СУВУ ШСВ приблизительно в десять раз меньшими габаритами и весом, воспроизведения заданной СПМ в 5-10 раз выше.

В качестве базового образца для сравнения взята ЭВМ СМ-1800, вариант СМ 50/40, в состав которой входит устройство связи с объектом. Используя алгоритм функционирования предлагаемого устройства, с помощью данной ЭВМ можно формировать псевдослучайный процесс со структурой, аналогичной структуре процесса, формируемого предлагаемым устройством. Причем в данном случае оба варианта

обеспечивают потенциально одинаковую точность формирования процессов. Однако формируемый с помощью ЭВМ процесс является псевдослучайным и имеет период повторения, при решении задач исследования сложных систем применение псевдослучайных процессов в ряде случаев недопустимо. Анализ времени выполнения операций ЭВМ СМ-1800 показывает, что быстродействие ЭВМ при формировании псевдослучайных процессов порядка на четыре меньше быстродействия предлагаемого устройства, выполненного на интегральных схемах ТТЛ серий. Стоимость базового образца составляет 50 тыс. руб. Расчеты, основанные на опыте разработки и изготовления известного устройства, показывают, что ориентировочная стоимость предлагаемого устройства составит 4 тыс. руб. Причем предлагаемое устройство отличается от ЭВМ СМ-1800 приблизительно в 15 раз меньшими габаритами и весом и меньшими эксплуатационными затратами.

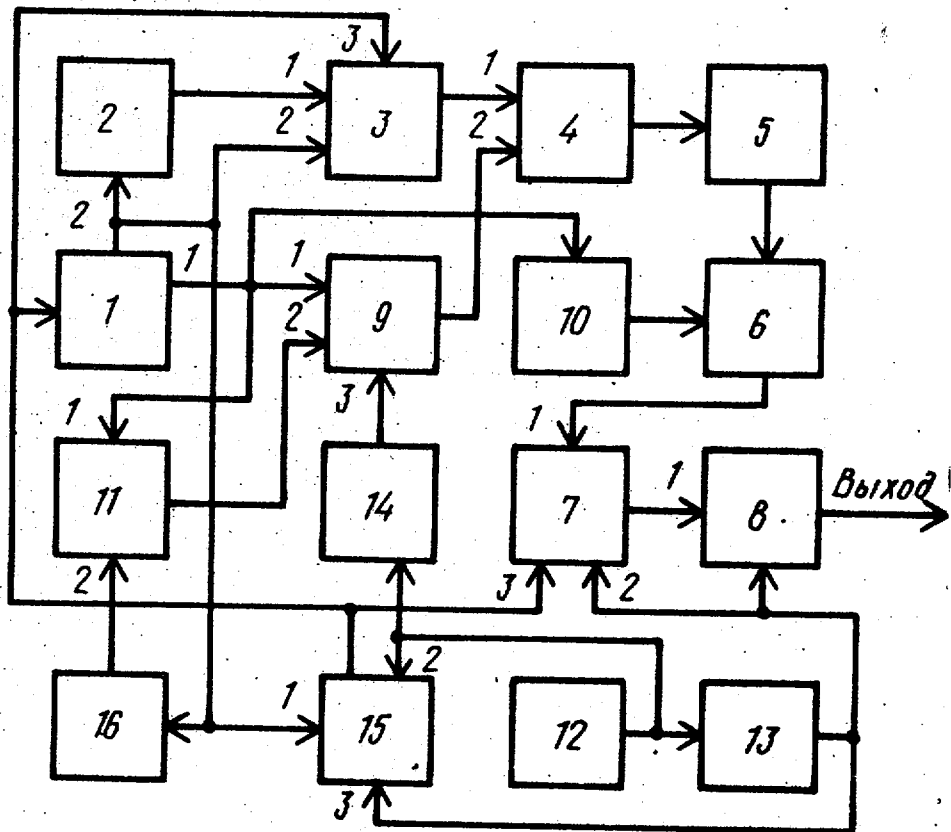
Т а б л и ц а 1

Гармоника	Отсчет							
	0	1	2	3	...	N	0	1
1	0	1	2	3	...	N	0	1
2	0	2	4	6	...	2N	0	2
3	0	3	6	9	...	3N	0	3
m	0	m	2m	3m	...	mN	0	m

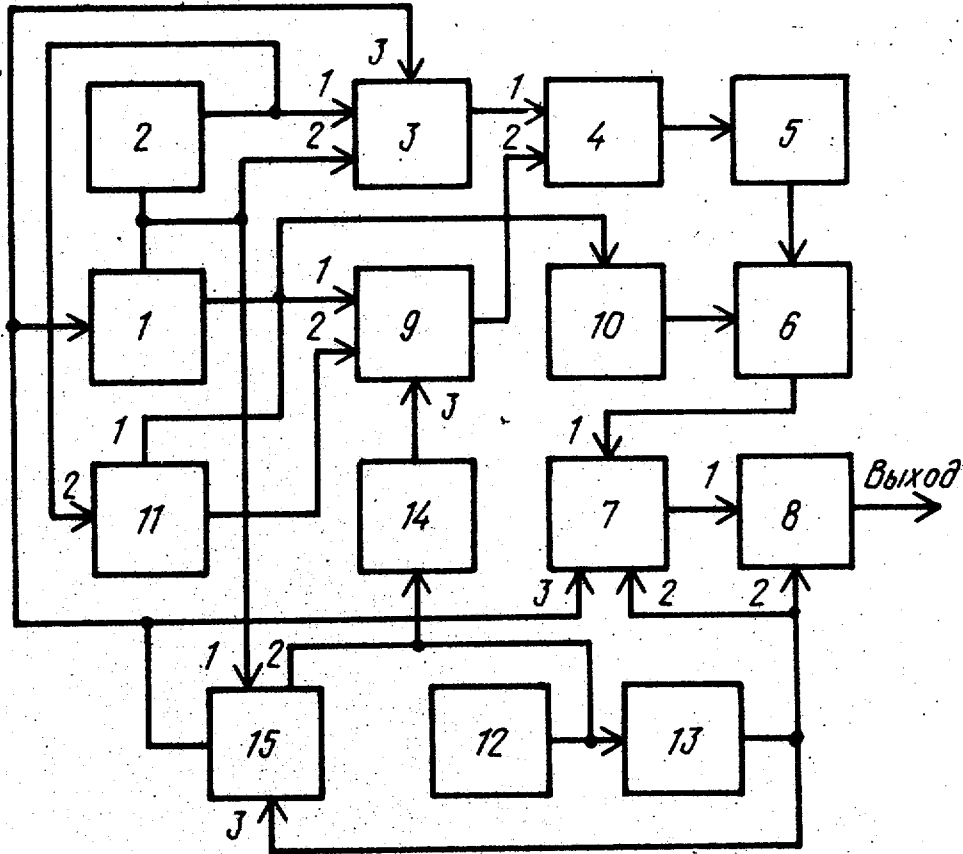
Т а б л и ц а 2

Такт	Отсчет (состояния сумматора 3)																		
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0		
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	...	
1	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0	1	...
2	0	2	4	6	8	10	12	14	16	2	4	6	8	10	12	14	0	2	...
3	0	3	6	9	12	15	2	5	8	11	14	1	4	7	10	13	0	3	...
4	0	4	8	12	0	4	8	12	0	4	8	12	0	4	8	12	0	4	...

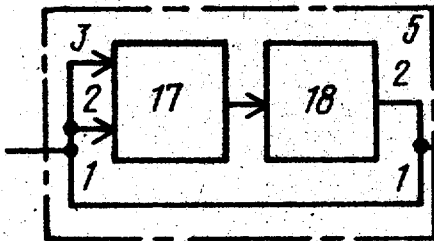
Такт	Отсчет состояния сумматора 3																		
	5																		
5	0	5	10	15	4	9	14	3	8	13	2	7	12	1	6	11	0	5	...
6	0	6	12	2	8	14	4	10	0	6	12	2	8	14	4	10	0	6	...
7	0	7	14	5	12	3	10	1	8	15	6	13	4	11	2	9	0	7	...



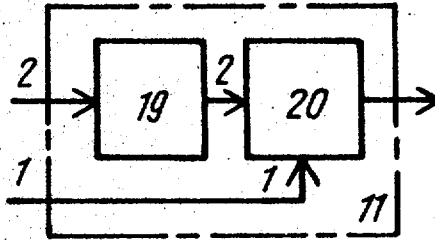
Фиг.1



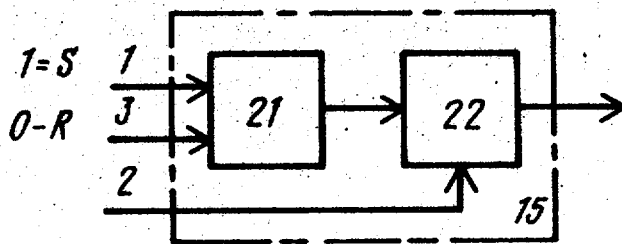
Фиг. 2



Фиг. 3



Фиг. 4



Фиг. 5

Составитель А. Карасов  
Техред С. Легеза

Редактор И. Шулла

Корректор А. Обручар

Заказ 8541/37

Тираж 698

Подписное

ВНИИПИ Государственного комитета СССР  
по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4