



О П И С А Н И Е И З О Б Р Е Т Е Н И Я

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 585620

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 10.06.76 (21) 2371576/18-09

(51) М. Кл.²

с присоединением заявки № -

H 04 L 7/04

(23) Приоритет -

(43) Опубликовано 25.12.77. Бюллетень №47

(53) УДК 621.394.662
(088.8)

(45) Дата опубликования описания 06.01.78

(72) Автор
изобретения

А. А. Корбут

(71) Заявитель

Минский радиотехнический институт

(54) УСТРОЙСТВО СИНХРОНИЗАЦИИ ПСЕВДОШУМОВЫХ СИГНАЛОВ

Изобретение относится к радиосвязи и может использоваться в приемных устройствах для быстрого вхождения в связь с помощью сложных псевдошумовых сигналов.

Известно устройство синхронизации псевдошумовых сигналов, содержащее генератор опорных сигналов, дискриминатор, решающий блок, многоходовый сумматор и блок корреляторов. Синхронизация принятых псевдошумовых сигналов осуществляется путем ускоренного поиска выброса взаимокорреляционной функции (ВКФ) [1].

Известное устройство обладает недостаточным быстродействием.

Известно также устройство для синхронизации псевдошумовых сигналов, содержащее последовательно соединенные сумматор, блок корреляторов, решающий блок, блок управления и генератор опорных сигналов, а также дискриминатор, информационный вход которого соединен с соответствующим входом блока корреляторов, а выход дискриминатора подключен к управляющему входу решающего блока [2].

Однако известное устройство имеет недостаточную помехоустойчивость из-за невозможности накапливания долгое время информации о положении принятого сигнала.

Цель изобретения - повышение помехоустойчивости при определении положения принятого сигнала относительно опорного.

Это достигается тем, что в устройство введены распределитель импульсов, блок выборки, первый и второй блоки памяти, при этом выходы генератора опорных сигналов подключены соответственно ко входам блока выборки и ко входам первого и второго блоков памяти непосредственно и через распределитель импульсов, причем выходы блока выборки подключены к соответствующим входам сумматора, а выходы второго блока памяти - к соответствующим входам дискриминатора, а выход первого блока памяти - к дополнительному входу блока корреляторов.

На чертеже изображена структурная электрическая схема устройства синхронизации псевдошумовых сигналов.

Устройство синхронизации псевдошумовых сигналов содержит последовательно соединен-

ные сумматор 1, блок 2 корреляторов, решающий блок 3, блок 4 управления и генератор 5 опорных сигналов, а также дискриминатор 6, информационный вход которого соединен с соответствующим входом блока 2 корреляторов, а выход дискриминатора 6 подключен к управляющему входу решающего блока 3.

Кроме того, устройство содержит распределитель 7 импульсов, блок 8 выборки, первый 9 и второй 10 блоки памяти. Выходы генератора 5 опорных сигналов подключены соответственно ко входам блока 8 выборки и ко входам первого 9 и второго 10 блоков памяти непосредственно и через распределитель 7, причем выходы блока 8 выборки подключены к соответствующим входам сумматора 1, выходы второго блока 10 памяти - к соответствующим входам дискриминатора 6, а выход первого блока 9 памяти - к дополнительному входу блока 2 корреляторов.

Устройство синхронизации псевдосуммовых сигналов работает следующим образом.

На первом этапе работы генератор 5 опорных сигналов выдает опорный сигнал с ускоренной тактовой частотой, значение которой в 2^K раз выше тактовой частоты принимаемого сигнала, где число K выбирается в зависимости от количества формируемых выбросов ВКФ на выходе блока 2 корреляторов. Одновременно распределитель 7 импульсов выдает серию последовательностей импульсов, которые поступают на входы блока 8 выборки, первого 9 и второго 10 блоков памяти.

Блок выборки и блоки памяти осуществляют выборки и запоминание соответствующих элементарных импульсов опорного сигнала. При этом образуются псевдослучайные последовательности, сдвинутые одна относительно другой на время, равное $T/2^K$, где T - период принимаемого сигнала. Эти последовательности подаются в сумматор 1, где образуются суммы последовательностей так, чтобы одна из них имела последовательность, задержанную относительно основной на половину периода, вторая имела последовательности, задержанные относительно основной на $T/4$ и $3T/4$, третья - задержанные на $T/8$, $3T/8$, $5T/8$ и $7T/8$ и т.д. Результаты суммирования коррелируются в блоке 2 корреляторов с принимаемым сигналом.

В итоге корреляции на выходах блока 2 корреляторов образуется ВКФ с общей численностью 2^K главных выбросов. В зависи-

мости от значения выброса ВКФ решающий блок 3 принимает решение о перестройке генератора 5 опорных сигналов, которую осуществляет блок 4 управления, и перестройка осуществляется до тех пор, пока не будет обнаружен главный выброс основной ВКФ.

На втором этапе работы осуществляется точная подстройка временного положения опорного сигнала с помощью дискриминатора 6 по принципу слежения за временной задержкой.

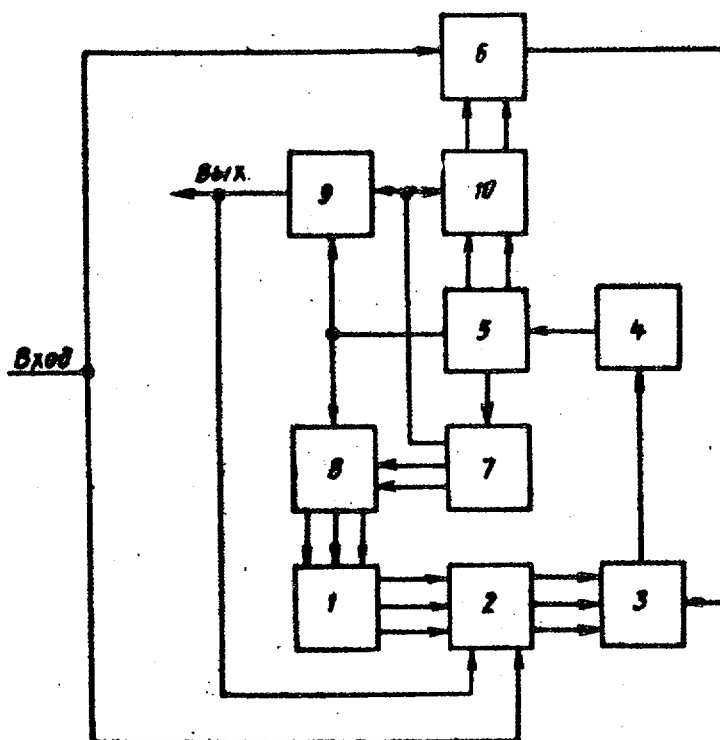
Повышение помехоустойчивости в предлагаемом устройстве происходит потому, что вероятность обнаружения выброса ВКФ в нем все время возрастает. Если произойдет пропуск самого меньшего по значению выброса ВКФ, то на следующем шаге поиска будет обнаружен второй по значению выброс ВКФ.

Ф о р м у л а и з о б р е т е н и я

Устройство синхронизации псевдосуммовых сигналов, содержащее последовательно соединенные сумматор, блок корреляторов, решающий блок, блок управления и генератор опорных сигналов, а также дискриминатор, информационный вход которого соединен с соответствующим входом блока корреляторов, а выход дискриминатора подключен к управляющему входу решающего блока, отличающееся тем, что, с целью повышения помехоустойчивости при определении положения принятого сигнала относительно опорного, введены распределитель импульсов, блок выборки, первый и второй блоки памяти, при этом выходы генератора опорных сигналов подключены соответственно ко входам блока выборки и ко входам первого и второго блоков памяти непосредственно и через распределитель импульсов, причем выходы блока выборки подключены к соответствующим входам сумматора, а выходы второго блока памяти - к соответствующим входам дискриминатора, а выход первого блока памяти - к дополнительному входу блока корреляторов.

Источники информации, принятые во внимание при экспертизе:

1. Авторское свидетельство СССР № 423256, кл. Н 04 Л 7/04, 1973.
2. Авторское свидетельство СССР № 489243, кл. Н 04 Л 7/04, 1974.



Составитель Э. Гилинская
 Редактор М. Рогова Техред З. Фанта Корректор И. Гоксич

Заказ 5064/46

Тираж 815

Подписное

ЦНИИПИ Государственного комитета Совета Министров СССР
 по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4