



Государственный комитет
Совета Министров СССР
по делам изобретений
и открытий

О П И С А Н И Е И З О Б Р Е Т Е Н И Я

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 611221

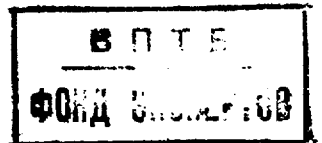
- (61) Дополнительное к авт. свид-ву —
(22) Заявлено 22.04.76 (21) 2351839/18-24
с присоединением заявки № —
(23) Приоритет —
(43) Опубликовано 15.06.78. Бюллетень № 22
(45) Дата опубликования описания 17.05.78

(51) М. Кл.
G 06 J 3/00

(53) УДК
681.3(088.8)

(72) Авторы
изобретения

А. Н. Морозевич, В. М. Кирпичников, В. Н. Мухаметов
и В. Н. Ярмолик



(71) Заявитель

Минский радиотехнический институт

(54) СТОХАСТИЧЕСКИЙ ПРЕОБРАЗОВАТЕЛЬ

1

Изобретение относится к вычислительной и электроизмерительной технике и предназначено для преобразования аналоговых сигналов (напряжения) в стохастический (вероятностный) код. Устройство может быть использовано в качестве входного (внешнего) устройства стохастических вычислительных машин.

Известны аналого-стохастические преобразователи, содержащие генератор шума, квантователь, блок сравнения, сумматор, интегратор аналогового типа и элемент И, подключенные соответствующим образом [1]. Эти известные преобразователи характеризуются значительной погрешностью преобразования, которая не может быть понижена до величины менее 1-2%. Наиболее близким к изобретению является преобразователь, содержащий генератор случайных чисел, вход которого подключен к тактовому входу преобразователя, преобразователь код-напряжение, входы которого соединены с выходами разрядов генератора случайных чисел, первый блок сравнения, первый вход которого соединен с выходом преобразователя код-напряжение, а второй вход подключен к информационному входу преобразователя, первый элемент И, первый вход которого соединен с выходом первого

2

блока сравнения, а второй вход подключен к тактовому входу преобразователя, первый счетчик, вход которого подключен к тактовому входу устройства, второй счетчик, элемент задержки, блок элементов И, выход которого подключен к выходу преобразователя, входы соединены с выходами разрядов второго счетчика, а управляющий вход соединен с выходами разрядов второго счетчика, а управляющий вход соединен с выходом первого счетчика и со входом элемента задержки, выход которого соединен с установочным входом второго счетчика [2]. Однако в нем погрешность преобразования ограничивается снизу точностными характеристиками входящих в него элементов. Основное влияние на статистическую погрешность преобразователя оказывает блок сравнения (пороговый элемент).

Целью изобретения является повышение точности стохастического преобразователя за счет уменьшения влияния характеристики блока сравнения на результат преобразования. В описываемом преобразователе это достигается тем, что он содержит триггер, инвертор, второй блок сравнения, первый вход которого соединен с выходом преобразователя код-напряжения, а второй вход под

ключен к информационному входу преобразователя, второй элемент И, первый вход которого соединен с выходом второго блока сравнения, а второй вход подключен к тактовому входу преобразователя, элемент ИЛИ, первый и второй входы которого подключены к выходам, соответственно, первого и второго элементов И, а выход соединен с входом второго счетчика, нулевой и единичный выходы триггера соединены с третьими входами, соответственно, первого и второго элементов И, выход инвертора соединен с единичным входом триггера, первый вход инвертора соединен с нулевым входом триггера и с выходом элемента ИЛИ, а второй вход — с выходом элемента задержки и с установочным входом генератора случайных чисел.

На чертеже представлена блок-схема описываемого преобразователя.

Он содержит последовательно соединенные генератор 1 случайных чисел, преобразователь 2 код напряжение, первый 3 и второй 4 блоки сравнения, первый 5 и второй 6 элементы И, элемент ИЛИ 7, счетчик 8 и блок 9 элементов И, а также триггер 10, выходы которого соединены с третьими входами элементов И 5 и 6, а входы (нулевой-прямо, а единичный-через инвертор 11) соединены с выходом элемента ИЛИ 7, и счетчик 12, вход которого соединен с тактовым выходом устройства и со вторыми входами элементов И 5 и 6, а выход — с управляющим входом блока 9 элементов И и через элемент задержки 13 с установочным входом счетчика 8, с установочным входом генератора 1 и со вторым входом инвертора 11.

В исходном положении триггер 10 и счетчики 8 и 12 находятся в нулевом состоянии. На выходе преобразователя код-напряжение $U_{сл.} = U_{сл. макс.}$. При включении устройства входной сигнал U_x поступает на первые входы блоков 3 и 4. В течение первого такта происходит сравнение $U_{сл. макс.}$ и U_x на обоих блоках сравнения, причем, от выходных сигналов блоков 3 и 4 в первом такте по тактовому импульсу, через открытые инверсным выходом триггера 10 (триггер 10 "в нуле") элемент И 6 и элемент ИЛИ 7 в счетчик 8 заносится информация с выхода блока 4. Одновременно с этим с выхода элемента ИЛИ 7 информация с выхода блока 4 в парафазном коде, который формируется с помощью инвертора 11, поступает на единичный в прямом коде и на нулевой в обратном (через инвертор 11) входы триггера 10. Кроме того, по этому же тактовому сигналу изменяется состояние генератора 1, и на входе преобразователя 2 формируется новое случайное напряжение.

Таким образом, перед началом следующего (i -го) такта на выходе преобразователя 2 сформировано $U_{сл.i}$, а в триггере 10 — информация, записанная в счетчик 8 в $(i-1)$ -м такте. В i -м такте считывается информация с блока 3 или 4, выбран-

ного состоянием триггера 10, и заносится в счетчик 8 и триггер 10.

Следовательно, триггер 10 обеспечивает запоминание состояния выбранного блока сравнения (с которого считывалась информация) в одном такте. Это позволяет определять блок сравнения, состояние которого более точно (без влияния гистерезиса) отражает знак разности $U_{xj} - U_{сл.i}$ в следующем такте.

Счетчик 12 служит для подсчета тактов преобразования. При достижении числом тактов величины, необходимой для получения заданной статистической погрешности, на выходе счетчика 12 появляется сигнал, который, поступая на управляющий вход блока 9 элементов И, опрашивает состояние счетчика 8, а спустя время задержки элемента 13 устанавливает счетчик 8, триггер 10 и генератор 1 в исходное положение.

Таким образом производится преобразование U_x в позиционный код методом статистических испытаний.

Такая схема устройства обеспечивает уменьшение статистической погрешности преобразования за счет сокращения влияния неидеальности характеристик блоков сравнения на результат преобразования, вследствие чего может быть достигнуто относительное уменьшение ширины зоны нечувствительности аналого-стохастического преобразователя до восьми раз.

Формула изобретения

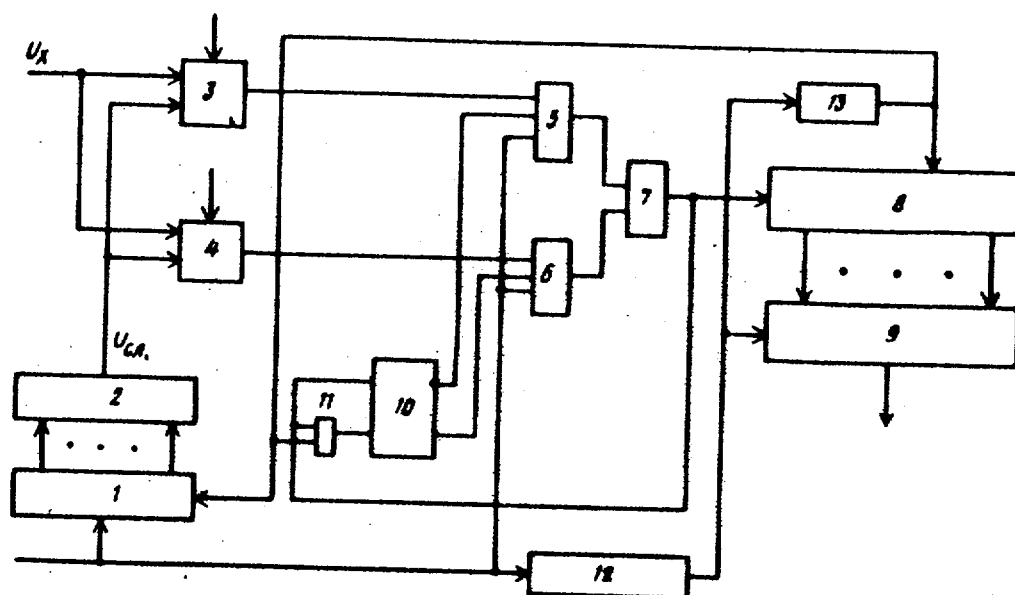
Стохастический преобразователь, содержащий генератор случайных чисел, вход которого подключен к тактовому входу преобразователя, преобразователь код-напряжение, входы которого соединены с выходами разрядов генератора случайных чисел, первый блок сравнения, первый вход которого соединен с выходом преобразователя код-напряжение, а второй вход подключен к информационному входу преобразователя, первый элемент И, первый вход которого соединен с выходом первого блока сравнения, а второй вход подключен к тактовому входу преобразователя, первый счетчик, вход которого подключен к тактовому входу устройства, второй счетчик, элемент задержки, блок элементов И, выход которого подключен к выходу преобразователя, входы соединены с выходами разрядов второго счетчика, а управляющий вход соединен с выходом первого счетчика и со входом элемента задержки, выход которого соединен с установочным входом второго счетчика, отличающийся тем, что, с целью повышения точности, он содержит триггер, инвертор, второй блок сравнения, первый вход которого соединен с выходом преобразователя код-напряжение, а второй вход подключен к информационному входу преобразователя, второй элемент И, первый вход которого соединен с выходом второго блока срав-

нения, а второй вход подключен к токовому входу преобразователя, элемент ИЛИ, первый и второй входы которого подключены к выходам, соответственно, первого и второго элементов И, а выход соединен со входом второго счетчика, нулевой и единичный выходы триггера соединены с третьими входами, соответственно, первого и второго элементов И, выход инвертора соединен с единичным входом триггера, первый вход инвертора соединен с нулевым входом триггера и с выходом элемента ИЛИ, а второй вход — с выходом элемента

задержки и с установочным входом генератора случайных чисел.

Источники информации, принятые во внимание при экспертизе:

- 5 1. Песошин В. А. Аналого-стохастические преобразователи. Сб. "Автоматизированные системы управления (АСУП — теория, моделирование, технические средства)". Иркутский политехнический институт, 1974, с.104.
- 10 2. Гладкий В. С., Вероятностные вычислительные модели. М., "Наука", 1973, с.113, рис. 4.12.



Редактор Л. Тюрина

Составитель О. Майоров

Техред М. Борисова

Корректор Н. Ковалева

Заказ 3158/40

Тираж 826

Подписное

ЦНИИПИ Государственного комитета Совета Министров СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д.4/5

Филмал ППП Патент, г. Ужгород, ул. Проектная, 4