



Государственный комитет
Совета Министров СССР
по делам изобретений
и открытий

О П И С А Н И Е И З О Б Р Е Т Е Н И Я

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 615516



- (61) Дополнительное к авт. свид-ву —
(22) Заявлено 05.07.76 (21) 2379397/18-24
с присоединением заявки № —
(23) Приоритет —
(43) Опубликовано 15.07.78. Бюллетень № 26
(45) Дата опубликования описания 15.06.78

(51) М. Кл.²
G 07 C 15/00
G 06 F 1/02
(53) УДК 681.325
(088.8)

(72) Авторы
изобретения

Б. С. Каменецкий, А. А. Корбут, А. Ф. Терещатов
и М. М. Юревич

(71) Заявитель

Минский радиотехнический институт

(54) ДАТЧИК ПСЕВДОСЛУЧАЙНЫХ ПОСЛЕДОВАТЕЛЬНОСТЕЙ

1

2

Изобретение относится к области вычислительной техники и может быть использовано при формировании сложных радиосигналов.

Известен датчик псевдослучайных последовательностей, содержащий регистры сдвига с сумматорами по модулю два в цепи логической обратной связи. При поступлении на тактовые входы регистров сдвига тактовых импульсов состояния всех разрядов регистров сдвига изменяются в соответствии с законом формирования импульсов за счет логической обратной связи, т.е. за счет суммирования соответствующего числа опорных последовательностей импульсов, снимаемых с выходов разрядов регистра сдвига и подаваемых на сумматоры по модулю два [1].

Однако этот датчик не может формировать многоуровневые псевдослучайные последовательности, т.е. имеет узкие функциональные возможности.

Наиболее близким техническим решением к данному изобретению является датчик многоуровневых псевдослучайных сигна-

лов, содержащий сумматор, выход которого является выходом датчика, а входы соединены с первой группой выходов блока регистров сдвига соответственно, вторая группа выходов которых подключена ко входам коммутатора, а первая группа входов — к первому выходу распределителя импульсов, второй выход которого соединен с тактовым входом коммутатора, а вход — с первым выходом генератора импульсов [2].

Этот датчик формирует многоуровневые псевдослучайные последовательности. Однако, период этих последовательностей не является максимальным.

Целью изобретения является расширение функциональных возможностей датчика за счет формирования многоуровневого псевдослучайного сигнала максимальной длины.

Для достижения поставленной цели датчик содержит первый и второй регистры сдвига, блок запрета, счетчик и блок сравнения, входы которого соединены с выходами коммутатора и первого регист-

5

10

15

20

25

ра сдвига соответственно, а выход — со счетным входом счетчика, с управляющим входом коммутатора и со входом "сброс" первого регистра сдвига, информационный вход которого соединен с третьим выходом распределителя импульсов, вход "запрет" — с первым входом блока запрета и с выходом счетчика, а тактовый вход — со вторым выходом генератора импульсов и со вторым входом блока запрета, выход которого соединен со входом "запрет" второго регистра сдвига, тактовый вход которого соединен со входом "сброс" счетчика и с первым выходом распределителя импульсов, а выходы — со второй группой входов блока регистров сдвига соответственно.

На фиг. 1 приведена блок-схема датчика; на фиг. 2 — диаграмма работы датчика.

Датчик содержит генератор импульсов 1, первый выход которого соединен со входом распределителя импульсов 2, первый выход которого соединен с первыми входами блока 3 регистров сдвига $3_1, 3_2, \dots, 3_{k-1}$, выходы которых соединены об входами сумматора 4, выход которого является выходом датчика. Разрядные выходы регистров сдвига $3_1, 3_2, \dots, 3_{k-1}$ соединены со входами коммутатора 5, тактовый вход которого соединен со вторым выходом распределителя импульсов 2, а выходы — со входами блока сравнения 6, другие входы которого соединены с выходами первого регистра сдвига 7, а выход со входами коммутатора 5, первого регистра сдвига 7 и счетчика 8, выход которого соединен со входами первого регистра сдвига 7 и блока запрета 9, другой вход которого соединен со вторым выходом генератора импульсов 1 и со входом первого регистра сдвига 7, другой вход которого соединен с третьим выходом распределителя импульсов 2. Выход блока запрета 9 соединен со входом второго регистра сдвига 10, другой вход которого соединен со входом счетчика 8 и с первым выходом распределителя импульсов 2, а выходы — со вторыми входами регистров сдвига $3_1, 3_2, \dots, 3_{k-1}$.

Датчик многоуровневых псевдослучайных последовательностей работает следующим образом.

В первоначальный момент времени все $k-1$ n -разрядных регистров сдвига блока 3 устанавливаются в такое состояние, при котором на выходе хотя бы одного из них должен быть высокий уровень на-

га не были одновременно в нулевом положении. Генератор импульсов 1 формирует тактовые импульсы (см. фиг. 2а) и подает их на следующие функциональные элементы:

— на распределитель импульсов 2, который вырабатывает импульс после

$$m = (k-1) \sum_{i=1}^n \alpha_i$$

импульсов тактовой частоты, где

α_i — коэффициент полинома, соответствующего формируемому сигналу,

— на первый k -разрядный регистр сдвига 7, в котором синхронно с тактовыми импульсами осуществляется сдвиг информации,

— на второй k -разрядный регистр сдвига 10 через блок запрета 9, который прекращает подачу тактовых импульсов после $L = \sum_{i=1}^n \alpha_i$ числа совпадений, подсчитываемых в счетчике совпадений 8.

Особенностью блока $k-1$ n -разрядных регистров сдвига 3 является то, что на одном из однотипных разрядов каждого регистра может быть высокий уровень напряжения. Это дает возможность сравнительно легко осуществить надежную обратную логическую связь выходов этих регистров с их входами. Для этой цели служат регистры сдвига 7 и 10, в которых только в этом случае можно осуществить сдвиг только одного высокого уровня по замкнутому кольцу за время, равное длительности элементарного импульса формируемой псевдослучайной последовательности. Конец формирования и сдвига этого уровня зависит от коэффициентов полинома, описывающего последовательность. Поэтому в результате обработки выходных сигналов с блока $k-1$ n -разрядных регистров сдвига 3 высокий уровень может быть остановлен в соответствующем разряде второго k -разрядного регистра сдвига 10, информация с которого в последующий момент времени списывается (сдвигается) в соответствующий регистр сдвига блока $k-1$ n -разрядных регистров сдвига. Тем самым обеспечивается поступление информации о состоянии импульса формируемой последовательности.

Таким образом, при подаче тактовых импульсов в первый k -разрядный регистр сдвига 7 в нем начинает сдвигаться положительный уровень напряжения до тех пор, пока в блоке сравнения 6 не совпадет информация, поступающая с коммутатора и первого k -разрядного регистра сдвига

вырабатывает импульс, который, во-первых, возвращает первый K -разрядный регистр сдвига 7 в первоначальное состояние, во-вторых, осуществляет переключение в коммутаторе 5, а в-третьих, подсчитывается в счетчике совпадений 8, где подсчитывается определенное количество совпадений (L), после выпадения которого выдается команда на блок запрета 9 на запрещение тактовой частоты, и на первый K -разрядный регистр сдвига, в котором прекращается продвижение высокого уровня до поступления команды с распределителя импульсов 2. В результате проведенных операций формирование информации о состоянии элементарного импульса заканчивается и на выходе сумматора 4 просуммируются импульсы с соответствующих выходов блока $K-1$ n -разрядных регистров сдвига 3, что образует значение одного уровня многоуровневой псевдослучайной последовательности. Далее операция повторится до результата формирования второго, третьего и т.д. уровней.

В качестве примера рассмотрим процесс формирования пятиуровневой псевдослучайной последовательности максимальной длительности, если $n=2$, $K=5$. Полином, описывающий предлагаемую последовательность, имеет вид

$$3X_2 + X_1 - 1 = 0,$$

где учитывается, что все арифметические действия производятся по модулю 5.

В таком случае блок $K-1$ n -разрядных регистров сдвига 3 должен содержать $5-1=4$ двухразрядных регистров сдвига. Допустим, что в первоначальный момент времени регистры сдвига находились в таком положении, которое соответствует записи уровней $X_1=3$ и $X_2=1$. Тогда весь период пятиуровневой псевдослучайной последовательности с $5^2-1=24$ элементарными импульсами будет иметь вид

131033212011424022343044.

Формирование каждого из последующих за первоначальными импульсами происходит следующим образом.

После записи начального состояния, т.е. уровней $X_1=3$ и $X_2=1$, состояния регистров сдвига будут такими, что первый разряд первого, третьего и второго разряд только первого регистров сдвига блока 3 будут иметь на выходе высокий

Если выходы первых разрядов всех регистров подключены к сумматору 4, то в данный момент будут суммироваться три высокие уровня напряжения и на его выходе образуется первый из указанных на фиг. 2 д уровень, соответствующий трем.

После записи начального кода распределитель импульсов 2 подает команду через сформированные импульсы (см. фиг. 2б) на начало работы второго 10 и первого 7 пятиразрядных регистров сдвига, а также коммутатора 5, который поочередно подключает выходы соответствующих разрядов блока $K-1$ n -разрядных регистров сдвига 3 ко входам блока сравнения 6. Если сначала подключены все вторые разряды регистров сдвига, то для совпадения информации в первом пятиразрядном регистре сдвига 7 потребуется только один такт. В связи с тем, что согласно полинома второй уровень необходимо умножить на три, то необходимо совершить три такта, как показано на фиг. 2, в первые три такта. Далее подключается первый разряд каждого регистра сдвига. Для совпадения информации в дополнительном регистре сдвига потребуется только три такта, так как в данный момент $X=3$. После окончания этих тактов операция формирования состояния на входе блока $K-1$ n -разрядных регистров сдвига 3 заканчивается, так как в таком случае во втором регистре сдвига 10 импульс продвинется на пять, т.е. осуществится операция суммирования по модулю 5. Сформированная информация переносится в первые разряды регистров сдвига блока 3 и операция формирования следующей последовательности повторяется. Диаграммы формирования показаны для первого K -разрядного регистра сдвига 7 на фиг. 2в, для второго K -разрядного регистра сдвига - на фиг. 2 г и для сумматора 4 - на фиг. 2 д.

Таким образом, датчик сравнительно просто и надежно осуществляет логическую операцию преобразования информации по любому из модулей и позволяет формировать псевдослучайные последовательности со сколь угодно большим числом уровней. Тем самым предлагаемое изображение обеспечивает более широкие функциональные возможности по сравнению с известными формирователями псевдослучайных сигналов.

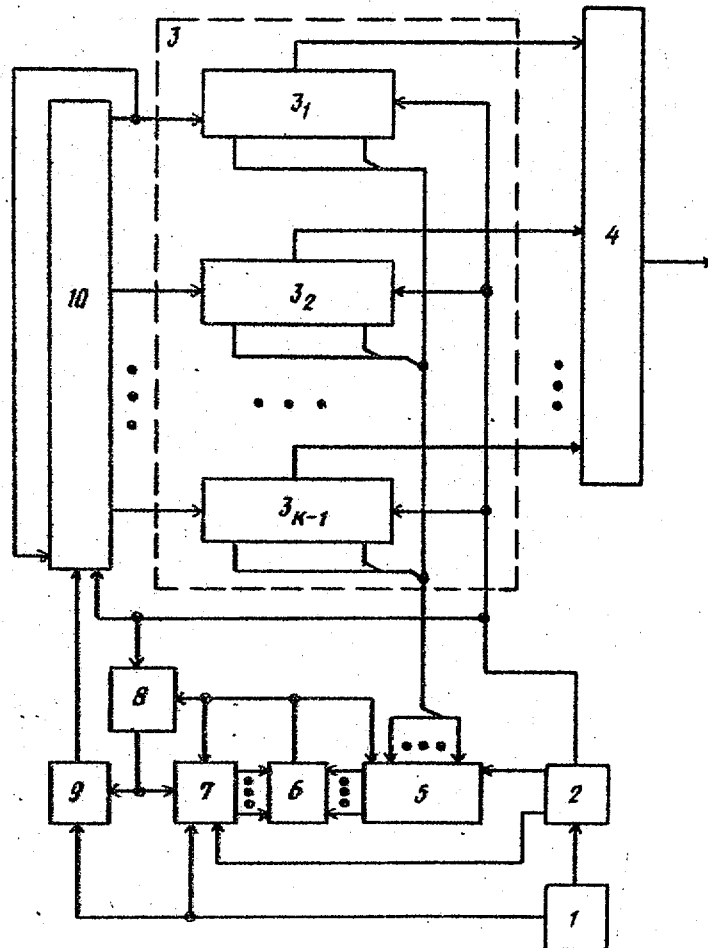
Ф о р м у л а и з о б р е ж е н и я

торого является выходом датчика, а входы соединены с первой группой выходов блока регистров сдвига соответственно, вторая группа выходов которых подключена ко входам коммутатора, а первая группа входов - к первому выходу распределителя импульсов, второй выход которого соединен с тактовым входом коммутатора, а вход - с первым выходом генератора импульсов, отличающийся тем, что, с целью расширения функциональных возможностей датчика за счет формирования многоуровневого псевдослучайного сигнала максимальной длины, он содержит первый и второй регистры сдвига, блок запрета, счетчик и блок сравнения, входы которого соединены с выходами коммутатора и первого регистра сдвига соответственно, а выход - со счетным входом счетчика, с управляющим входом коммутатора и со входом

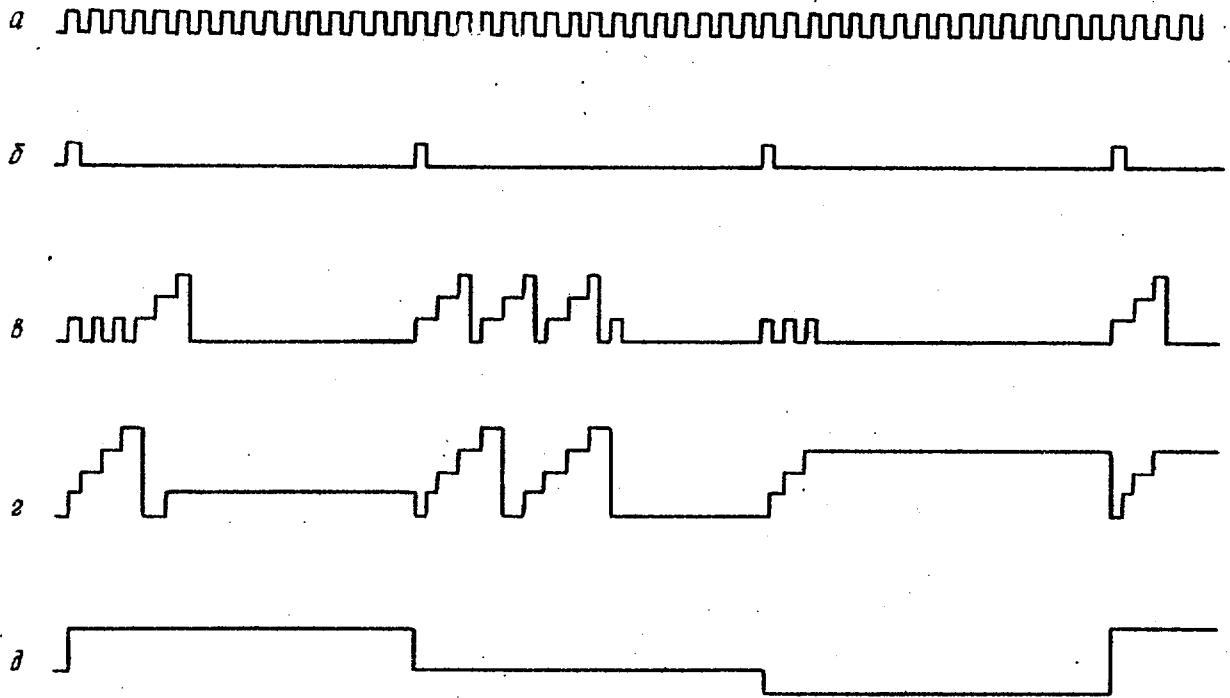
"сброс" первого регистра сдвига, информационный вход которого соединен с третьим выходом распределителя импульсов, вход "запрет" - с первым входом блока запрета и с выходом счетчика, а тактовый вход - со вторым выходом генератора импульсов и со вторым входом блока запрета, выход которого соединен со входом "запрет" второго регистра сдвига, тактовый вход которого соединен со входом "сброс" счетчика и с первым выходом распределителя импульсов, а выходы - со второй группой входов блока регистров сдвига соответственно.

Источники информации, принятые во внимание при экспертизе:

1. Авторское свидетельство СССР № 301834, кл. Н 03 К 3/82, 1969.
2. Авторское свидетельство СССР № 328442, кл. G 06 F 1/02, 1969.



Фиг. 1.



Фиг. 2

Составитель А. Карасов
Редактор Н. Каменская Техред А. Алатырев Корректор Н. Тушина
Заказ 3913/40 Тираж 730 Подписное
ЦНИИПИ Государственного комитета Совета Министров СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5