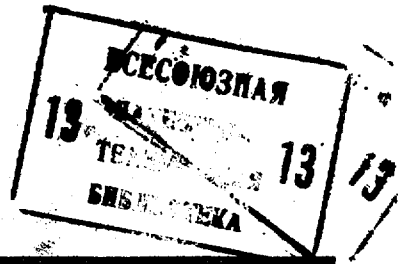




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3756052/24-24
 (22) 21.06.84
 (46) 23.12.85. Бюл. № 47
 (71) Минский радиотехнический институт
 (72) В.Н.Ярмолик, В.И.Фомич,
 Н.В.Шмарук и А.И.Подгорский
 (53) 681.3(088.8)
 (56) Авторское свидетельство СССР
 № 830391, кл. G 06 F 11/00, 1979.
 Патент США № 3976864,
 кл. G 06 F 11/00, 1976.

(54) (57) **МНОГОКАНАЛЬНЫЙ СИГНАТУРНЫЙ АНАЛИЗАТОР**, содержащий m -разрядный регистр (где m - степень образующего трехчлена $1+x^j+x^m$) и $\lfloor n/m \rfloor$ групп из m сумматоров по модулю два (где n - число информационных входов анализатора; $\lfloor n/m \rfloor$ - ближайшее целое, не меньшее n/m), причем первые входы сумматоров по модулю два являются группой информационных входов анализатора, выходы сумматоров по модулю два $\lfloor n/m \rfloor$ -й группы соединены с информационными входами регистра, вход сброса, синхровход и выходы которого являются соответственно входом сброса, синхровходом и

выходами анализатора, отличающийся тем, что, с целью сокращения аппаратных затрат, второй вход i -го ($i=1, m$) сумматора по модулю два первой группы соединен с выходом i -го разряда регистра, третий вход $(m-j+q)$ -го ($q=1, j$) сумматора по модулю два первой группы соединен с выходом q -го разряда регистра, третий и четвертый входы r -го ($r=1, m-j$) сумматора по модулю два первой группы соединены соответственно с выходами $(j+r)$ -го и $(2j-m+r)$ -го разрядов регистра, второй вход i -го ($i=1, m$) сумматора по модулю два l -й группы ($l=2, \lfloor n/m \rfloor$) соединен с выходом i -го сумматора по модулю два $(l-1)$ -й группы, третий вход $(m-j+q)$ -го сумматора по модулю два l -й группы соединен с выходом q -го сумматора по модулю два $(l-1)$ -й группы, третий и четвертый входы r -го сумматора по модулю два l -й группы соединены с выходами $(j+r)$ - и $(2j-m+r)$ -го сумматоров по модулю два $(l-1)$ -й группы, а первые входы $(m-j)$ старших сумматоров по модулю два каждой группы соединены с пятью входами $(m-j)$ младших сумматоров по модулю два.

Изобретение относится к вычислительной технике и предназначено для поиска неисправностей в аппаратных средствах цифровой вычислительной техники, в том числе для анализа выходных последовательностей при тестовом контроле многовыходных цифровых узлов ЭВМ.

Цель изобретения - сокращение аппаратных затрат на построение многоканального сигнатурного анализатора за счет уменьшения разрядности регистра памяти по сравнению с количеством информационных входов анализатора.

На чертеже приведена функциональная схема многоканального сигнатурного анализатора для частного случая, $m=4$, где m - степень образующего трехчлена $1 + x^j + x^m$.

Многоканальный сигнатурный анализатор имеет группу информационных входов 1 регистр 2, состоящий из D-триггеров 3, блок 4 сумматоров по модулю два, разбитый на $\lfloor n/m \rfloor$ групп по m сумматоров в каждой, где n - число информационных входов анализатора, а $\lfloor n/m \rfloor$ - ближайшее целое, не меньшее n/m , группу выходов 5: входы и выходы 6-29 анализатора.

Разрядность регистра 2 определяется требуемой достоверностью контроля. Для реальных случаев величина m не превышает 20. Количество D-триггеров не зависит от количества каналов многоканального сигнатурного анализатора, т.е. от величины n . Определив значение m , на основании выражения $C = \lfloor n/m \rfloor$ определяется количество групп сумматоров по модулю два в блоке 4. Так, для $n=96$ и $m=20$ $C=5$. В каждой группе используется j трехвходовых и $m-j$ пятивходовых сумматоров по модулю два. На чертеже приведен пример для $m=4$ и $n=12$. Таким образом, в приведенном примере используется $C = \lfloor 12/4 \rfloor = 3$ группы сумматоров по модулю два, причем каждая группа содержит по четыре сумматора по модулю два.

Многоканальный сигнатурный анализатор работает следующим образом.

При подаче на информационные входы анализатора по тактам контролируется

мой последовательности разрядностью n происходит ее свертка, причем для примера, приведенного на чертеже, в качестве образующего выбран трехчлен $1 + x^3 + x^4$. Функционирование анализатора в каждом такте в этом случае можно описать следующей системой уравнений:

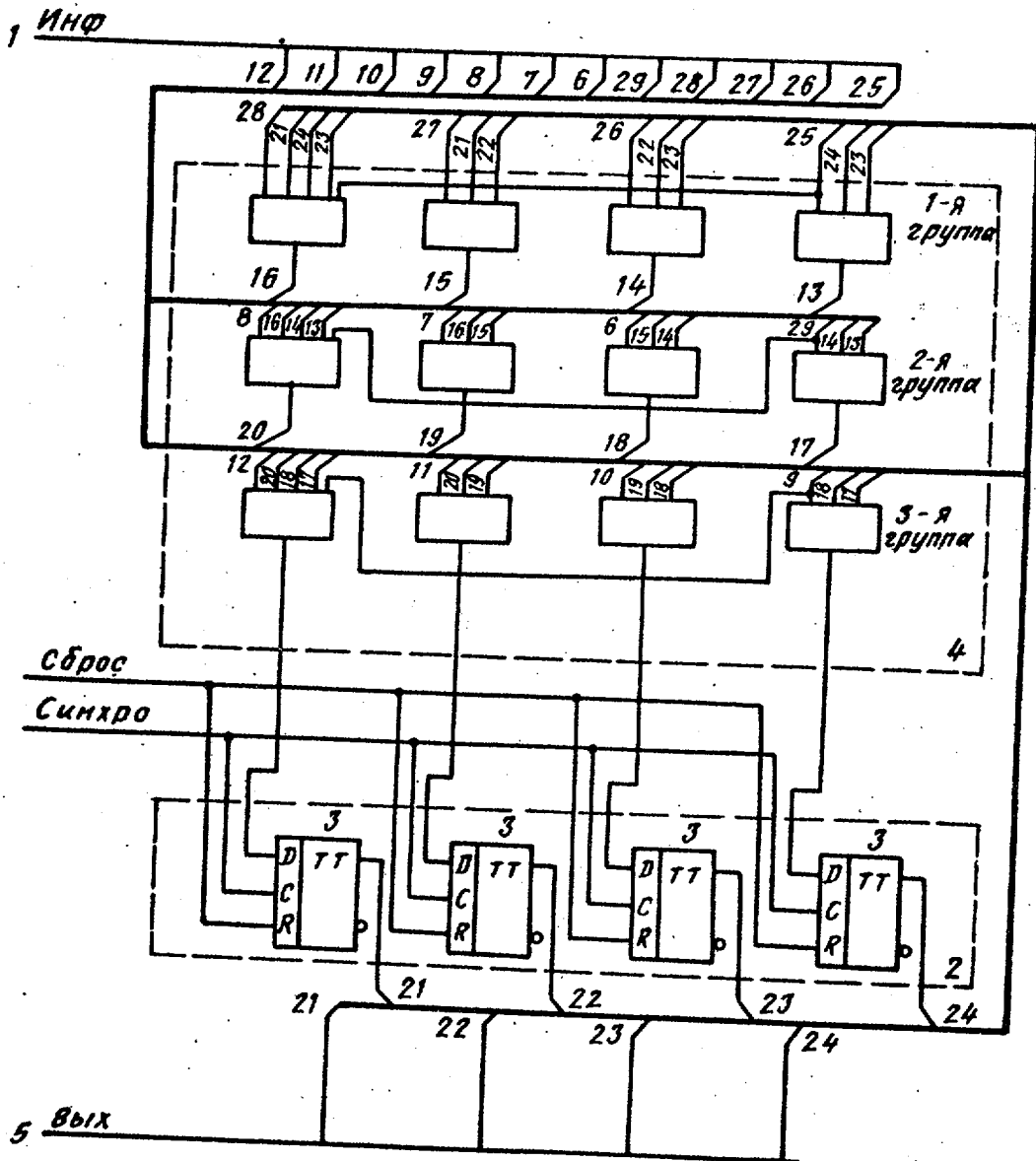
$$\begin{aligned}
 a_{11} &= z_1 \oplus z_4 \oplus b_4 \oplus b_3 \oplus b_1; \\
 a_{12} &= z_3 \oplus b_1 \oplus b_2; \\
 a_{13} &= z_2 \oplus b_2 \oplus b_3; \\
 a_{14} &= z_1 \oplus b_3 \oplus b_4; \\
 a_{21} &= z_5 \oplus z_8 \oplus a_{11} + a_{14} + a_{13}; \\
 a_{22} &= z_7 \oplus a_{12} \oplus a_{11}; \\
 a_{23} &= z_6 \oplus a_{13} \oplus a_{12}; \\
 a_{24} &= z_5 \oplus a_{14} \oplus a_{13}; \\
 a_{31} &= z_9 \oplus z_{12} \oplus a_{21} + a_{24} + a_{23}; \\
 a_{32} &= z_{11} \oplus a_{22} \oplus a_{21}; \\
 a_{33} &= z_{10} \oplus a_{23} \oplus a_{22}; \\
 a_{34} &= z_9 \oplus a_{24} \oplus a_{23};
 \end{aligned}$$

где $a_{11} - a_{34}$ - состояния выхода сумматоров по модулю два в данном такте;

$b_1 - b_4$ - состояния разрядов регистра 2 в предыдущем такте;

$z_1 - z_{12}$ - состояния информационных входов анализатора в текущем такте.

Приведенная система уравнений после преобразований в точности описывает состояние одноканального сигнатурного анализатора с образующим трехчленом $1 + x^j + x^m$ после подачи на него информационной последовательности z_1, \dots, z_{12} . В общем случае предлагаемое устройство выполняет ту же функцию за один такт, что и одноканальный сигнатурный анализатор, построенный на основании $\psi(x) = 1 + x^j + x^m$, за $m \lfloor n/m \rfloor$ тактов. Для случая, приведенного на чертеже ($\psi(x) = 1 + x^3 + x^4$), предлагаемый многоканальный сигнатурный анализатор выполняет ту же функцию за один такт, что и одноканальный за $4 \times \lfloor 12/4 \rfloor = 12$ тактов. Соответствие сигнатур, полученных многоканальным анализатором и одноканальным, позволяет использовать хорошо изученную теорию одноканальных анализаторов для анализа свойств предложенной структуры.



Составитель С. Старчихин
Редактор В. Петраш • Техред Ж. Кастелевич Корректор А. Тяско

Заказ 7869/55 Тираж 709 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4