



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3800631/24-24
(22) 10.10.84
(46) 07.09.86. Бюл. № 33
(71) Минский радиотехнический институт
(72) А.Г.Якубенко, А.Е.Леусенко, А.И.Кузьмич и И.Е.Ероховец
(53) 681.333(088.8)
(56) Авторское свидетельство СССР № 391577, кл. G 06 F 7/52, 1972.
Авторское свидетельство СССР № 734768, кл. G 06 F 7/58, 1977.
Авторское свидетельство СССР № 1146671, кл. G 06 F 7/58, 1983.
(54) ГЕНЕРАТОР СЛУЧАЙНОГО ПРОЦЕССА
(57) Изобретение относится к вычислительной технике и может быть использовано при построении имитационно-моделирующей аппаратуры. Решаемая изобретением задача - генерирование случайного процесса с заданной функцией спектральной плотности. Целью изобретения является повышение точности воспроизведения требуемых функций спектральной плотности мощности. Генератор случайного процесса содержит генератор импульсов, делитель частоты, первый и второй счетчики, первый и второй сумматоры, регистр памяти, первый, второй и третий блоки памяти, датчик случайных чисел, триггер, вычитатель, формируемый устройством случайный процесс представляет собой сумму элементарных процессов, каждый из которых состоит из отрезков равной длины

одной периодической функции (базовой) со случайными начальными фазами, модулированных по амплитуде огибающей функцией с периодом повторения, равным по длительности отрезков элементарных процессов. Формирование процесса можно представить как последовательность непрерывно следующих циклов, на каждом из которых за V тактов вычисляется один отсчет формируемого процесса путем суммирования с помощью второго сумматора V произведений отсчетов базовой функции на значения отсчетов огибающей функции. Адреса считываемых на i -х тактах из первого блока памяти отсчетов базовой функции формируются путем прибавления к состоянию первого счетчика кодов случайных фаз наслоений, считываемых из i -х ячеек второго блока памяти по адресам, формируемым вторым счетчиком, состояние которого изменяется от нуля до V за один цикл. Коды случайных фаз формируются датчиком случайных чисел, смена фазы отрезка базовой функции i -го наслоения осуществляется на i -м такте некоторого цикла вычисления записью в i -ю ячейку второго блока памяти, моменты смены фаз определяются по состоянию первого и второго счетчиков с помощью схемы сравнения. Номера отсчетов огибающей функции вычисляются как разность по модулю состояний первого и второго счетчиков. 1 ил.

Изобретение относится к вычислительной технике и может быть использовано при построении имитационно-моделирующей аппаратуры для решения задач исследования и оптимизации структурно-сложных систем, при создании автоматизированных систем испытания на вибрационные, акустические и другие воздействия.

Цель изобретения - повышение точности воспроизведения требуемых функций спектральной плотности мощности формируемых случайных процессов.

На чертеже представлена структурная схема генератора.

Генератор содержит генератор 1 импульсов, делитель 2 частоты, первый счетчик 3, первый сумматор 4, первый блок 5 памяти, умножитель 6, второй сумматор 7, регистр 8 памяти, второй счетчик 9, схему 10 сравнения, второй блок 11 памяти, датчик 12 случайных чисел, триггер 13, вычитатель 14 и третий блок 15 памяти.

Генератор работает следующим образом.

Генерируемый случайный процесс представляет собой сумму (композицию) элементарных процессов (наслоений), каждый из которых состоит из ("склеенных") отрезков равной длины одной периодической функции (базовой функции процесса) со случайными начальными фазами, модулированных по амплитуде регулярной огибающей функцией с периодом повторения, равным длительности отрезков элементарных процессов.

Базовая функция процесса задается N дискретными отсчетами, записываемыми в блок 5 памяти. Форма огибающей (модулирующей) функции определяется настройкой третьего блока памяти 15. Формирование процессов можно представить как последовательность непрерывно следующих циклов, на каждом из которых за V тактов вычисляется один отсчет формируемого процесса путем суммирования с помощью накапливающего сумматора 7 V произведенных отсчетов базовой функции на значения отсчетов огибающей функции. Адреса считываемых на i -х тактах из блока 5 памяти отсчетов базовой функции формируются путем прибавления к состоянию счетчика 3, изменяющемуся от цикла к циклу на одну единицу, кодов случайных фаз наслоений, счи-

тываемых из i -х ячеек блока 11 памяти по адресам, формируемым счетчиком 9, состояние которого изменяется от нуля до V за один цикл. Коды случайных фаз формируются датчиком 12 случайных чисел, смена фазы отрезка базовой функции i -го наслоения осуществляется на i -ом такте некоторого цикла вычисления записью в i -ю ячейку блока 11 памяти нового случайного числа, моменты смены фаз определяются по состояниям счетчиков 3 и 9 с помощью схемы сравнения. Номера отсчетов огибающей функции вычисляются как разность по модулю N состояний счетчика 3 и счетчика 9.

Очередной цикл вычисления начинается после выработки на выходе делителя 2 частоты импульса, по которому в регистр 8 записывается с выхода накапливающего сумматора 7 вычислений на предыдущем цикле отсчет формируемого процесса, накапливающий сумматор 7 обнуляется, триггер 13 устанавливается в единичное состояние, состояние счетчика 3 увеличивается на единицу. Единичное состояние триггера 13 разрешает работу накапливающего сумматора 7 и счетчика 9, который к началу цикла находился в нулевом состоянии. Из нулевой ячейки блока 11 памяти считывается код, задающий случайную фазу отрезка базовой функции нулевого наслоения, и суммируется с кодом состояния счетчика 3. По вычисленному на выходе сумматора 4 адресу из блока 5 памяти считывается код отсчета базовой функции и умножается на код отсчета огибающей с выхода третьего блока 15 памяти. Номер отсчета огибающей формируется на выходе вычитателя 14 как разность по модулю N состояния счетчика 3 и счетчика 9. По вырабатываемому генератором 1 очередному тактовому импульсу полученное произведение прибавляется к состоянию накапливающего сумматора 7 (нулевому к началу цикла), состояние счетчика 9 увеличивается на единицу. По адресу, определяемому состоянием счетчика 9, из блока 11 памяти считывается код, задающий фазу следующего наслоения, и прибавляется к состоянию счетчика 3. По вычисленному адресу из блока 5 памяти новый код отсчета базовой функции умножается на новый код огибающей, полученное

произведение прибавляется к состоя-
 нию накапливающего сумматора, сос-
 тояние счетчика 9 увеличивается на
 единицу. Последовательность описан-
 ных тактов вычисления повторяется,
 при этом состояние счетчика 9 после-
 доовательно увеличивается, в суммато-
 ре 7 накапливается значение отсчета
 формируемого процесса как сумма про-
 изведений отсчетов базовой функции
 на отсчеты огибающей функции. При
 достижении счетчиком 9 максимального
 состояния на его выходе перепол-
 нения вырабатывается сигнал, по кото-
 рому триггер 13 устанавливается в
 нулевое состояние, запрещающее измене-
 ние состояния сумматора 7 и счетчика 9,
 который устанавливается в нулевое
 состояние, в котором находится до
 начала следующего цикла вычисления.

Последовательность описанных цик-
 лов повторяется через интервалы вре-
 мени, равные периоду следования им-
 пульсов на выходе делителя 2 частоты.
 На каждом цикле состояние счетчика
 3 увеличивается на единицу. При этом
 на i -х тактах последовательно выпол-
 няемых циклов считываются последова-
 тельно отсчеты базовой функции из
 блока 5 памяти по последовательно
 циклически изменяющимся адресам,
 равным сумме состояний счетчика и
 считываемого на i -ом такте кода из
 блока 10 памяти. Коды отсчетов ба-
 зовой функции умножаются на формиру-
 емые на выходе третьего блока 15
 памяти коды отсчетов огибающей, номе-
 ра которых, равные разности состоя-
 ния счетчика 3 и счетчика 9, цикли-
 чески последовательно изменяются на
 i -х тактах последовательно выполняе-
 мых циклов вычисления. Т.е. на по-
 следовательно выполняемых циклах
 производится вычисление суммы форми-
 руемых в режиме разделения времени
 отрезков базовой функции процесса,
 модулированных огибающей функцией,
 с соотношениями фаз, определяемыми
 кодами, считываемыми из блока 11
 памяти.

Рассмотрим процедуру смены фаз
 отрезков базовой функции. Предполо-
 жим, что разрядности счетчиков 3 и
 9 и схемы 10 сравнения равны, ем-
 кость блока 5 памяти, определяющая
 количество отсчетов задания периода
 базовой функции N равны 2^K , где K -
 разрядность счетчика 3.

Запись в блок 11 памяти нового
 случайного числа происходит при вы-
 работке на выходе схемы 10 сравнения
 сигнала равенства состояний счетчи-
 ков 3 и 9. Так как счетчик 9 являет-
 ся формирователем адресов фаз и его
 состояние изменяется от нулевого до
 максимального один раз в течение
 каждого цикла вычислений, а состоя-
 ние счетчика 3 изменяется от цикла
 к циклу на единицу, на одном цикле
 возможно изменение значения фазы
 только одного наслоения, с номером,
 равным состоянию счетчика 3. При
 этом, если состояния счетчиков 3
 и 9 сравниваются в естественном по-
 рядке (i -й разряд счетчика 3 с i -ым
 разрядом счетчика 9) смена фаз на-
 слоений происходит за V последова-
 тельно выполняемых циклов формиро-
 вания процесса при изменении состоя-
 ния счетчика 3 от нуля до V .

Поскольку номера отсчетов огиба-
 ющей i -го наслоения равны разности
 состояния счетчика 3 и номера на-
 слоения i , последовательности номе-
 ров отсчетов огибающих и, следова-
 тельно, и сами огибающие отрезков
 базовой функции каждого наслоения
 имеют относительный сдвиг, равный
 относительному сдвигу момента смены
 фазы этого наслоения. Причем в мо-
 мент изменения фазы i -го наслоения
 отсчет фазовой функции этого наслое-
 ния умножается на нулевой отсчет
 огибающей. Таким образом, если наз-
 вать отсчет огибающей с номером нуль
 ее началом, то можно сказать, что
 начало огибающей отрезка базовой
 функции каждого наслоения совпадает
 с моментом смены фазы этого наслое-
 ния (с началом отрезка базовой функ-
 ции), длина отрезка базовой функции
 и огибающей равна N отсчетов.

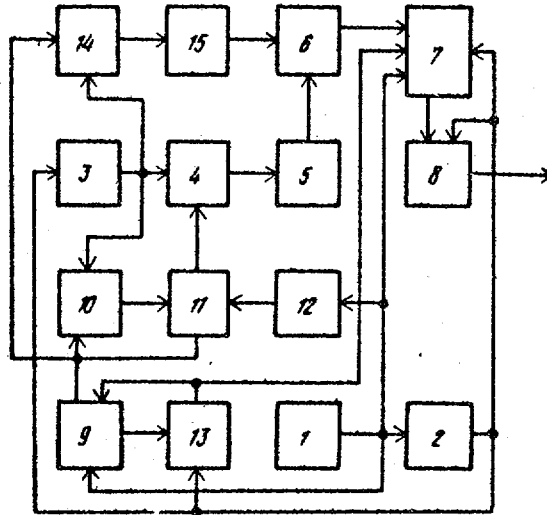
Порядок смены фазы отрезков базо-
 вой функции наслоений можно изме-
 нить, изменив порядок сравнения сос-
 тояний счетчиков 3 и 9. Интерес
 представляет двоично-инверсный поря-
 док сравнения, когда i -й разряд счет-
 чика сравнивается с $K-i$ -ым разрядом
 другого, т.е. разрядные выходы од-
 ного счетчика соединяются с разряд-
 ными входами схемы 10 сравнения в
 естественном (прямом) порядке, а
 другого счетчика - в обратном. При
 этом разрядные выходы счетчика 3
 соединяются с входами вычитателя 14

в прямом порядке, а выходы счетчика 9 соединяются с разрядными входами вычитателя 14 - в обратном порядке. Предлагаемый способ сравнения позволяет максимально разнести моменты смены фаз наслоений.

Ф о р м у л а и з о б р е т е н и я

Генератор случайного процесса, содержащий генератор импульсов, первый счетчик, делитель частоты, вход которого соединен с выходом генератора импульсов, а выход - со счетным входом первого счетчика, первый блок памяти, первый сумматор, первый вход которого соединен с выходом счетчика, а выход - с адресным входом блока памяти, регистр и второй сумматор, вход синхронизации которого соединен с выходом генератора импульсов, вход обнуления объединен с входом синхронизации регистра, а выход соединен с информационным входом регистра, выход которого является выходом устройства, схему сравнения и второй счетчик, счетный вход которого соединен с выходом генератора импульсов, а информационный выход - с первым входом схемы сравнения, второй вход которой соединен с выходом первого счетчика, второй блок памяти, выход которого

соединен с вторым входом первого сумматора, адресный вход второго блока памяти соединен с информационным выходом второго счетчика, а вход управления записью - с выходом схемы сравнения, датчик случайных чисел, вход синхронизации которого соединен с выходом генератора импульсов, а выход - с информационным входом второго блока памяти, триггер, вход обнуления которого соединен с выходом переполнения второго счетчика, вход установки в единицу - с выходом делителя частоты, а выход - с входом разрешения суммирования второго сумматора и входом начальной установки второго счетчика, о т л и ч а ю щ и й с я т е м , что, с целью повышения точности воспроизведения требуемых функций спектральной плотности мощности формируемых случайных процессов, дополнительно содержит вычитатель, третий блок памяти и умножитель, первый вход которого соединен с выходом первого блока памяти, второй вход - с выходом третьего блока памяти, а выход - с информационным входом второго сумматора, вход уменьшаемого вычитателя соединен с информационным выходом первого счетчика, вход вычитаемого - с выходом второго счетчика, а выход - с входом третьего блока памяти.



Составитель И.Столяров
Техред Л.Сердюкова

Редактор С.Патрушева

Корректор А.Обручар

Заказ 4824/48

Тираж 671

Подписное

ВНИИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г.Ужгород, ул.Проектная, 4