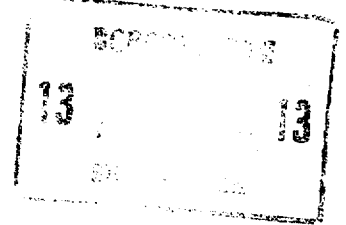




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

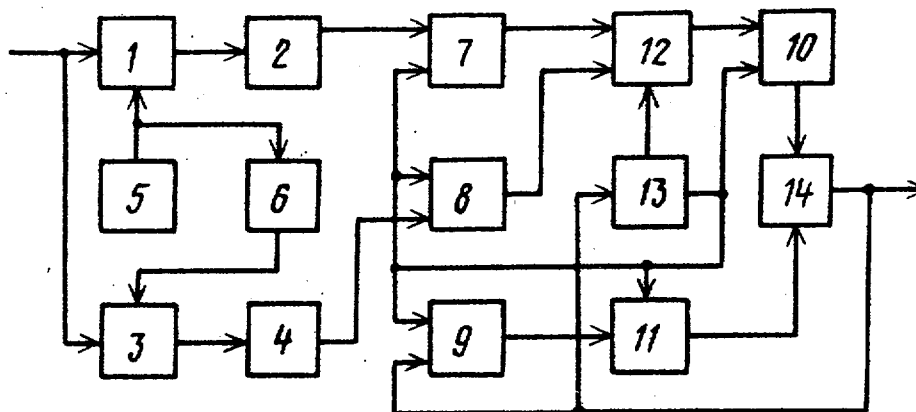
ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3827383/24-09
- (22) 21.12.84
- (46) 23.11.86. Бюл. № 43
- (71) Минский радиотехнический институт
- (72) В.В. Кандыбин и М.П. Федоринчик
- (53) 621.376.239 (088.8)
- (56) Патент Великобритании № 2105130А, кл. Н 03 D 1/24, 20.04.83.
Патент США № 3792364, кл. Н 03 D 1/52, 1974.
- (54) **СИНХРОННЫЙ ДЕТЕКТОР**
- (57) Изобретение относится к радиотехнике и обеспечивает повышение точности детектирования. Входной сигнал в перемножителях 1, 3 перемножается с сигналом опорного генератора 5. Опорное напряжение на перемножитель 3 поступает через фазовращатель 6 (на 90°). Сформированные т.обр. на-

пряжения через соотв. фильтры 2, 4 нижних частот сравниваются в компараторах 7, 8 с треугольным напряжением, поступающим с формирователя управляющего напряжения (ФУН) 13. Сигналы "0" или "1" с компараторов 7, 8 проходят поочередно через коммутатор 12 на ключ 10 в виде управляющего напряжения. Через ключ 10 треугольное напряжение ФУН 13 проходит на суммирующе-интегрирующий усилитель (СИУ) 14 только при управляющем сигнале "1". Кроме этого, на СИУ 14 поступает треугольное напряжение ФУН 13 через ключ 11 в том случае, если выходное напряжение устройства меньше треугольного напряжения ФУН 13, что определяет компаратор 9. Управление коммутатором 12 осуществляется прямоугольным напряжением ФУН 13. 1 ил.



Изобретение относится к радиотехнике и может быть использовано в различных устройствах радиоизмерительной техники и автоматики для детектирования амплитудно-модулированных сигналов.

Цель изобретения — повышение точности детектирования.

На чертеже представлена структурная электрическая схема предлагаемого синхронного детектора.

Синхронный детектор содержит первый перемножитель 1, первый фильтр 2 нижних частот, второй перемножитель 3, второй фильтр 4 нижних частот, опорный генератор 5, фазовращатель 6, первый 7, второй 8 и третий 9 компараторы, первый 10 и второй 11 ключи, коммутатор 12, формирователь 13 управляющего напряжения и суммирующе-интегрирующий усилитель 14.

Синхронный детектор работает следующим образом.

Перемножители 1 и 3 выполняют операцию аналогового перемножения входного сигнала и напряжения, поступающего с выхода опорного генератора 5. Фильтры 2 и 4 нижних частот пропускают сигналы в диапазоне частот от постоянного тока до верхней частоты модулирующего сигнала и не пропускают остальные сигналы. Генератор 5 генерирует напряжение синусоидальной формы с частотой, близкой к частоте входного сигнала. Фазовращатель 6 осуществляет поворот выходного напряжения опорного генератора 5 на 90° . Ключи 10 и 11 пропускают на выход сигналы, присутствующие на информационных входах при поступлении соответствующих напряжений на управляющий вход. Формирователь 13 формирует напряжение треугольной формы на своем первом выходе и синхронное с ним управляющее напряжение прямоугольной формы на своем втором выходе. При этом амплитуда треугольного напряжения линейно зависит от величины напряжения на управляющем входе формирователя 13. Коммутатор 12 пропускает поочередно, в соответствии с сигналом на своем третьем входе, выходные напряжения первого 7 или второго 8 компараторов на входе первого ключа 10. Суммирующе-интегрирующий усилитель 14 производит суммирование, выделение постоянной составляющей и усиление сигналов, поступающих на

его входы. Компараторы 7, 8 и 9 осуществляют сравнение мгновенных величин напряжений, присутствующих на их входах, и формируют на выходе сигнал "0" или "1" в зависимости от превышения одного сигнала другим.

Выходные напряжения компараторов 7 и 8 через коммутатор 12 управляют коэффициентом передачи первого ключа 10 таким образом, что треугольное напряжение с выхода формирователя 13 поступает на первый вход суммирующе-интегрирующего усилителя 14 только при условии, что величина напряжения с выходов фильтров 2 или 4 нижних частот больше величины напряжения с выхода формирователя 13. Аналогично, на второй вход суммирующе-интегрирующего усилителя 14 треугольное напряжение поступает только при выполнении условия, что величина выходного напряжения устройства меньше величины напряжения с выхода формирователя 13.

В предлагаемом синхронном детекторе устранен такой недостаток синхронных детекторов, как необходимость жесткой синхронизации с точностью до фазы частоты входного сигнала с частотой опорного генератора. Предлагаемый синхронный детектор обеспечивает погрешность детектирования в диапазоне уровней входного сигнала с глубиной модуляции 30% и уровнем от 100 мВ до 2 В менее 1%, а в диапазоне уровней 5-100 мВ не более 10%. Частотный диапазон по несущей частоте от 100 кГц до 5 МГц при указанных погрешностях. Диапазон частот модуляции от 100 Гц до 5 кГц. Коэффициент нелинейных искажений менее 1%. Высокая точность детектирования по сравнению с известным устройством обеспечивается за счет того, что с квадратурными сигналами производится только одна операция — сравнение с треугольным напряжением. Последующая обработка производится одними и теми же блоками, чем достигается высокая идентичность операций возведения в квадрат, а использование общего треугольного напряжения для осуществления операции извлечения корня обеспечивает идентичность показателей степени при возведении в квадрат и извлечении квадратного корня.

Ф о р м у л а и з о б р е т е н и я

Синхронный детектор, содержащий последовательно соединенные соответственно первый перемножитель и первый фильтр нижних частот и второй перемножитель и второй фильтр нижних частот, а также опорный генератор, выход которого соединен с вторым входом первого перемножителя непосредственно, а с вторым входом второго перемножителя - через фазовращатель, при этом первые входы первого и второго перемножителей объединены между собой и являются входом синхронного детектора, отличающийся тем, что, с целью повышения точности детектирования, в него введены три компаратора, два ключа, коммутатор, формирователь управляющего напряжения и суммирующе-интегрирующий усилитель, причем выход первого фильтра нижних частот через первый компаратор соединен с первым входом

коммутатора, выход второго фильтра нижних частот через второй компаратор соединен с вторым входом коммутатора, выход которого через первый ключ подключен к первому входу суммирующе-интегрирующего усилителя, выход суммирующе-интегрирующего усилителя является выходом синхронного детектора и через последовательно соединенные третий компаратор и второй ключ подключен к второму входу суммирующе-интегрирующего усилителя, первый вход третьего компаратора соединен с управляющим входом формирователя управляющего напряжения, первый выход которого, являющийся выходом сигнала треугольной формы, соединен с вторыми входами первого, второго и третьего компараторов и первого и второго ключей, а второй выход формирователя управляющего напряжения, являющийся выходом сигнала прямоугольной формы, соединен с управляющим входом коммутатора.

Редактор И. Николайчук

Составитель В. Цветков
Техред Л. Олейник

Корректор В. Бутыга

Заказ 6348/55

Тираж 816

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4